Numéro d'ordre : 4254

THESE

présentée à

L'UNIVERSITE BORDEAUX I

ECOLE DOCTORALE DE SCIENCES PHYSIQUES ET DE L'INGENIEUR

par **Si-Yu LIAO**

POUR OBTENIR LE GRADE DE

DOCTEUR

SPECIALITE : ELECTRONIQUE

****

CARACTERISATION ELECTRIQUE ET ELECTRO-OPTIQUE DE TRANSISTOR A BASE DE NANOTUBE DE CARBONE EN VUE DE LEUR MODELISATION COMPACTE

****

Soutenue le 29 avril 2011
Après avis de :

Mme. Lorena ANGHEL	Professeur, TIMA de Grenoble	Rapporteur
M. Ian O'CONNOR	Professeur, INL de Lyon	Rapporteur

Devant la commission d'examen formée de :

Mme. Lorena ANGHEL	Professeur, TIMA de Grenoble	Rapporteur
M. Vincent DERYCKE	Chercheur, CEA, Saclay	Examinateur
M. Sébastien FREGONESE	Chargé de recherche, Université Bordeaux 1	Examinateur
M. Jacques-Olivier KLEIN	Professeur, Université Paris-Sud 11	President
Mme. Cristell MANEUX	Maître de conférences, Université Bordeaux 1	Directrice de thèse
M. Ian O'CONNOR	Professeur, INL de Lyon	Rapporteur
M. Vincent POUGET	Chargé de recherche, Université Bordeaux 1	Co-directeur de thèse
M. Thomas ZIMMER	Professeur, Université Bordeaux 1	Examinateur

謹以此篇 獻給

我敬愛的長眠的父親

我親愛的母親
我可愛的孩子

我摯愛一生的妻子

To my eversleeping father,

To my dear mother,
To my first born son,

To my lovely wife, the soul mate of my whole life.

Remerciments

Je travaille dans le laboratoire de l'Intégration du Matériau au Système (IMS) UMR 5218 de l'Université Bordeaux 1 pendant quatre ans, depuis mon stage de Master. Je remercie donc Professeur Pascal Fouillat, Directeur du laboratoire et Professeur Claude Pellet, Directeur du département COFI, de m'y avoir accueilli.

Je remercie également le projet Agence National de la Recherche PANINI pour garantir le financement pendant les trois années dans le cadre de ma thèse.

Je remercie très sincèrement le Professeur Jacques-Olivier Klein (Institut d'Electronique Fondamentale, Université de Paris Sud) pour m'avoir fait l'honneur de présider mon jury de thèse. J'exprime toute ma gratitude au Professeur Lorena Anghel (Laboratoire TIMA, Grenoble) et au Professeur Ian O'Connor (Institut des Nanotechnologies de Lyon, Ecole Centrale de Lyon), rapporteurs de cette thèse, pour toute la qualité de relecture qu'ils ont porté à mon manuscrit. Je remercie également Dr. Vincent Derycke, chercheur au CEA-LEM à Saclay, pour avoir accepté de participer à ce jury.

Je reconnais spécialement à Cristell Maneux, Maître de conférences HDR, ma directrice de thèse. D'abord je tiens à la remercier pour ma guider sur le chemin scientifique et pour m'apprendre une façon de présenter mes travaux pédagogiquement et précisément. Merci également pour l'autonomie qu'elle m'a laissé concernant la recherche et le développement de mes travaux. Merci aussi pour le soutien inconditionnel tant sur le plan scientifique que la vie quotidienne. Mais je voudrais surtout saluer sa personnalité et ses qualités humaines, notamment sa franchise, sa droiture et son ouverture d'esprit. Qu'il sache combien j'ai apprécié travailler à ses côtés pendant ces quatre années.

Je tiens à remercier mon co-directeur, Vincent Pouget, Chargé de recherche pour m'a laissé découvrir le domaine du test laser et pour m'a guidé jusqu'au but de travail. Merci également à Professeur Thomas Zimmer, le responsable du groupe de recherche, à Sébastien Frégonèse, Charge de recherche et à François Marc, Maître de conférences HDR pour leurs conseils précieux au long de ces années sur mes travaux de recherche.

Je n'oublierai en aucun cas de remercier les docteurs de l'équipe « Modélisation et Caractérisation », Dr. Johnny Goguet et Dr. Matassar Najari qui me accueillent dans une ambiance amicale et chaleureuse, sans oublier l'ensemble des doctorants, anciens et plus récents, notamment Dr. Brice Grandchamp, Dr. Mahmoud Al-Sa'Di, Gilles Amadou Koné, Jad Bazzi, et nos amis indiens, Arkaprava Battacharyya, Sudip Ghosh et Amit Kumar Sahoo qui me laissent des souvenirs agréables et humoristiques. Je n'oublierai non plus Chrystel Plumejeau et tous les membres de l'équipe Laser. J'associe à ce travail et je remercie les ingénieurs et techniciens Cyril Hainaut et Sébastien Jonathas pour toute leur préparation de bancs de test et leur disponibilité.

Un grand merci aux partenaires dans le projet PANINI, notamment Dr. Vincent Derycke et autres chercheurs du CEA-LEM, Professeur Jacques-Olivier Klein, Jean-Marie Retrouvey, Dr.

Wei-Sheng Zhao et Maître de conférences Guillaume Agnus de l'IEF pour leur suggestions et discussions précieuses dans l'amélioration de mes travaux de recherche.

Merci à tout le personnel administratif et plus particulièrement à Simone Dang Van pour sa gentillesse légendaire et un accueil comme d'un membre de famille. Merci aux mes copains chinois, Dr. Wei Feng, Kai Shao et Lu-Di Zhang pour leur soutien moral. Nous sommes très minoritaires dans laboratoire, mais nous ne sommes pas seuls.

Un merci spécial à la gestion des ressources humaines, Isabelle Grignon-Zolghadri pour ses préparations de contrats de travail et de bourse, mais surtout pour ses préparations de lettre de démission et sans aucun avertissement sur les pertes de droits de chômage due à la démission. Cela m'offre des expériences très important et me rend dans des situations financières très difficiles vers la fin de ma thèse.

Ce manuscrit n'aurait jamais pu être fluide et facile à lire sans les corrections de ma directrice de thèse, Cristell Maneux, mais aussi la relecture de Vincent Pouget et de Sébastien Frégonèse.

Je n'oublierai jamais le soutien moral de mes chers amis en Chine et en France, Jie Zeng, Na Liu, Yan Qiu et Yang Liu.

Un infini merci à mes parents. Cette thèse est accompagnée avec leur espérance et leur support moral et aussi financier. Je suis très heureux et très fier d'être leur fils. Papa, maman, merci pour tout…

Comment exprimer ma reconnaissance à Mengmeng, mon adorable femme. Au long de mes études universitaires, elle m'encourage et me déstresse, elle partage mes joies, elle me rend la paix au bout de mon cœur et elle est mon âme sœur de la vie.

Cette thèse m'a apporté bien plus que le grade de Docteur, le mariage et la naissance de mon première enfant, je vous aime en faisant tout mon possible.

Table des matières

Liste des abréviations 11

Introduction générale 13

Chapitre 1. État de l'art des composants électroniques basés sur les nanotubes de carbone 17

1.1 Propriétés physiques du nanotube de carbone 19

1.1.1 Structure atomique 19

1.1.2 Propriétés électroniques 20

1.1.3 Propriétés optoélectroniques 23

1.1.3.1 Électroluminescence 23

1.1.3.2 Photoconductivité 25

1.1.3.3 Photoluminescence 25

1.2 Synthèse et préparation pour les applications électroniques 27

1.2.1 Méthodes de synthèse 27

1.2.1.1 Arc électrique 27

1.2.1.2 Ablation laser 27

1.2.1.3 Dépôt chimique en phase vapeur 27

1.2.1.4 Croissance catalytique en phase gazeuse HiPco® 28

1.2.2 Purification, séparation, dispersion du diamètre 28

1.2.2.1 Purification des SWNTs 28

1.2.2.2 Séparation des SWNTs 29

1.2.2.3 État de l'art de la dispersion du diamètre de SWNT 31

1.3 Les composants électroniques à base de nanotube de carbone 32

1.3.1 Transistor à effet de champ conventionnel (CNTFET) 34

1.3.2 Transistor à effet de champ double grilles (DG-CNTFET) 36

1.3.3 Transistor à effet de champ à barrière Schottky (SB-CNTFET) 38

1.3.4 Transistor à effet de champ commandé optiquement (OG-CNTFET) 39

1.4 Conclusion du chapitre 40

Chapitre 2. Caractérisations électriques et optoélectroniques des échantillons de CNTFET et OG-CNTFET 41

2.1 Description des véhicules de test des CNTFETs et des OG-CNTFETs 43

2.2 Caractérisation électrique des CNTFETs et OG-CNTFETs 47

2.2.1 Description du banc de caractérisation électrique 47

2.2.2 Méthodologie de la caractérisation électrique 49

2.2.3 Résultats de la caractérisation électrique 53

2.2.4 Analyse de la caractérisation électrique 56
2.2.4.1 Analyse des résultats de mesure 56
2.2.4.2 Conclusion des mesures 56
2.3 Caractérisation optoélectronique 57
2.3.1 Description du banc de la caractérisation optoélectronique 57
2.3.2 Méthodologie de la mesure optoélectronique 59
2.3.3 Les résultats de test optoélectronique 62
2.3.4 Analyse des résultats de mesures 64
2.4 Conclusion du chapitre 65

Chapitre 3. Implémentation et calibration des contacts Schottky de source et drain dans le modèle de CNTFET conventionnel 67
3.1 Méthode d'implémentation de la barrière Schottky dans le modèle compact de CNTFET 69
3.1.1 Calcul de la barrière Schottky effective 69
3.1.2 Modélisation du courant de drain en fonction de la barrière Schottky effective 72
3.2 Méthode de calibration des paramètres de la barrière Schottky implémentée dans le modèle 73
3.2.1 Calibration de la longueur caractéristique de la barrière Schottky, $\lambda_{Schottky}$ 73
3.2.2 Calibration de "la distance tunnel" 74
3.2.2.1 Calcul du coefficient de transmission par l'approximation WKB 75
3.2.2.2 Comparaison entre l'approximation WKB et l'approche SB effective 77
3.2.2.3 Calcul du courant de drain paramétré par la hauteur de la barrière Schottky et calibration de dtunnel 80
3.2.2.4 Adaptation de la méthode SB effective dans toute la gamme de polarisation du CNTFET 84
3.3 Étude de l'impact de la dispersion technologique sur les caractéristiques électriques du CNTFET avec contacts Schottky 87
3.3.1 Comparaisons des mesures expérimentales et des résultats de simulation pour différents diamètres de CNTFETs 87
3.3.1.1 Comparaison associée à un canal de petit diamètre (travaux de Stanford). 87
3.3.1.2 Comparaison sur un CNTFET avec le canal nanotube moyen diamètre 89
3.3.2 Etude de l'impact du diamètre du nanotube sur les caractéristiques électriques du CNTFET 90
3.4 Conclusion du chapitre 92

Chapitre 4. Modélisation analytique de l'OG-CNTFET et application à une mémoire non-volatile 95
4.1 Description générale de l'OG-CNTFET 97

4.2 Analyse et modélisation du fonctionnement "modulation de canal par l'illumination" avec l'effet mémoire non-volatile 97
4.2.1 Analyse de la modulation optique 97
4.2.2 Modélisation de la modulation optique 98
4.2.2.1 Modélisation de l'absorption optique de P3OT 98
4.2.2.2 Modélisation des pièges d'électron à l'interface P3OT/SiO_2 99
4.2.2.3 Modélisation de la source de courant dépendante de la puissance optique 101
4.2.2.4 Modélisation de la "commande optique" avec l'effet mémoire non-volatile 102
4.3 Analyse et modélisation des fonctionnements "programmation par l'impulsion de V_{DS}" et "autorisation de la programmation par la polarisation de grille" 104
4.3.1 Analyse de l'effet de dépiégeage par la grille 104
4.3.2 Analyse de l'effet de dépiégeage par V_{DS} 105
4.3.3 Analyse de l'effet de la protection du dépiégeage par la grille 106
4.3.3.1 Nouvelle architecture de la configuration de l'OG-CNTFET 106
4.3.3.2 L'effet de la protection du dépiégeage par la grille 107
4.3.4 Modélisation des fonctionnements : "programmation en V_{DS}" et "autorisation de la programmation en grille" 107
4.3.4.1 Modélisation de la "programmation en V_{DS}" par la résistance variable contrôlée en V_{DS} 108
4.3.4.2 Modélisation de la "programmation en V_{DS}", "autorisation de la programmation en grille" et déchargement par la grille 109
4.4 Analyse et modélisation de "la relaxation de pièges dans le fonctionnement de la mémoire non-volatile" 110
4.4.1 Description de la conductance du P3OT 110
4.4.2 Modélisation de la mobilité de P3OT et la conductance associée en régime non-volatile 111
4.4.2.1 Modèles analytiques disponibles pour décrire la mobilité électronique 111
4.4.2.2 Simplification du modèle de Poole-Frenkel 112
4.4.3 Modélisation du courant de relaxation 113
4.5 Implémentation d'OG-CNTFET dans le modèle compact du CNTFET conventionnel 114
4.6 Étude de l'impact de la dispersion technologique sur la mémoire non-volatile 115
4.6.1 Comparaison des résultats du modèle avec des caractéristiques électriques mesurées 115
4.6.1.1 Comparaison avec les mesures statiques 115
4.6.1.2 Comparaison avec les mesures dynamiques 118
4.6.2 Adaptation du modèle selon la géométrie de l'OG-CNTFET 120
4.6.3 Étude de l'impact de la dispersion technologique sur mémoire non-volatile 123

4.7 Conclusion du chapitre 126

Conclusion générale et perspectives 129
Bibliographies 133
Produits scientifiques 143

Liste des abréviations

ADS	(Aglient EDA software) Advanced Design System
AFM	Atomic Force Microscope
APTS	aminopropyltriethoxysilane
BTBT	Band to Band Tunneling
CB	Conduction Band
CBRAM	Conductive Bridge Random Access Memory
CMOS	Complementary Metal-Oxide-Semiconductor
CNT	Carbon Nanotube
CNTFET	Carbon Nanotube Field Effect Transistor
CVD	Chemical Vapor Deposition
DG-CNTFET	Double Gate carbon nanotube field effect transistor
DOS	Density Of State
ESD	Electrostatic Discharge
EUV	Extreme Ultraviolet
FeRAM / FRAM	Ferroelectric Random Access Memory
FET	Field Effect Transistor
GAA	Gate All Around
GAAFET	Gate All Around Field Effect Transistor
GDM	Gaussian Disorder Model
GPIB	General Purpose Interface Bus
GSG	Ground Signal Ground
HiPco	High-Pressure carbon monoxide
ITO	Indium Tin Oxide
LCD	Liquid Crystal Display
MFP	Mean Free Path
MOS	Metal-Oxide-Semiconductor
MOSFET	Metal-Oxide-Semiconductor Field Effect Transistor
m-SWNT	metallic- Single-Walled carbon Nanotube
MWNT	Multi-Walled Carbon Nanotube
n-CNTFET	N type Carbon Nanotube Field Effect Transistor
n-FET	N type Field Effect Transistor
OG-CNTFET	Optically-Gated CNTFET
p-MOS	P type Field Effect Transistor
P3OT	poly(3-octyl thiophene)
PANINI	Programme Architectures Nano électroniques Intégrées Neuro-Inspirées
p-CNTFET	P type Carbon Nanotube Field Effect Transistor
PCRAM	Phase Change Random Access Memory
PF model	Poole-Frenkel model
p-FET	P type Field Effect Transistor
PMC	Programmable Metal Cell
RAM	Random Access Memory

ReRAM / RRAM	Resistive Random Access Memory
SB	Schottky Barrier
SB-CNTFET	Schottky Barrier Carbon Nanotube Field Effect Transistor
SET	Single Electron Transistor
SiNW	Si Nanowire
SMU	Source Measure Unit
SNM	Static Noise Margin
SOI	Silicon On Insulator
SPICE	Simulation Program with Integrated Circuit Emphasis
SRAM	Static Random Access Memory
SRH recombination	Shockley-Read-Hall recombination
s-SWNT	semiconductor Single-Walled Carbon Nanotube
SWNT	Single-Walled Carbon Nanotube
TFT	Thin Film Transistor
TOBIC	Two-photon Optical Beam-Induced Current
VB	Valence Band
WKB approximation	Wentzel-Kramers-Brillouin approximation

Introduction générale

L'essor de l'électronique commence en 1947 avec l'invention du transistor bipolaire en germanium par les trois physiciens des laboratoires Bell d'AT&T : John Bardeen, Walter Brattain et William Shockley. Ensuite, le premier transistor en silicium est produit par Texas Instruments en 1954 [1]. Six ans après (1960), Kahng et Atalla des laboratoires Bell démontrent le principe de fonctionnement du transistor en effet de champ (FET) moderne basé sur la structure Métal–Oxyde–Semi-conducteur (MOS) [2]. L'utilisation du silicium réduit énormément de coût du matériau par rapport au germanium. Par ailleurs, la structure MOS réduit le nombre étapes de fabrication par rapport au transistor bipolaire. L'industrie de l'électronique entre alors dans la phase de recherche et développement du circuit électronique intégré à l'échelle microscopique.

Après dix ans de miniaturisation de la technologie CMOS (*Complementary MOS*), en 1971, Intel Corporation lance le premier microprocesseur 8-bit commercial 4004. Le 4004 utilise 2300 transistors en technologie 10 µm [3] et sa fréquence de l'horloge est 108 kHz [4] . Dès lors, respectant la loi de Moore (un des fondeurs d'Intel Corporation) en 1965 [5], les dimensions minimales du circuit intégré (CI) sont continûment réduites. Aujourd'hui, un microprocesseur Intel Core i7-980X comporte 1170 millions de transistors en technologie 32 nm avec une fréquence de 3,33 GHz par cœur (6 cœurs au total) [6]. Pour les technologies 45 et 32 nm, Intel utilise l'oxyde d'hafnium (HfO_2) à la place du SiO_2 pour garantir un bon contrôle électrostatique du canal tout en résolvant le problème de la très fine épaisseur de l'isolant de grille (4,6 nm de HfO_2 au lieu de 0,9 nm) [7]. De même, les technologies 45 et 32 nm d'Intel bénéficient de l'introduction de SiGe au niveau des accès source et drain [8] qui induit une contrainte mécanique donnant lieu à l'augmentation de la mobilité des porteurs du p-MOS [9]. Cependant, ces améliorations technologiques ne permettent pas d'accroître suffisamment la mobilité des porteurs dans le canal. Par ailleurs, la puissance consommée par unité de surface reste élevée principalement du fait de la consommation dynamique associée aux commutations à haute fréquence ($P_{nominale}$ > 100 W pour i7-980X). Du point de vue économique, la lithographie nanométrique est très couteuse. La machine à lithographier TwinScan NXT 1950i d'ASML (UV de 193 nm) achetée par Intel pour le nœud 22 nm coute à elle seule, 40 millions d'euros par machine [10]. Notons que la machine à lithographier NXE 3100/3300 EUV (pour *Extreme Ultraviolet*) requise pour le sub-16 nm nécessitera encore davantage d'investissement. Ces difficultés technologiques et économiques justifient la recherche de solutions pour maintenir l'accroissement des performances dynamiques. La recherche de solution s'oriente selon deux axes soit l'architecture de composant volumique (Multi-grille FET comme FinFET, Tri-gate FET et GAAFET), soit l'utilisation de nouveaux matériaux pour le canal du transistor [8].

S'agissant des nouveaux matériaux, deux propositions alternatives sont notées dans l'ITRS 2009 [11]. L'une concerne le canal de transistor MOS avec soit de nouveaux dopages du canal Si-Ge ou Si-C, soit des matériaux III-V. L'autre concerne les technologies émergentes : le transistor à un seul électron (SET pour *Single Electron Transistor*), le transistor à jonction tunnel magnétique dit "spintronique" ou le transistor à nanotube de carbone ou graphène.

Dans le cadre de cette thèse, nous nous sommes intéressés au transistor à nanotube de carbone qui est susceptible de présenter l'avantage d'être compatible avec le procédé de fabrication CMOS et, de ce fait, est présenté comme un très bon candidat pour l'ère post-CMOS prévue pour 2024 [11].

Cette thèse s'est déroulée dans le cadre du projet de l'Agence Nationale de la Recherche (ANR), PANINI. Le projet PANINI, est l'abréviation de Programme Architectures Nanoélectroniques Intégrées Neuro-Inspirées. Dans ce projet, nous portons une attention particulière aux composants qui permettent d'envisager un apprentissage comme les CNTFETs à commande optique (OG-CNTFET). De plus, nous étudions les assemblées aléatoires ou auto-organisées telles que les réseaux de nanotubes multi-connectés afin de déterminer leur mode de fonctionnement et identifier les fonctions, éventuellement complexes, susceptibles d'être réalisées par de tels dispositifs. Nous étudions les possibilités de programmation d'un tel réseau en explorant notamment la possibilité d'une sensibilisation localisée par la lumière afin de définir une architecture de circuit électronique. Afin de pouvoir concevoir et simuler des architectures de circuits adaptés à l'apprentissage neuro-inspiré, nous adaptons des modèles compacts physiques de nano-composants. Le caractère physique des modèles de simulation de nano-composants permet d'évaluer la sensibilité des caractéristiques électriques des circuits aux variations des paramètres physiques des transistors. De plus, il est possible de vérifier par simulation l'efficacité de l'apprentissage pour la compensation des dispersions de caractéristiques physiques des composants.

Les travaux dans le cadre de cette thèse s'effectuent au sein du laboratoire de l'Intégration du Matériau au Système (IMS) de l'Université Bordeaux 1 (Université de Bordeaux) dans l'équipe de Modélisation du groupe Nanoélectronique du pôle Composant au système. Comme partenaire dans le projet PANINI, l'équipe Modélisation apporte la compétence de la modélisation compacte des nano-dispositifs à base de nanotube de carbone (interconnexions au transistor CNTFETs et transistor à commande optique OG-CNTFET).

Les propriétés physiques des nanotubes de carbone sont étudiées dans le chapitre 1. Nous nous sommes intéressés particulièrement aux nanotubes semi-conducteurs, ses propriétés électroniques et ses propriétés optoélectroniques. Nous présentons les principales méthodes de synthèse des nanotubes de carbone pour les applications électroniques et optoélectroniques. Une introduction générale sur des transistors à l'effet de champ basé sur les nanotubes de carbone est présentée à la fin du chapitre.

Le deuxième chapitre focalise sur les caractérisations électriques et optoélectroniques. Dans ce chapitre, nous présentons les véhicules de test mesurés et caractérisés dans le cadre de cette thèse. Nous développons une méthodologie préliminaire de caractérisation. Les résultats de mesure sont présentés et analysés.

Nous nous sommes intéressé ensuite aux contacts entre les électrodes et les nanotubes de carbone semi-conducteurs. Ce type de contact forme une barrière Schottky qui induit des perturbations dans les caractéristiques électriques des transistors à nanotube. Dans le chapitre 3, nous développons une modélisation compacte de ce type de contact pour une gamme typique de diamètres de nanotube dans les applications électroniques de l'état de l'art. Ce modèle est intégré dans le modèle compact du transistor à nanotube pour étudier l'influence de la technologie de fabrication sur les caractéristiques électriques.

Dans le chapitre 4, nous analysons les régimes de fonctionnement, écriture, effacement, autorisation de l'effacement et effet mémoire de l'OG-CNTFET pour application à une mémoire non-volatile. Ensuite, nous expliquons les origines de ces régimes de fonctionnement et développons la modélisation compacte correspondante. Puis ces modélisations sont intégrées dans le modèle compact de transistor à nanotube avec contacts Schottky et, pour obtenir le modèle compact de l'OG-CNTFET. Le comportement de ce modèle est en tenant compte l'influence de la technologie de fabrication dans l'opération de mémoire non-volatile.

Nous concluons les travaux réalisés pendant cette thèse à la fin de ce manuscrit en traçant certaines perspectives.

Chapitre 1.

État de l'art des composants électroniques basés sur les nanotubes de carbone

1.1 Propriétés physiques du nanotube de carbone

Depuis la découverte du nanotube de carbone (CNT pour *Carbon NanoTube*) par Sumio Iijima de NEC en 1991 [12], sa structure et ses propriétés physiques et chimiques sont largement étudiée. En particulier, le rapport entre son diamètre et sa longueur qui peut atteindre jusqu'à 1 pour 132 millions [13], en fait un matériau unidimensionnel. De ce fait, en électronique, son étude est simplifiée par rapport à celle du canal surfacique en silicium.

1.1.1 Structure atomique

Le nanotube de carbone est classé en deux catégories : le nanotube monoparoi (SWNT pour *Single-Walled Carbon Nanotube*) et le nanotube multiparois (MWNT pour *Multi-Walled Carbon Nanotube*). Un nanotube de carbone monoparoi peut être considéré comme une feuille de graphène (le graphite monocouche) enroulée sur elle-même et fermée aux extrémités par les demi-sphères de fullerène (C_{60}). Il est défini par l'enroulement du maillage hexagonal donné par le vecteur chiral ou chiralité $\vec{C}$ (la figure 1b). Le vecteur est décomposé en deux vecteurs directeurs du système cristallin : a1 et a2, soit : $n \cdot \vec{a}_1 + m \cdot \vec{a}_2$. En pratique, la chiralité s'énonce selon le couple d'entier (n, m). Si un des deux entiers est nul, les nanotubes monoparois sont nommés "zigzag" ; si m = n, les nanotubes monoparois sont nommés "armchaire" ; pour tous les autres cas, ils sont dit "chiraux". À partir de la chiralité, le diamètre d'un nanotube monoparoi est exprimé par Eq. 1.1 [14] :

$$d = \frac{a_0}{\pi}\sqrt{n^2 + nm + m^2} \tag{1.1}$$

où $a_0 = \sqrt{3}a_{CC} \approx 0{,}246\,\text{nm}$ avec a_{CC} la distance entre deux atomes de carbone adjacents égale à 0,142 nm [14]. Un nanotube multiparois est constitué de plusieurs SWNTs enroulé l'un dans l'autre avec chacun une chiralité différente. Le diamètre du MWNT peut varier de quelques à quelques dizaines de nanomètres.

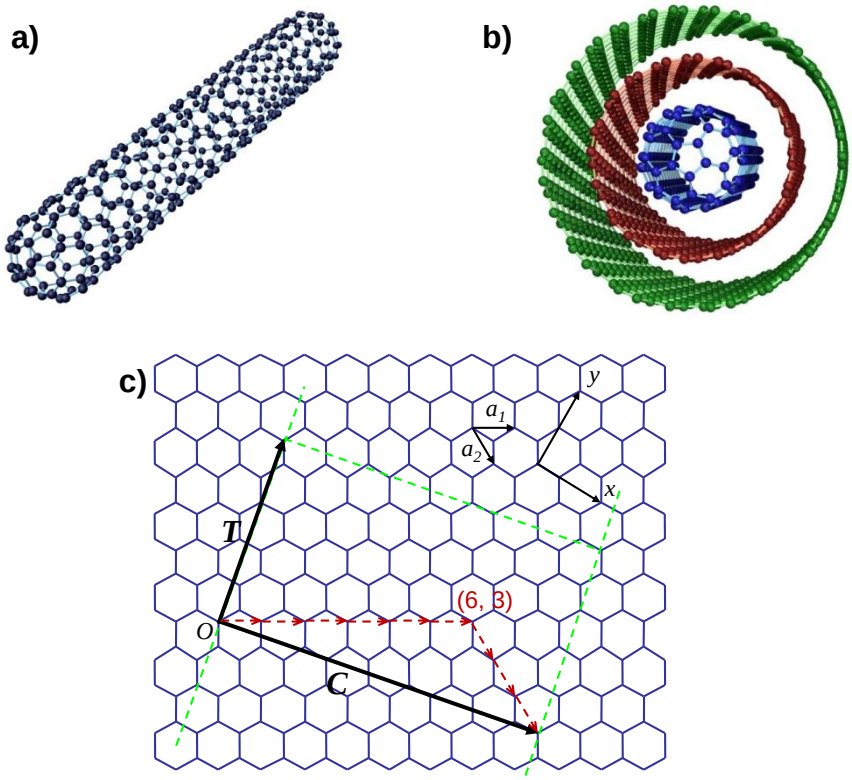


Figure 1.1 – Structure atomique d'un nanotube de carbone monoparoi a) et multiparois b) (Saito Lab., Université de Nagoya). c) Enroulement d'un SWNT sur le maillage cristallin de graphène et définition de la chiralité (n, m) associée au vecteur C (dans le cas de la figure, n=6 et m=3) et des vecteurs directeurs a1 et a2. Le vecteur de translation T suit l'axe de nanotube.

En nanoélectronique, utilisation des nanotubes de carbone est restreinte au SWNT. Dans la suite de ce chapitre, seules les propriétés électroniques et optoélectroniques des SWNTs sont décrites.

1.1.2 Propriétés électroniques

Les propriétés électroniques remarquables des nanotubes de carbone monoparoi permettent de fabriquer des interconnections et des via par les métalliques [15] ou des diodes [16] et des transistors selon leur nature métallique ou semi-conductrice. Un nanotube monoparoi peut être semi-conducteur ou métallique selon sa chiralité. Comme le montre le diagramme des bandes d'énergie du graphène représenté figure 1.2a et b [14]. Dans la zone de Brillouin, la bande de conduction π^* et la bande de valence π convergent aux points K et forment des vallées. Au point K, la différence entre les deux bandes décrit la bande interdite du nanotube. Selon la vue en coupe d'une vallée présentée figure 1.2c et d, si les courbes des deux bandes se croissent ou si la différence est inférieure à quelques dizaines de meV, alors le nanotube présente des propriétés métalliques ; sinon, le nanotube présente des propriétés semi-conductrices. Le niveau de Fermi se situe dans le milieu de la bande interdite d'un nanotube semi-conducteur.

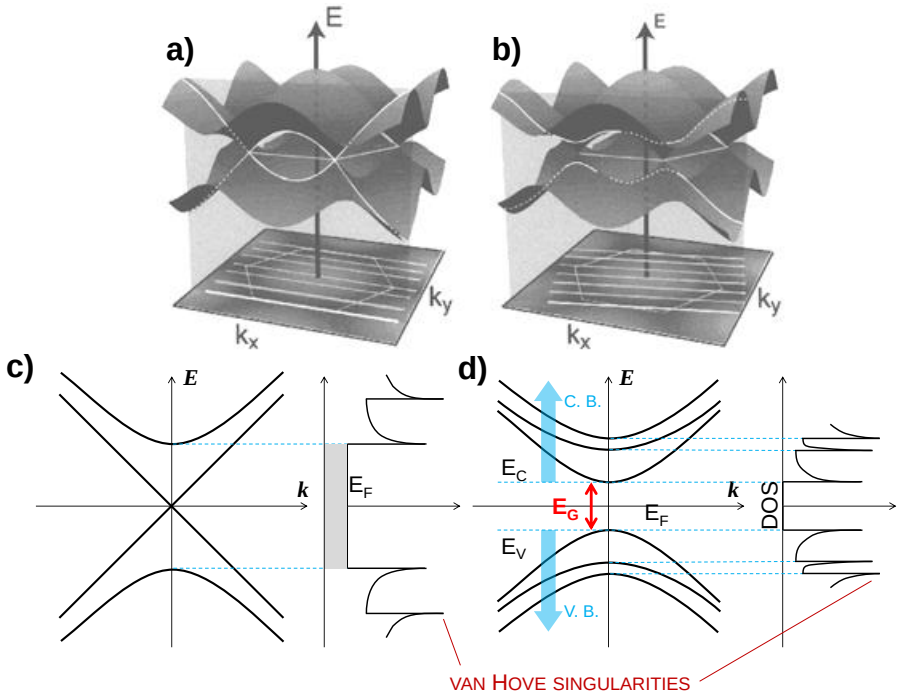


Figure 1.2 – Le schéma de bandes d'énergie d'une feuille de graphène dans la zone de Brillouin [14] a) cas métallique, b) cas semi-conducteur. Schémas de bandes d'énergie du nanotube et de la densité d'état c) cas métallique et d) cas semi-conducteur.

Les propriétés électroniques des CNTs dépendent de la chiralité (n, m) selon les relations suivantes :

- Lorsque n = m, le nanotube est métallique ;
- Lorsque n – m = 3*i* (avec *i* est un entier), le nanotube a une faible bande interdite, on considère qu'il a un comportement métallique ;
- Lorsque n – m ≠ 3*i*, le nanotube est semi-conducteur.

D'après ces relations tous les nanotubes zigzag sont métalliques. De plus, considérant l'ensemble des chiralités possibles, un tiers de nanotubes est métallique. La conductance d'un SWNT est donnée par la formulation de Landauer-Buttiker décrivant la conduction balistique d'un matériau unidimensionnel [17] :

$$G = 2e^2/h \cdot \sum_i^N T_i \qquad (1.2)$$

où $2e^2/h$ est l'unité quantique de conductance, et T_i est la transmission du i^{ème} canal de conduction. Dans le cas optimal où T_i = 1 et que deux canaux minimum conduisent [18], la conductance théorique est $G = 4e^2/h$.

La chiralité d'un SWNT détermine les valeurs de la bande interdite, de la densité d'état et aussi de la résistance quantique minimale. La bande interdite est exprimée en résolvant l'Hamiltonien de la cellule unitaire hexagonale de graphène [14] :

$$E(\vec{k}) = \pm\left|V_{pp\pi}\right|\sqrt{3+2\cos(\vec{k}\cdot\vec{a}_1)+2\cos(\vec{k}\cdot\vec{a}_2)+2\cos(\vec{k}\cdot\vec{a}_3)} \qquad (1.3)$$

L'énergie $V_{pp\pi}$ représente la liaison chimique entre deux atomes de carbone voisins. Et sa valeur varie selon les auteurs entre 2,5 et 3,03 eV (3,03 eV étant celle de graphène) [19] [20] [14]. a_1 et a_2 sont les vecteurs directeurs décrit comme :

$$\vec{a}_1 = a_0\left(\sqrt{3}/2\ \vec{x} + 1/2\ \vec{y}\right)$$
$$\vec{a}_2 = a_0\left(\sqrt{3}/2\ \vec{x} - 1/2\ \vec{y}\right) \quad (1.4)$$

$\vec{k}$ est le vecteur d'onde qui est composé par le vecteur longitudinal $\vec{k}_L$ selon l'axe du nanotube (voir fig. 1.2) et par le vecteur radial $\vec{k}_R$:

$$\vec{k} = r\frac{\vec{k}_R}{\left|\vec{k}_R\right|} + k_{quant}\vec{k}_L \quad (1.5)$$

k_{quant} est l'entier de la quantification du vecteur d'onde et la composante radiale r n'intervenant pas dans le calcul la bande interdite, $\vec{k}$ ne dépend plus que de $\vec{k}_L$:

$$\vec{k}_L = \frac{\vec{T} \wedge \vec{b}}{Ncell} \quad (1.6)$$

où :

- $\vec{T}$ est le vecteur de translation qui est perpendiculaire au vecteur chiralité (fig. 1.1c) :

$$\vec{T} = t_1 \cdot \vec{a}_1 + t_2 \cdot \vec{a}_2$$
$$\text{avec } t_1 = \frac{2m+n}{\gcd((2n+m),(2m+n))}\ ;\ t_2 = \frac{2n+m}{\gcd((2n+m),(2m+n))} \quad (1.7)$$

La fonction "gcd" est le plus grand diviseur commun.

- $\vec{b}$ est composé par $\vec{b}_1$ et $\vec{b}_2$ les deux vecteurs directeurs dans l'espace réciproque :

$$\vec{b}_1 = b_0\left(1/2\ \vec{x} + \sqrt{3}/2\ \vec{y}\right)$$
$$\vec{b}_2 = b_0\left(1/2\ \vec{x} - \sqrt{3}/2\ \vec{y}\right) \quad \text{avec } b_0 = \frac{4\pi}{\sqrt{3}a_0}. \quad (1.8)$$

- *Ncell* est le nombre de cellule graphitique unitaire dans une circulation de graphène enroulé en nanotube :

$$Ncell = \frac{2\times\left(n^2+m^2+nm\right)}{\gcd((2n+m),(2m+n))} \quad (1.9)$$

Finalement, avec $k_{quant} = 0, 1, 2, \ldots, \frac{Ncell-1}{2}$ l'équation 1.3 donne la bande interdite égale à :

$$E\left(\vec{k}\right) = \pm\left|V_{pp\pi}\right|\sqrt{3+2\cos\left(k_{quant}\vec{k}_L\cdot\vec{a}_1\right)+2\cos\left(k_{quant}\vec{k}_L\cdot\vec{a}_2\right)+2\cos\left(k_{quant}\vec{k}_L\cdot\vec{a}_3\right)} \quad (1.10)$$

avec $\vec{a}_3 = \vec{a}_1 - \vec{a}_2$.

Comme k_{quant} est quantifié, les bandes de conduction et valence sont donc quantifiées en plusieurs sous-bandes (fig. 1.2c et d). La plus petite différence d'énergie définie la valeur de la bande interdite. Les autres différences d'énergie sont appelées bas de sous-bandes. Pour chaque bas de sous-bandes correspond une singularité de Van Hove de la densité d'état (DOS pour *Density Of State*) (fig. 1.2c et d) :

$$D(E) = D_0 \frac{|E|}{\sqrt{E^2 - \left(E_G/2\right)^2}} \Theta\left(|E| - E_G/2\right) \text{ avec } D_0 = \frac{8}{3\pi a_{CC}|V_{pp\pi}|}. \quad (1.11)$$

où D_0 est la DOS de la bande métallique constante. La fonction Θ correspond la fonction échelon.

Le transport du porteur libre dans le nanotube de carbone présente deux différents majeurs par rapport à celui dans le silicium. Le libre parcours moyen L_M (*Mean Free Path* ou MFP) est de 150 à 2000 nm [21] soit quatre à cinq fois plus importantes que dans le silicium. Ce qui confirme un transport de nature quasi-balistique. Par ailleurs, la figure 1.3 montre que les courbures des bandes de conduction et de valence sont identiques, ce qui implique un transport similaire pour les trous et les électrons. Cet avantage ouvre la voie à des composants électroniques avec un fonctionnement ambipolaire.

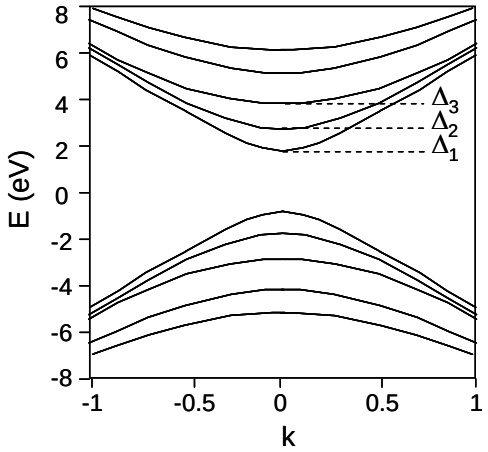


Figure 1.3 – Quantification des niveaux de sous bande d'énergie, les sous bandes de la bande de conduction sont symétriques aux celles de la bande de valence [22].

1.1.3 Propriétés opto électroniques

Dans les figures 1.2 et 1.3, il est clair que le nanotube de carbone semi-conducteur est un matériau à bande interdite directe. C'est-à-dire qu'il est efficacement excité par le photon. Cette propriété électronique particulière permet le potentiel de l'utilisation dans le domaine d'opto électronique. Trois thématiques principales sont étudiées dans des bibliographies : l'électroluminescence, la photoconductivité et la photoluminescence.

1.1.3.1 Électroluminescence

L'électroluminescence a été observée dans les CNTFETs ambipolaires. Le CNTFET ambipolaire possède deux barrières Schottky quasiment symétriques modulées par la polarisation de la grille. Donc, le flux de porteurs libres est la décomposition du courant de trous et de celui d'électrons. Dans le canal, un trou et un électron peuvent se recombiner et ce faisant émettre un photon dont l'énergie correspond au moins à la valeur de la bande interdite. Cette valeur de la bande interdite, E_G est définie comme la différence entre le bas de la première sous bande de conduction et le haut de la première sous bande de valence.

- Pour une longueur supérieure à 5 µm, le canal est vu comme deux parties unipolaires, une partie côté source, une autre partie côté du drain. Dans ces deux parties, le transport de porteurs libres est soit électronique, soit constitué de trous. La recombinaison a donc lieu à la frontière des deux zones.

- Pour un canal court inférieur à 200 nm, le transport est quasi balistique ou balistique. Comme le canal est très court, la recombinaison a lieu sur la totalité du canal, ainsi le spot d'émission couvre tout le canal. Par conséquent, l'hypothèse de deux zones n'est plus considérée.

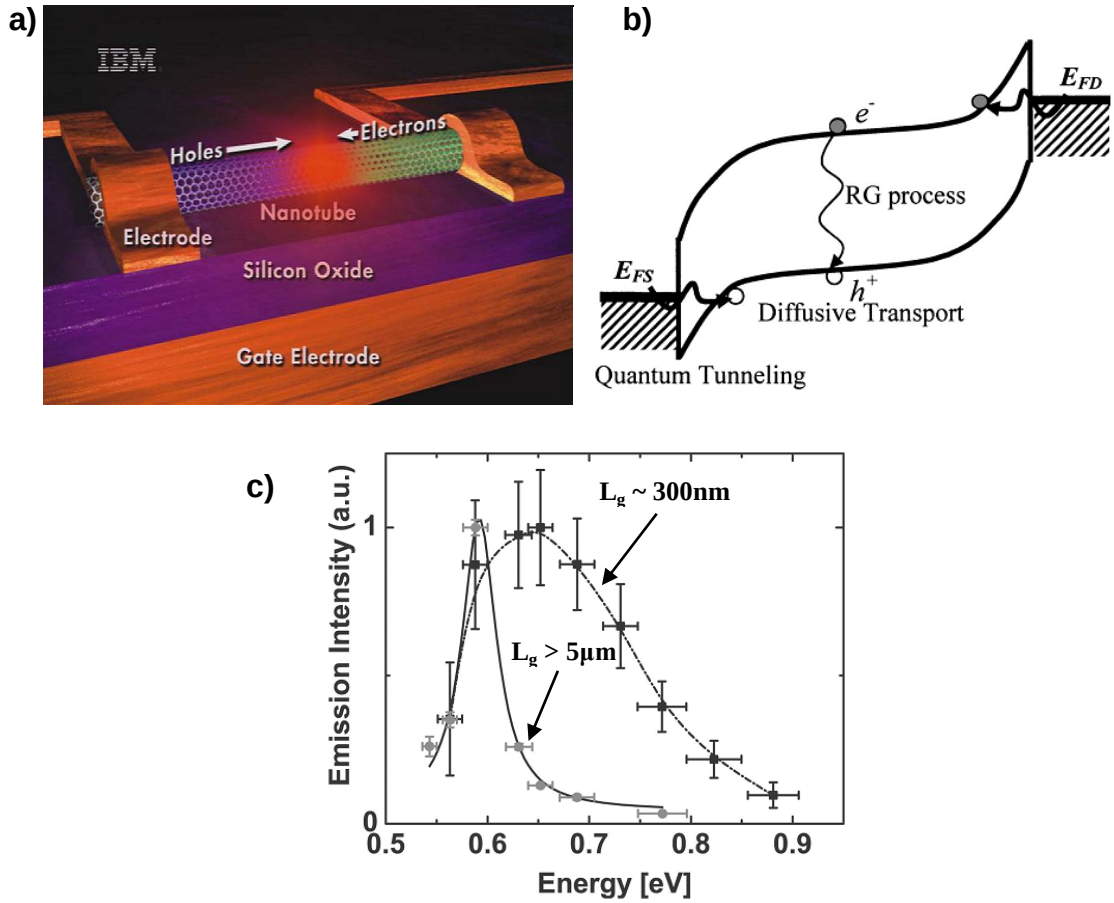


Figure 1.4 – Schémas du principe de l'électroluminescence (a) vue de la structure [23] et (b) vue des bandes d'énergie [24]; (c) deux spectres d'émission d'un CNTFET canal long et canal court. Le pic plus étroit, est le spectre de canal long ; ceci de canal court a un spectre plus large [25] [26].

Le groupe d'Avouris a fabriqué des transistors à canal long permettant le contrôle de la position de l'émission de lumière en jouant sur la polarisation [27]. La puissance lumineuse émise est dépendante de la position du spot. Cette étude a montré que les CNTs sont une très bonne source lumineuse pouvant être fabriquée de manière simple.

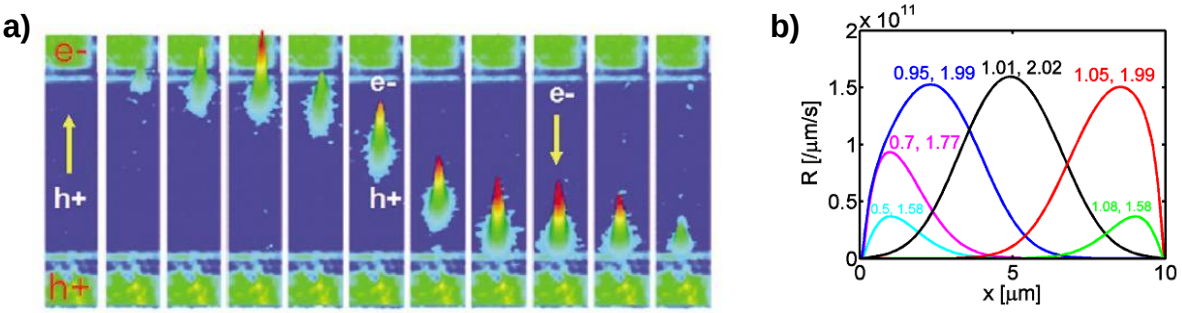


Figure 1.5 – Contrôle de position de l'émission de lumière. (a) mesures de l'intensité lumineuse [27] ; (b) le taux de recombinaison théorique ***R*** [24].

1.1.3.2 Photoconductivité

La photoconductivité est directement liée à l'absorption de photons dans le nanotube. Sous l'effet du laser dont l'énergie du photon est suffisante, des paires d'électrons-trous sont générées. Le flux de ces porteurs libres crée le photo-courant sous l'effet thermoïonique. Le photo-courant en fonction de l'énergie apparait sous forme de résonances avec des pics lorentziens [28]. Les sommets des Lorentziennes sont directement liés à la distance entre deux singularités de la densité d'état (figure 1.6).

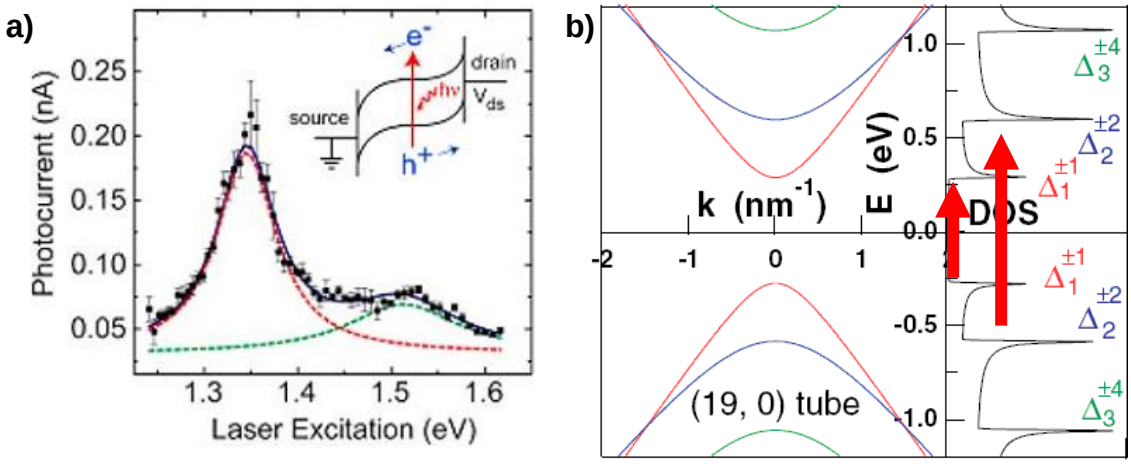


Figure 1.6 – a) Le pic lorentzien de photo-courant se situe à seconde état d'excitation E_{22} ; b) les trois premiers sous bandes associées avec la densité d'état [29].

Cette propriété photoconductrice peut être exploitée pour développer des détecteurs, des convertisseurs d'énergie comme les panneaux solaires.

1.1.3.3 Photoluminescence

Le principe de la photoluminescence est très proche de l'électroluminescence, mais est créé à l'aide d'une excitation photonique. En comparaison à l'électroluminescence où seule la première bande de conduction et la première bande de valence interviennent, la photoluminescence fait intervenir de multiples sous bandes : l'exciton peut atteindre des

niveaux d'énergie plus haut. Donc l'émission de lumière est quantifiée et caractérisée par des niveaux d'énergie.

De nos jours, la photoluminescence devient un outil extrêmement important, car elle permet d'identifier le vecteur chiral (n, m) à partir de la spectroscopie Raman et des mesures expérimentales. La méthode de l'indentification a été développée par Weismann *et al*. de l'université de Rice (voir fig. 1.7a et b) [30]. À partir de cette méthode, des cartographies de la chiralité sont créées (fig. 1.7c) [31] puis elles sont comparées aux cartographies obtenues expérimentalement (fig. 1.7d) [32].

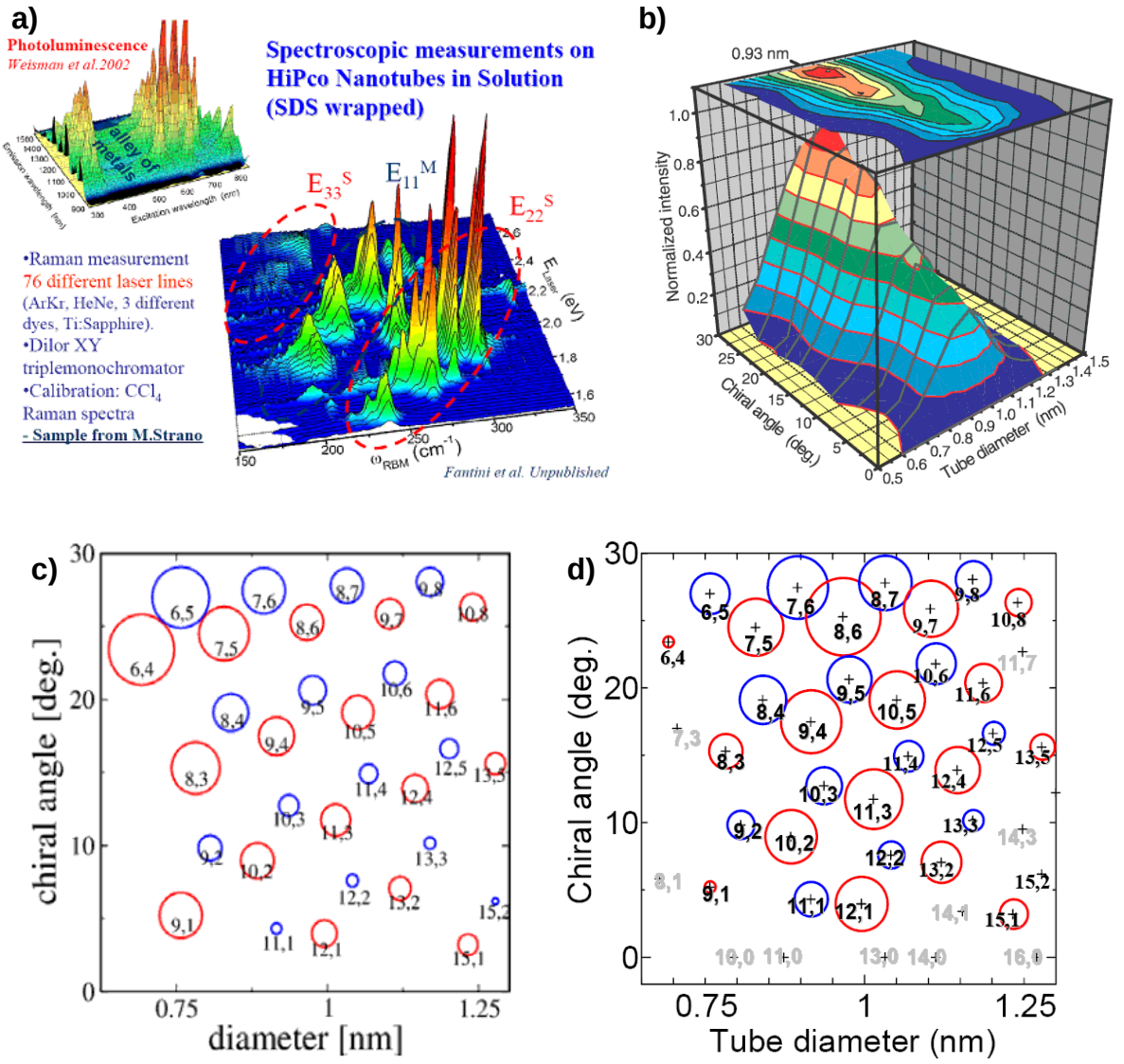


Figure 1.7 – a) et b) Méthode d'identification de spectroscope de Raman [30] [33] [34] . c) et d) Cartographies pour l'indentification de la chiralité. c) Etude théorique, sous les conditions : petit diamètre, proche d'armchair, large intensité de la photoluminescence [31] [33] [Oyam06]; d) Etude expérimentale dans une solution d'alcool, la polarisation en parallèle avec l'axe de nanotube, pour des nanotubes fabriqués par HiPco [32] [33].

1.2 Synthèse et préparation pour les applications électroniques

1.2.1 Méthodes de synthèse

Du point de vue de la technologie de fabrication, les nanotubes de carbone sont synthétisés principalement par quatre types de méthodes: l'arc électrique, l'ablation laser, le dépôt chimique en phase vapeur (CVD pour *Chemical Vapor Deposition*), et la croissance catalytique en phase gazeuse (HiPco pour *High-Pressure carbon monoxide*). Ces méthodes permettent de produire des MWNTs ou SWNTs en grande quantité ou avec des diamètres précis. Certaines sont déjà commercialisées et les autres sont en voie d'améliorer notamment s'agissant du rendement de la production.

1.2.1.1 Arc électrique

En 1991, Iijima avait observé que l'électrode en graphite était partiellement décomposée en fullerènes sous un courant de cent ampères [12]. De la même manière, un an après, ses deux collègues Ebbesen et Ajayan avaient réussi à produire des nanotubes de carbone à la haute température grâce à la décharge d'un arc électrique [35]. Grâce à sa simplicité de mise en œuvre, cette technique devient la méthode de synthèse la plus largement utilisée. La synthèse de CNT par l'arc électrique permet d'obtenir à la fois des SWNTs et MWNTs avec des diamètres variés dans une large gamme. Cela explique que, pour obtenir les SWNTs semi-conducteurs pour les composants électroniques, le rendement soit faible.

1.2.1.2 Ablation laser

La technique de l'ablation laser utilise les impulsions laser pour vaporiser l'échantillon graphite enrichi de catalyseurs métalliques dans un réacteur à haute température remplie de gaz inerte tel que l'hélium ou l'argon. Les nanotubes se synthétisent sur la surface plus froide, puis sont collectionnés [36] [37]. Ce procédé est développé par Smalley (un des découvreurs de C_{60}) et ses collègues de Rice University en 1995 [36]. Cette méthode avec un rendement autour de 70% produit des SWNTs préliminaires avec un diamètre contrôlable déterminé par la température de réaction [36]. Malgré tout, cette technique à un coût de fabrication élevé en comparaison de l'arc électrique et le dépôt chimique en phase vapeur [38].

1.2.1.3 Dépôt chimique en phase vapeur

La synthèse de nanotube de carbone par le dépôt chimique en phase vapeur (CVD pour *Chimical Vapor Deposition*) se réalise sur un substrat avec ou sans catalyseur dans un réacteur chauffé. Cette technique est réalisée souvent à l'aide d'une couche de catalyseur comme nickel, cobalt, fer ou leur combinaison sur le substrat préparé pour accroitre son efficacité [39] [40]. Le principe est : un gaz comme le nitrogène, l'hydrogène ou l'ammoniac associé à un gaz carboné (comme acétylène, éthylène, éthanol, ou méthane) sont injectés dans le réacteur ; le substrat est chauffé autour de 700 °C ; puis le gaz carboné se décompose à la

surface des nanoparticules de catalyseur, et le carbone se déplace à la surface de particule où le nanotube de carbone se forme et croie. Le diamètre de nanotube monoparoi est directement corrélé à la taille de la nanoparticule du catalyseur. La préparation de la couche catalyseur peut se faire par le dépôt, par la gravure en plasma, ou par synthèse sur le substrat avec ou sans recuit.

L'idéal de la synthèse CVD de SWNTs est d'obtenir des nanotubes uniformes (même diamètre) avec une bande interdite suffisante. Pour arriver à cet objectif, des équipes de recherche travaillent sur la préparation de catalyseur. Song et ses collègues ont réussi à contrôler la taille des nanoparticules de fer sur un substrat d'Al_2O_3 en variant le temps de recuit à 800 °C, pour obtenir des SWNTs avec un diamètre de 0,9 nm plus ou moins 0,2 nm [41]. L'équipe de R.E. Smalley a utilisé des "grains" (des petits morceaux coupés d'un nanotube individuel) de SWNT pour débuter la croissance [42]. Les atomes de carbone continuent à croitre aux extrémités des grains, et forment des SWNTs identiques aux grains. Cette technique est nommée "l'amplification des SWNTs" [43].

En comparant avec les autres méthodes, la fabrication des nanotubes de carbone par CVD est la plus facile à transmettre à l'industrie électronique du fait du rapport prix/quantité et la production de masse. De plus, les CNTs croissent directement sur le substrat désiré, contrairement aux autres procédés. La pureté de SWNTs obtenue par CVD peut atteindre 98% [41] [43]. Tous ces avantages impliquent que cette méthode de synthèse est très favorable pour la fabrication des échantillons électroniques.

1.2.1.4 Croissance catalytique en phase gazeuse HiPco®

Le procédé de croissance catalytique de nanotube de carbone en phase gazeuse (HiPco® pour *High Pressure Carbon Monoxide*) a été développé par l'équipe de R.E. Smalley de Rice University en 1998 [44]. Le principe est d'injecter un flux de monoxyde de carbone avec un précurseur catalytique en phase gazeuse (comme $Fe(CO)_5$) dans une enceinte sous haute pression (30-50 atm) et haute température (900-1100 °C) [45]. Dans ces conditions, le catalyseur se décompose sous forme de nanoparticules de fer. Puis le monoxyde de carbone réagit et produit du dioxyde de carbone plus un atome de carbone à la surface de catalyseur. Comme pour le mécanisme de CVD, les atomes de carbone se déplacent au bord des nanoparticules du catalyseur et forment des SWNTs [46]. En ajustant les paramètres du procédé, le rendement de la production sélective de SWNT peut atteindre pratiquement 100% ; le diamètre de nanotube peut être réduit jusqu'à 0,7 nm [47]. Une start-up de R.E. Smalley "*Carbon Nanotechnologies Inc.*" améliore ce procédé et fournie des SWNTs en quantité importante et avec une pureté élevée pour les industries et les recherches électroniques, ainsi que pour les applications biomédicales et énergétiques.

1.2.2 Purification, séparation, dispersion du diamètre

1.2.2.1 Purification des SWNTs

Les SWNTs synthétisés sont souvent mélangés avec des nanoparticules de catalyseur et des nanograins de carbone comme produits finaux. Ces impuretés perturbent les propriétés électroniques des SWNTs, ainsi que les performances des composants associés. Parfois, pour enlever les nanoparticules métalliques, le traitement via la dispersion en solution et la

centrifugation est appliqué. Mais ce type de traitement comporte des risques. L'équipe d'Iijima a inventé la méthode "super-growth CVD" qui produit des matelas de SWNT facile à séparer du catalyseur avec une pureté plus élevée que 99,98% [48].

1.2.2.2 Séparation des SWNTs

Le produit de la synthèse (toutes méthodes confondue) de nanotube de carbone est généralement un mélange de MWNTs et SWNTs. Dans les SWNTs, toutes les chiralités confondue, un tiers de nanotubes sont métalliques (m-SWNT), et deux tiers sont semi-conducteurs (s-SWNT). Les techniques de synthèse sélectives minimisent le pourcentage de MWNT. Une méthode de séparation des m-SWNTs et s-SWNTs a été démontrée en utilisant la différence de densité en associant l'ultracentrifugation en gradient de densité à des surfactants enroulés sur les nanotubes. Cette technique permet de séparer les fagots, les MWNTs à petit diamètre, les SWNTs à grand diamètre, les m-SWNTs des SWNTs avec petit diamètre comme représenté figure 1.8 [49]. Les derniers résultats (fig. 1.8b) ont permis la séparation de six chiralités proches : (6, 4), (7, 3), (6, 5), (8, 3), (7, 5) et (7, 6) [50].

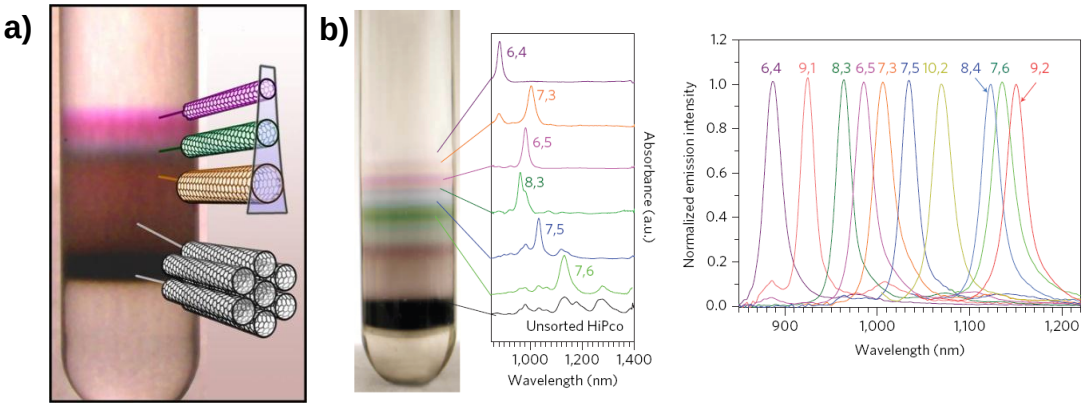


Figure 1.8 – a) La photo de l'échantillon après séparation par l'ultracentrifugation en gradient de densité. Les s-SWNTs et m-SWNT avec petit diamètre, les SWNTs avec grand diamètre et les fagots sont clairement distingués dans des couches colorées différentes [49]. b) Résultats de la méthode avec les spectres de la chiralité de s-SWNT [50].

Une autre méthode applique une séquence de réfrigération, de décongélation et de compression des SWNTs contenus dans du gel agarose. Ce procédé produit une solution incluant 70% de nanotubes métalliques et laisse le gel contenant 95% de nanotubes semi-conducteurs comme montré dans figure 1.9a [51]. Cette méthode est très facile à mettre en œuvre et simple à transférer en un processus automatique pour la production de masse (figure 1.9b) [51]. Les derniers travaux ont permis d'identifié dix chiralités différentes de s-SWNT [52].

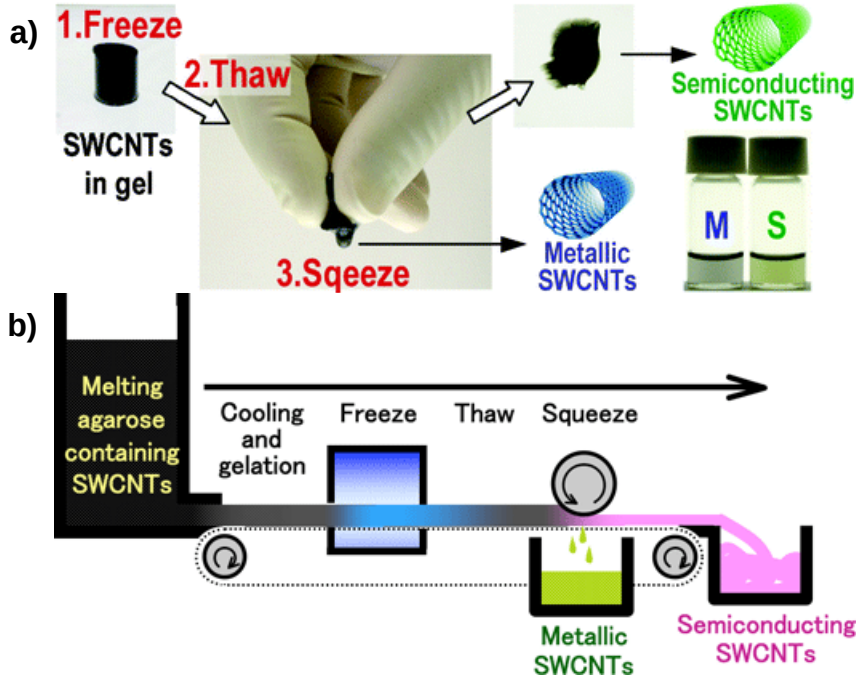


Figure 1.9 – a) Méthode de séparation à l'aide du gel agarose. b) Processus automatique de production de m-SWNT et s-SWNT en quantité massive [51].

Certaines équipes cherchent à isoler les nanotubes semi-conducteurs selon leurs chiralités grâce à l'ADN pour fonctionnaliser les CNTs. Douze chiralités de nanotube sont isolées avec une pureté de 70% pour les CNTs (8, 3) et (9, 5) ou 90% pour les CNTs (6, 5), (7, 5) et (10, 5) [53]. En modifiant des paramètres de séparation, trois résultats avec moins de trois chiralités isolées de s-SWNTs (fig. 1.10a) sont présentés : (8, 3) et (6, 5) ; (7, 6) et (8, 4) : (10, 5), (8, 7) et (9, 5) [54]. Les derniers travaux avancé ont permis d'isoler des nanotubes selon une chiralité unique (10, 5) [55] (fig. 1.10b).

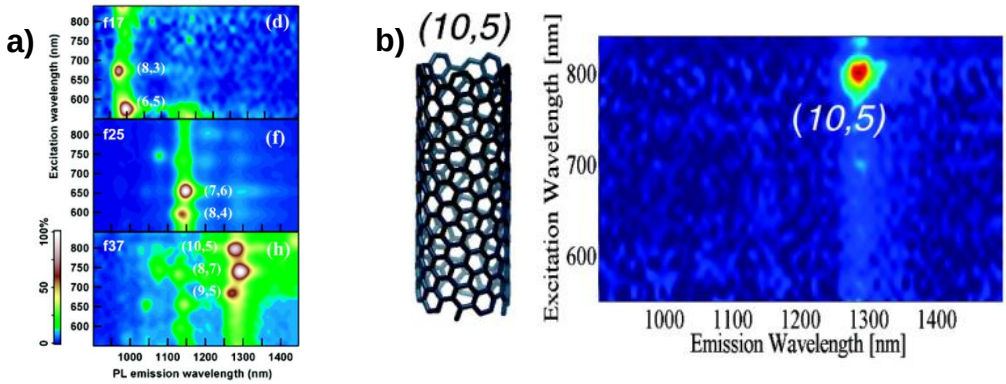


Figure 1.10 – a) Cartographies des échantillons pour trois paramètres différents [54]. b) Cartographies de nanotubes (10, 5) isolés [55].

Une méthode de synthèse sélective par CVD a permis d'obtenir seulement des s-SWNTs horizontaux en site est réalisée sur un substrat quartz avec un rendement de 96% [56]. L'optimisation de cette méthode est en cours.

1.2.2.3 État de l'art de la dispersion du diamètre de SWNT

L'électronique à base sur le nanotube de carbone semi-conducteur requière une bande interdite contrôlée pour fabriquer les composants électroniques avec une performance homogène sur le circuit intégré. Les méthodes de synthèse actuelles ne permettent pas d'obtenir des CNTs à la chiralité voulue. Les moyens de séparation n'arrivent pas à isoler les s-SWNTs avec une chiralité désirée, seulement avec une seule ou quelques chiralités particulières [50] [52] [54] [55]. Le contrôle des s-SWNTs avec une chiralité fixée et voulue est très important pour maitriser la variation des performances. En pratique, le diamètre du nanotube est utilisé comme l'indicateur de la chiralité grâce à la mesure directe par le microscope à force atomique (*AFM* pour *Atomic Force Microscope*). Par conséquent, le contrôle de la distribution du diamètre de nanotube devient une technique indispensable pour les applications électroniques.

La distribution du diamètre de CNT est souvent montrée sous la forme d'histogramme (fig. 1.11a). Le groupe de Dai a réussi à isoler des groupes de s-SWNTs fabriqués par HiPco contenant deux ou trois chiralités qui donnent des distributions assez étroites à $\pm$ 3 angströms [54]. Ensuite, ils ont montré le travail d'isolation du nanotube avec un diamètre unique de 1,03 nm ou de chiralité (10, 5) en représentant le pourcentage du rapport entre les courant ON et OFF des transistors associés (fig. 1.11b) [55]. Ce résultat indique que grâce à l'isolation du nanotube avec une chiralité pure, 80% de transistors sont fonctionnels. Très récemment, des distributions de nanotubes semi-conducteurs beaucoup plus étroites et contrôlées à l'angström près ont été obtenues par Song *et al.* grâce à la méthode CVD avec catalyseur Fe (fig. 1.11c) [41]. Toutes ces démonstrations du contrôle du diamètre ou de la chiralité donnent une perspective encourageante pour utiliser les s-SWNTs prêt à être utilisés dans la fabrication des circuits nanoélectroniques de la prochaine décade.

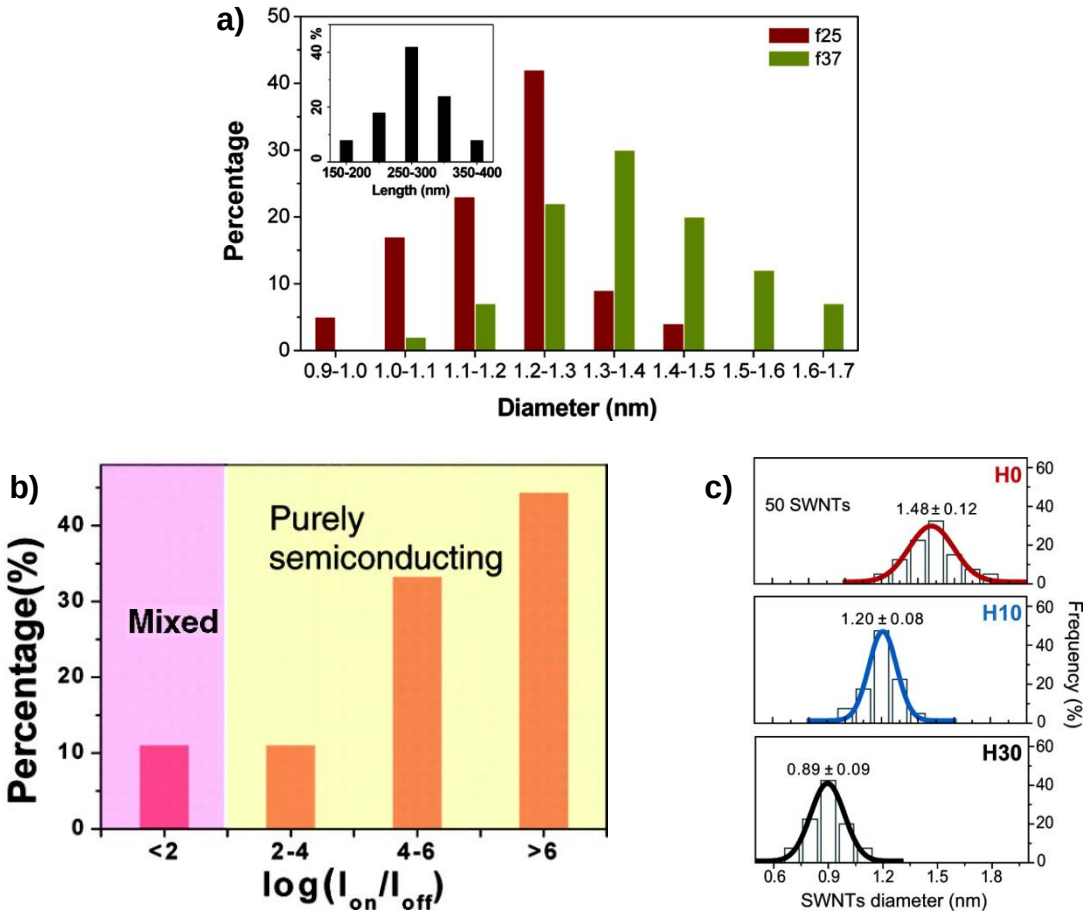


Figure 1.11 – a) Histogrammes de la distribution du diamètre de CNT après deux traitements de séparation [54]. b) Histogramme statistique du rapport des courants ON/OFF avec les nanotubes (10, 5) isolés en configuration FET [55]. c) Distributions du diamètre de CNT synthétisés [41].

1.3 Les composants électroniques à base de nanotube de carbone

Les propriétés électroniques et optoélectroniques des nanotubes de carbone sont à la base d'un vaste domaine d'applications.

Par exemple, s'agissant de la conductivité (tab. 1.1), les SWNTs (surtout les métalliques) sont en passe d'être efficacement utilisé comme interconnexions entre les niveaux métalliques dans la fabrication des circuits intégrés. En comparaison du cuivre, les nanotubes permettent une meilleure conductivité électrique et thermique ; de plus, n'étant pas un matériau massif ils sont peu sensibles à l'effet de peau qui pénalise les transmissions haute fréquence [15]. Par ailleurs, les nanotubes réagissent facilement avec beaucoup de produits chimiques [57] [58]. Des détecteurs chimiques et biochimiques basés sur la variation de conductance des CNTs en présence de ces produits sont en cours de commercialisation [57]. Pour cette application, selon la sensibilité exigée, les MWNTs sont utilisés [59].

Autre exemple, s'agissant de l'émission de champ (tab. 1.1), des sources à base de CNT ont déjà été démontrées [60] [61].

Propriétés	Type du CNT	Réalisation	Références
conductivité	m-SWNT	Interconnexions entre les niveaux métalliques dans les circuits intégrés	[15]
conductivité	SWNT	Détecteurs chimiques et biochimiques	[60]
conductivité	SWNT, MWNT	Détecteurs du gaz NH3	[58] [59] [62]
Émission du champ + conductivité	Forêt de MWNT	Émetteur ou cathode du champ (source de l'émission du champ) et interconnexions	[60]
Émission du champ	CNT associé à HfC	Émetteur ou cathode du champ (source de l'émission du champ)	[61]

Table 1.1 – Composants électroniques réalisés avec des CNTs dans divers domaine des applications.

En se basant sur les propriétés optoélectroniques ou photoniques non linéaires (tab. 1.2), des filtres, des interrupteurs et des guides optiques ont déjà été réalisés avec des nanotubes monoparois pour les communications optiques [63] [64]. De même, un transistor électroluminescent dans la gamme infrarouge (*Light Emitter FET*) a été mis au point à partir d'un nanotube individuel [65]. Par ailleurs, l'équipe d'A. C. Ferrari a réalisé des lasers pulsés avec des CNTs [66] [67].

S'agissant des propriétés optique non-linéaire, grâce à la quasi-transparence du film mince de SWNTs, à sa bonne conductivité et à sa flexibilité, des écrans (panneaux) tactiles ont été réalisés avec des CNTs super-alignés [68] en remplacement de l'ITO (*Indium Tin Oxide*) ce qui permet de réduire le coût de fabrication actuel. Un prototype d'écran LCD avec des nanotubes alignés utilisés comme des électrodes transparentes a été développé [16].

Propriétés	Type du CNT	Réalisation	Références
Absorption non-linéaire	Réseau de SWNTs	Filtres, interrupteurs et guides optiques	[63] [64]
Électroluminescence	s-SWNT	Transistor électroluminescent dans la gamme infrarouge (*Light Emitter FET*)	[65]
Photoluminescence	Réseau de SWNTs	lasers pulsés ultra rapides avec mode-locked	[66] [67]
quasi-transparence, conductivité et flexibilité	Film de SWNTs alignés	Écrans (panneaux) tactiles	[68] [69]
quasi-transparence et conductivité	Film de SWNTs alignés	Écrans LCD (*Liquid Crystal Display*)	[16]

Table 1.2 – Composants optoélectroniques, photoniques et transparents électroniques à base de CNTs dans divers domaines d'applications.

Dans ce travail de thèse, les transistors à l'effet de champ à base de nanotube de carbone ont été étudiés, particulièrement, leur modélisation compacte. Les paragraphes suivants présentent une revue rapide des différents transistors à l'effet de champ à base de CNT. Pour chacun d'eux, le procédé de fabrication et le principe de fonctionnement sont décrits pour mieux comprendre leur intérêt perspectif.

1.3.1 Transistor à effet de champ conventionnel (CNTFET)

Le principe de fonctionnement du transistor à effet de champ conventionnel à base de nanotube de carbone (*Carbon Nanotube Field Effect Transistor* pour *CNTFET*) est très similaire à un MOSFET (*Metal-Oxide-Semiconductor Field Effect Transistor*) en considérant le remplacement du matériau de canal pour profiter du transport balistique dans le CNT. La représentation schématique du transport d'électron montrant le vecteur d'onde dans un CNTFET de type N est présenté figure 1.12 selon l'évolution du schéma des bandes d'énergie en fonction de la polarisation. Dans cette représentation schématique, le drain et la source sont supposés être des contacts ohmiques avec le canal du nanotube. La polarisation de la grille module le potentiel électrique du canal pour autoriser ou bloquer le transport d'électrons. Du fait de la similitude de comportement avec le MOSFET, ce transistor est souvent appelé CNTFET à modulation de hauteur de barrière ou *MOS-like CNTFET*. Cependant, le transport dans le CNTFET diffère par rapport à celui dans le MOSFET puisque dans des conditions de longueur du canal inférieure ou proche du libre parcours moyen des électrons, le transport électronique dans le CNTFET se caractérise par un fort taux de balisticité supérieur à 80% [70] [71]. En effet, dans les CNTFETs de type N, les électrons injectés côté drain et côté source contribuent au courant balistique selon la direction du vecteur d'onde longitudinal, $-k$ ou $+k$, respectivement. C'est-à-dire que les deux contributions sont de même nature mais de sens opposé. Dans les CNTFETs de type P, le même principe de fonctionnement est valable avec un transport de trous dans la bande de valence.

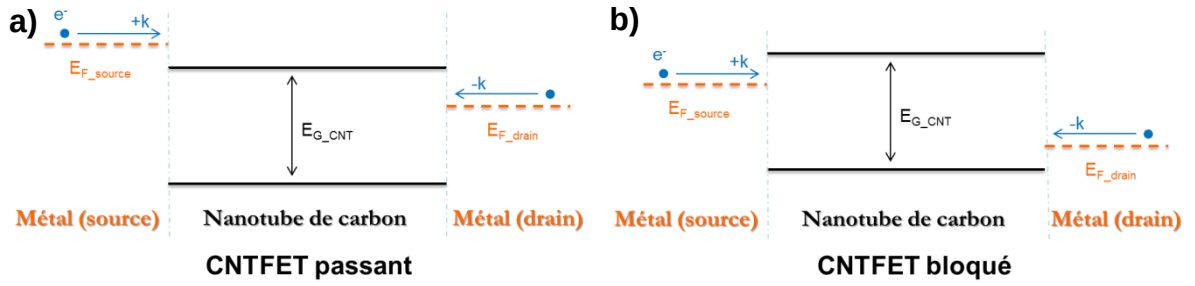


Figure 1.12 – Diagrammes d'énergie d'un CNTFET *MOS-like* type N sous deux conditions de polarisation montrant l'état passant (a) et l'état bloqué (b). La polarisation V_{DS} est positive dans les deux cas. Dans a), V_{GS} est fortement positif. Dans b), il est faiblement positif.

Un exemple de procédé de fabrication qui se veut proche du procédé planar utilisé pour les MOSFETs est présenté figure 1.13a [72]. Le canal en CNT est réalisé par dépôt à la place de l'épitaxie dans le procédé CMOS (*Complentary MOS*) (1.13a.1). Ensuite, les électrodes drain et source sont déposées (1.13a.2). Selon la nature du métal et le diamètre du nanotube, le contact est de type N ou P. Par exemple, les électrodes sont en Al dans une réalisation de n-FET [73]. Un autre exemple, les électrodes sont en Au dans un p-FET [74]. Le canal est alors défini par auto-alignement après le lift-off (1.13a.3). Le diélectrique de la grille est déposé localement par CVD (1.13a.5). Puis le métal de grille est déposé (1.13a.6).

L'électrode de grille est réalisée par auto-alignement après le lift-off (1.13a.7). Ce procédé de fabrication conduit à la configuration "grille avant" (*top gate*). Dans la configuration "grille arrière " (*back gate*), la grille est souvent réalisée (en Si fortement dopé ou en Al) avant l'oxyde qui est réalisé par croissance *in situ*. Grâce à la facilité apparente de ce procédé de fabrication, le CNTFET pourrait être compatible avec la technologie CMOS actuelle.

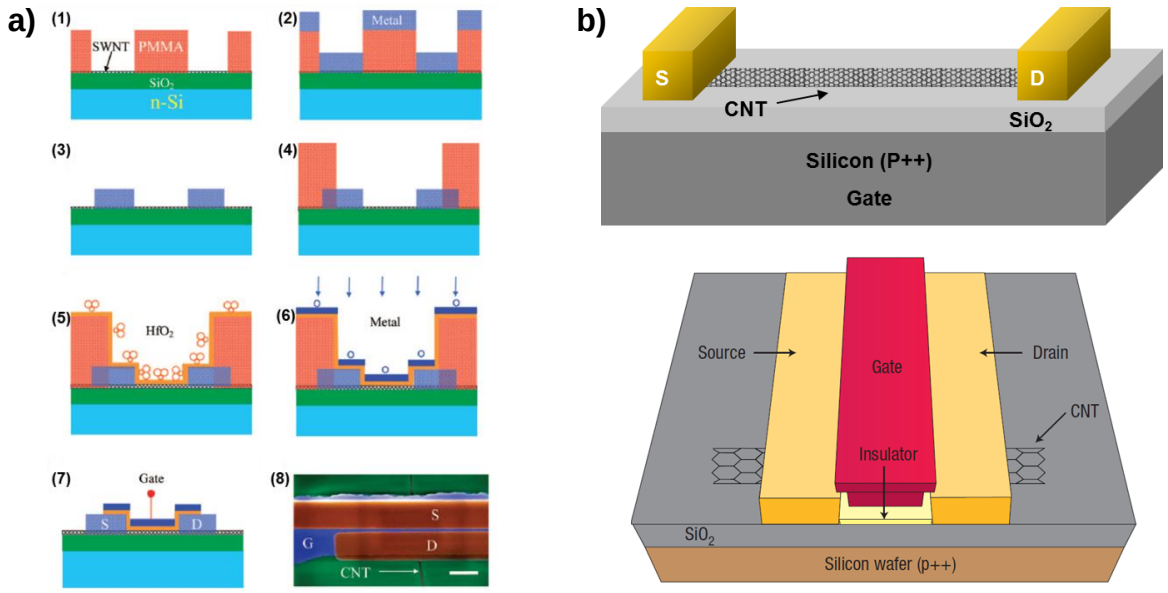


Figure 1.13 – a) Procédé de fabrication auto-aligné d'un CNTFET "*top gate*" avec oxyde de grille en HfO_2 [72]. b) Schéma de configurations de CNTFET avec grille arrière en haut (*back gate*) [75] et avec grille avant en bas (*top gate*).

En pratique, pour simplifier le procédé de fabrication est donc minimiser le coût de fabrication du CNTFET, le canal est souvent sans aucun dopant. De plus, on recherche à avoir aucun dopant pour ne pas augmenter le scattering. L'oxygène n'est pas vraiment un dopant de nanotube, mais peut modifier la nature du contact métal/semi-conducteur et favoriser le transport de trou [76]. En associant des métaux avec un travail de sortie supérieur à celui du nanotube, on peut obtenir des CNTFETs (sans passivation) de type P [23] [74] [77]. Si on élimine l'oxygène dans le canal de nanotube par recuit sous vide, avec passivation et en choisissant des métaux avec un travail de sortie inférieur à celui du nanotube, les transistors de type N peuvent être fabriqués [76] [78].

L'inverse de la pente sous seuil des caractéristiques I_D-V_G d'un transistor FET décrit la qualité de control entre le régime passant et bloqué. Plus cette valeur est faible, plus la courbe d'I_D-V_G est abrupte, plus les niveaux ON/OFF d'un FET sont bien définis et meilleure est la performance du transistor. Le meilleur CNTFET de type P a été mesuré avec une valeur de l'inverse de la pente sous le seuil de 85 mV/décade en dopant le nanotube sur les régions d'accès avec du triethyloxonium hexachloroantimonate $(C_2H_5)_3O^+SbCl_6^-$ avec des électrodes en Pd [79]. L'inverse de la pente est de 100 mV/décade pour le meilleur CNTFET de type N sans dopage et avec des électrodes en Sc [72]. Le temps de transit ou la fréquence de transition d'un transistor est une autre figure de mérite. Un oscillateur en anneau a été publié avec une fréquence de résonance de 52 MHz soit un temps de transit de 1,9 ns par étage [80]. Un autre exemple, un CNTFET a atteint à une fréquence de coupure (*cut-off frequency*) de 80 GHz avec le canal en réseau des s-SWNTs non-alignés [81].

La figure 1.13 montre des réalisations de CNTFET avec un nanotube semi-conducteur individuel. A l'heure actuelle, ce type de réalisation en reste à l'état de démonstrateur de laboratoire. Puisque quel que soit la méthode de réalisation des s-SWNTs déposés sur le substrat par spin-coating ou par croissance localisée, il n'a pas encore été mis au point de méthode permettant la réalisation d'un grand nombre de transistors avec CNT individuel selon une grande densité d'intégration. Bien souvent, le canal contient plusieurs nanotubes ou bien un réseau de nanotube plus ou moins aligné.

Néanmoins, ce composant a été beaucoup étudié et plusieurs modèles compacts ont été développés pour répondre à la demande de conception de circuits intégrés [82] [83] [84] [85] [86] [87]. De plus, des circuits simples avec les CNTFET conventionnels, ont été réalisés. Une porte logique, "inverseur" a été réalisée [73] [74] (fig. 1.14a). Un oscillateur en anneau à 5 étages a été développé basé sur des inverseurs en CNTFETs (fig. 1.14b) [80].

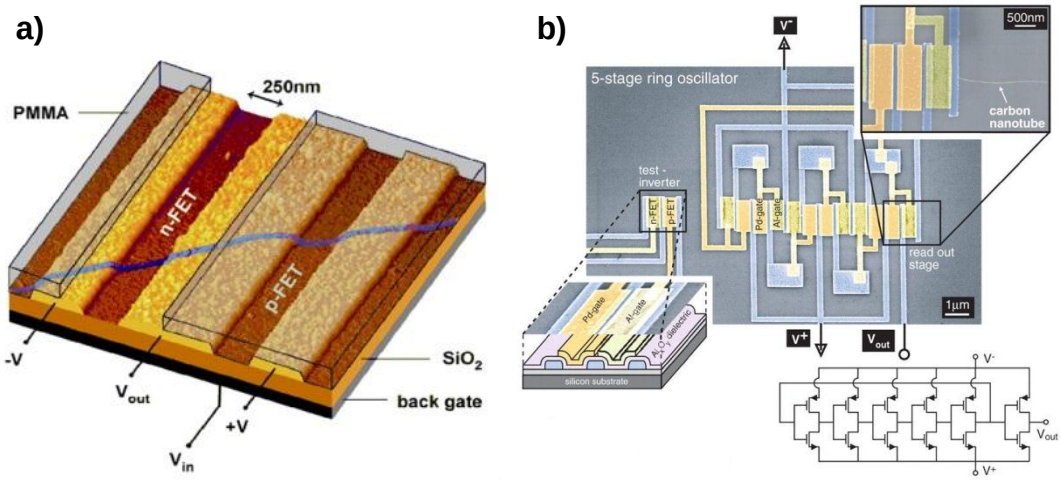


Figure 1.14 – a) Schéma de l'inverseur avec un p-CNTFET et un n-CNTFET [74]. b) Photo du circuit oscillateur en anneau à 5 étages [80].

1.3.2 Transistor à effet de champ double grilles (DG-CNTFET)

Les CNTFETs double grille (DG-CNTFET pour *Dual-Gate CNTFET* ou *Double-Gate CNTFET*) sont particulièrement intéressants pour les concepteurs d'architecture innovante notamment pour les circuits numériques. Goguet *et al.* ont expliqué en détail l'évolution de la quantité de charge dans le canal de nanotube de carbone selon la modulation des deux grilles [88] [89]. Le principe du fonctionnement du DG-CNTFET est d'utiliser la grille arrière (BG- pour *back gate* ou la grande grille entre source et drain) comme une pré-polarisation du transistor (fig. 1.15). Cette pré-polarisation définit la nature du transport par électrons ou par trous. Ensuite, la grille avant permet de bloquer ou laisser passer les porteurs désignés. Grâce à ce degré de liberté supplémentaire, ce composant peut être utilisé en configuration type N ou type P et, le changement de type est reconfigurable et très simple à contrôler.

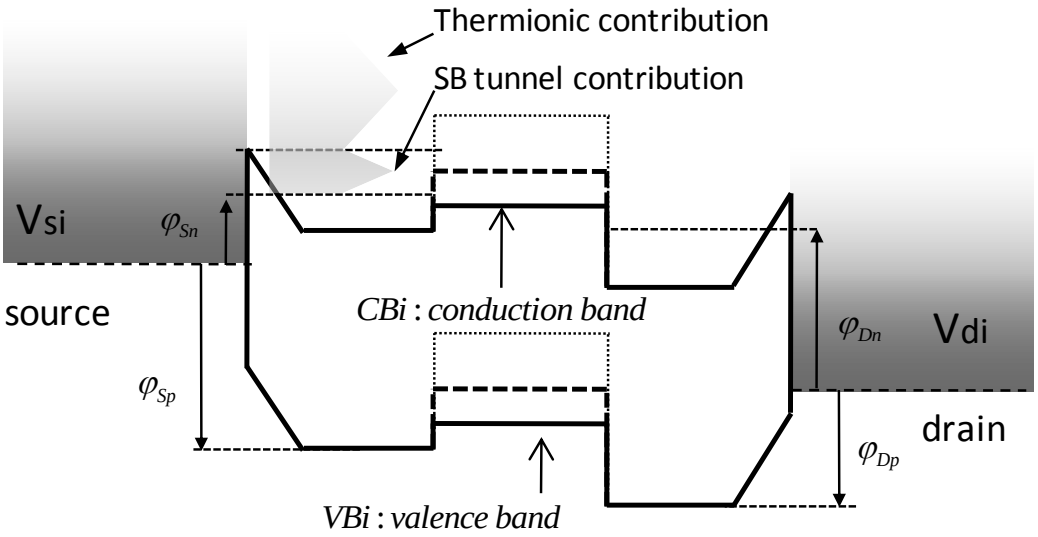


Figure 1.15 – Schémas de bandes d'énergie d'un DG-CNTFET (avec des contacts Schottky) montrant l'accès source, la partie interne et l'accès drain avec V_{DS} positif. Le transistor est pré-polarisé grâce à la grille arrière pour le transport des électrons, et le transport est modulé grâce à la grille avant. Dans le cas des traits continus, la grille centrale module la partie interne et laisse passer les électrons. Dans le cas des traits discontinus, la partie interne laisse passer une partie seulement des électrons. Dans le cas des pointillés, la partie interne bloque le passage des électrons [90].

La conception de transistor à effet de champ double grilles est envisageable avec un canal à nanotube ou avec un canal en silicium. Un exemple de FET "*gate all around*" (ou GAA) double grille est représenté fig. 1.16 [75]. Cependant, il est technologiquement difficile de fabriquer des transistors en silicium fonctionnant en régime balistique, puisque le libre parcours moyen est inférieur à 20 nm à température ambiante. Dans ce cas, la lithographie limite le dépôt et la gravure de la deuxième grille. Par contre, grâce au libre parcours moyen élevé dans le nanotube, il est parfaitement possible de concevoir des circuits logiques avec des CNTFETs double grille. Un prototype a été développé avec un canal de 100 nm et une grille avant de 40 nm [91].

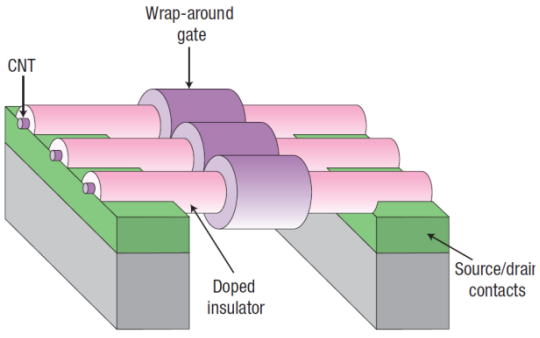


Figure 1.16 – Schéma d'un DG-CNTFET avec le canal comprenant trois nanotubes alignés [75].

En intégrant sept DG-CNTFETs, une conception innovante de "porte logique universelle" incluant huit fonctions booléennes (NOR, NAND, XOR, etc.) est proposée par l'équipe de O'Connor [92] [93]. Avec ce bloc logique reconfigurable, un grand nombre de systèmes logiques peut être conçu avec un nombre réduit de transistors induisant la réduction de la surface d'intégration. Le prototype de ce transistor a été démontré par deux équipes [91]

[94]. Par ailleurs, Goguet et al. et Frégonèse et al. ont proposé des modèles analytiques compacts pour la conception de circuit intégré [88] [89] [90].

1.3.3 Transistor à effet de champ à barrière Schottky (SB-CNTFET)

Dans les CNTFETs idéaux, les contacts entre l'électrode en métal et le canal du nanotube de carbone sont de type ohmique. En pratique, les nanotubes sont de type intrinsèque et les régions d'accès ne sont pas dopées pour simplifier la fabrication de transistor. Par conséquent, le contact électrode/CNT est généralement de type Schottky plus ou moins prononcé [95] [96]. La modélisation du contact Schottky dans le CNTFET est l'objet du Chapitre 3. Le CNTFET à barrière Schottky (SB-CNTFET pour *Schottky-Barrier CNTFET*) est un transistor particulier, il montre une forte ambipolarité symétrique par rapport au CNTFET conventionnel unipolaire ou faible ambipolaire [75] [91] [97] [98]. Parce que le SB-CNTFET inclus à la fois un comportement de type P et de type N. La figure 1.17 [97] montre pour les polarisations V_{GS} négatives, le courant de trous et pour les polarisations V_{GS} positives, le courant d'électrons. Ces deux courants s'annulent pour V_{GS} tendant vers zéro lorsque V_{DS} est nul. Le principe de fonctionnement du SB-CNTFET est donc de polariser fortement la grille de manière positive ou négative pour favoriser le transport d'électrons ou de trous, respectivement (fig. 1.18). L'ensemble de cette caractéristique se décale sur l'axe V_{GS} selon la valeur de V_{DS} (fig. 1.19) [97] [99].

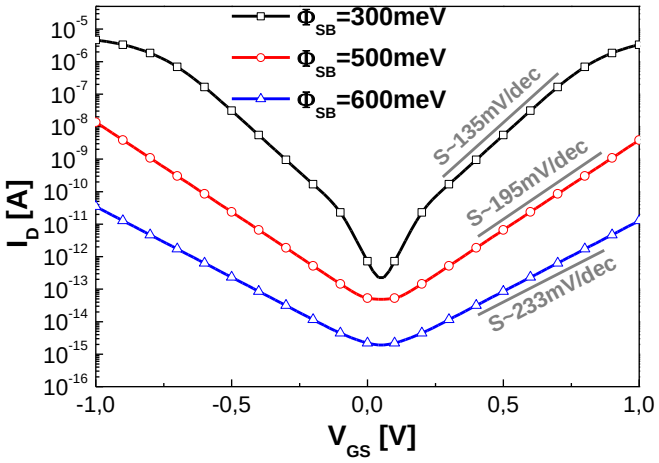


Figure 1.17 – Caractéristiques symétriques I_D-V_{GS} simulées de modèle compact (courbe continue) et de Monte-Carlo (symboles) d'un SB-CNTFET avec un nanotube (11, 0) pour trois barrières Schottky : 300, 500 et 600 meV, V_{DS} = 100 mV [97].

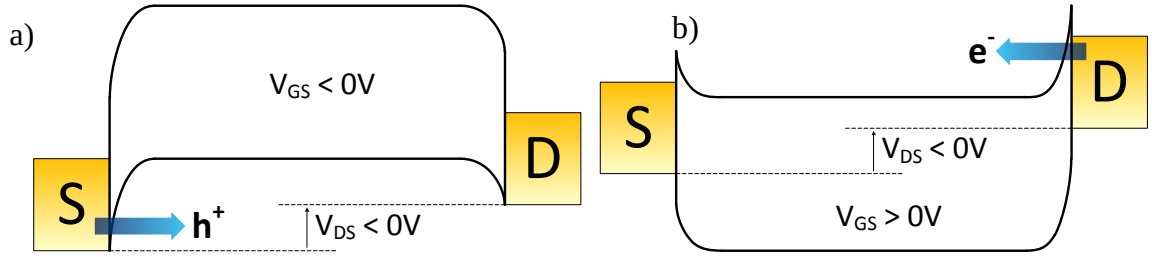


Figure 1.18 – Diagrammes de bande d'énergie qui expliquent pour le même V_{DS}, a) le comportement de type P donnant lieu à un courant de trous (V_{GS} négatif), b) le comportement de type N donnant lieu au courant d'électrons (V_{GS} positif).

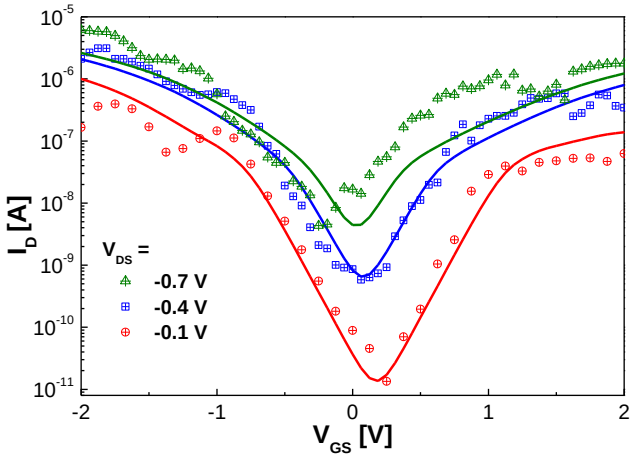


Figure 1.19 – Caractéristiques I_D-V_{GS} mesurées pour un SB-CNTFET avec un SWNT (14, 0) avec SiO_2 de 10 nm et les contacts métalliques en Ti pour trois V_{DS}, -0.1, -0.4 et -0.7 V [91] [97]. La symétrie des caractéristiques se décale selon la variation de V_{DS}.

Des réalisations de SB-CNTFET ont été démontrées. À partir de ce transistor, des conceptions de cellule de mémoire SRAM (*Static Random Access Memory*) en prenant quatre ou six SB-CNTFETs (4T ou 6T SRAM) ont été proposées [97] [100]. Plusieurs modèles compacts ont été proposés soit par l'approximation WKB soit l'approche de la barrière Schottky effective [97] [101] [102]. D'autres études sur ces circuits [103] ont montré que le 4T et 6T SRAM permettent une puissance consommée réduite de 30% et une surface d'intégration réduite de 37% par rapport à l'équivalent SRAM en CMOS nœud technologique 65 nm. Par ailleurs, Kureshi et al. ont montré une SNM (*Static Noise Margin*) de lecture augmentée de 21% par rapport la CMOS 32 nm [100].

1.3.4 Transistor à effet de champ commandé optiquement (OG-CNTFET)

Un transistor de nanotube à commande optique (OG-CNTFET pour *Optically-Gated CNTFET*) est basé sur le CNTFET conventionnel de type P avec un oxyde de grille en SiO_2 et une grille arrière (voir fig.1.12b). Il est couvert par un film mince de polymère photosensible P3OT [104]. Sous illumination, le polymère photosensible induit un état

modifié de la conductance du canal en nanotube de carbone (figure 1.20). Sur ce type de transistors, des caractérisations électriques et optoélectroniques ont été réalisées au cours de ces travaux de thèse et sont présentés dans le chapitre deux. Un modèle physique, analytique et compact de l'OG-CNTFET est développé dans le chapitre quatre.

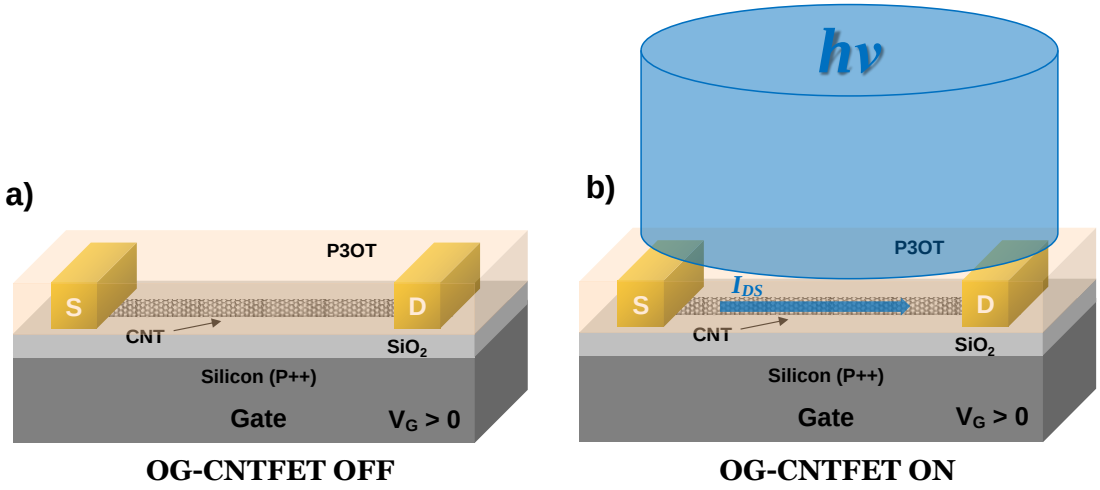


Figure 1.20 – Schéma d'un OG-CNTFET montrant une polarisation positive de la grille.
a) dans l'obscurité, le transistor est en régime bloqué.
b) sous illumination, le transistor devient passant.

1.4 Conclusion du chapitre

Dans ce chapitre, nous proposons une étude bibliographique de la structure moléculaire des nanotubes de carbone, plus spécifiquement des nanotubes monoparois (SWNTs). À partir de la chiralité du maillage structural du SWNT, nous avons décrit les propriétés métalliques et semi-conductrices. Parmi les propriétés semi-conductrices, la conductivité quantique, la quantification des bandes d'énergie, la densité d'état du matériau unidimensionnel ont été explicitées. Les minimums de la bande interdite de chaque sous-bande ont été étudiés. Les propriétés optoélectroniques : l'électroluminescence, la photoconductivité et la photoluminescence ont été exposées.

Ensuite, nous nous sommes intéressé aux quatre méthodes courantes de synthèse des nanotubes de carbone, particulièrement les SWNTs. Les méthodes CVD et HiPco® permettent de synthétiser des SWNTs à l'échelle d'une production industrielle. Les procédés courants de séparation des nanotubes métalliques et semi-conducteurs ont été présentés pour répondre à la demande des applications électroniques : des s-SWNTs homogènes.

Après les études du matériau, les transistors ont été brièvement présentés : les CNTFETs conventionnels, les DG-CNTFETs et les SB-CNTFETs. Leur principe de fonctionnement, leur fabrication et les applications majeures associées sont été présentés.

Les caractérisations électriques et optoélectroniques des CNTFETs conventionnels et des OG-CNTFETs sont un des sujets de cette thèse. Elles sont étudiées dans le chapitre deux.

Chapitre 2.

Caractérisations électriques et optoélectroniques des échantillons de CNTFET et OG-CNTFET

Un des objectifs de cette thèse est la caractérisation électrique et optoélectronique des transistors basés sur les nanotubes de carbone. La caractérisation électrique pour les CNTFETs et la caractérisation optoélectronique pour les OG-CNTFETs permettent de visualiser directement la performance des composants. Ensuite, l'extraction des paramètres du modèle permet de conclure sur les effets parasites pour renseigner les technologues sur les améliorations à apporter. Simultanément, l'ensemble des résultats modèle et paramètres sont transmis aux concepteurs de circuits.

Dans le cadre de cette thèse, nous proposons un modèle compact de l'OG-CNTFET utilisable par les partenaires du projet de recherche ANR PANINI (www.anr-panini.u-psud.fr). Tous les transistors faisant l'objet de caractérisation dans ce chapitre sont fabriqués dans le cadre de ce projet. Dans ce chapitre, nous caractérisons électriquement des échantillons de CNTFETs et d'OG-CNTFETs pour améliorer notre modèle compact du CNTFET conventionnel et pour aider à modéliser l'OG-CNTFET. Ensuite, nous caractérisons optoélectroniquement ces transistors. En effet, la mesure de la réponse des CNTFETs sous illumination laser permet d'étudier les propriétés optoélectroniques du transistor. Cette caractérisation est un préalable à la mesure de la réponse des OG-CNTFETs sous illumination et dans l'obscurité en vue d'améliorer sa modélisation.

2.1 Description des véhicules de test des CNTFETs et des OG-CNTFETs

Au sein du laboratoire IMS, nous disposons d'un banc de caractérisation électrique de transistors avec une précision en courant allant jusqu'à 10 fA. De plus, deux bancs différents forment une plateforme de caractérisation optoélectronique pulsée avec une durée minimale d'injection laser de cent cinquante femto seconde. Tous les échantillons décrits dans ce paragraphe ont été fabriqués par l'équipe de V. Derycke (SPEC pour Service de Physique de l'Etat Condensé) du CEA-LEM (Laboratoire de l'Electroniques Moléculaires) à Saclay.

Suivant l'amélioration des procédés de fabrication et des efforts de conception des transistors pour augmenter le rendement de composants fonctionnels, trois générations de véhicules de test d'OG-CNTFET (1G, 2G et 3G) et une génération de véhicules de test CNTFET (identique à 3G) nous ont été délivrées.

Tous les véhicules de test incluent que transistors de type P en grille arrière sur des substrats de silicium fortement dopés P. Cette grille arrière commune connecte tous les transistors sur l'ensemble de la plaquette (voir fig. 1. 13a). La configuration détaillée est présentée figure 2.1. La couche d'oxyde de silicium est obtenue par croissance thermique sur le substrat, constitue de l'isolant de la grille. Les trois générations de véhicule de test présentent une épaisseur d'oxyde de grille sous le CNTFET différentes :

- Pour 1G, 100 nm,
- Pour 2G, 20 nm,
- Pour 3G, 10 nm.

Par ailleurs, sous les plots de contact, l'épaisseur de SiO_2 est de 100 nm pour minimiser les capacités parasites entre les plots et la grille. Les substrats des deux dernières générations avec l'épaisseur de SiO_2 locale de 20 nm et de 10 nm sont préparés à l'IEMN (Institut d'Electronique, de Microélectronique et de Nanotechnologie).

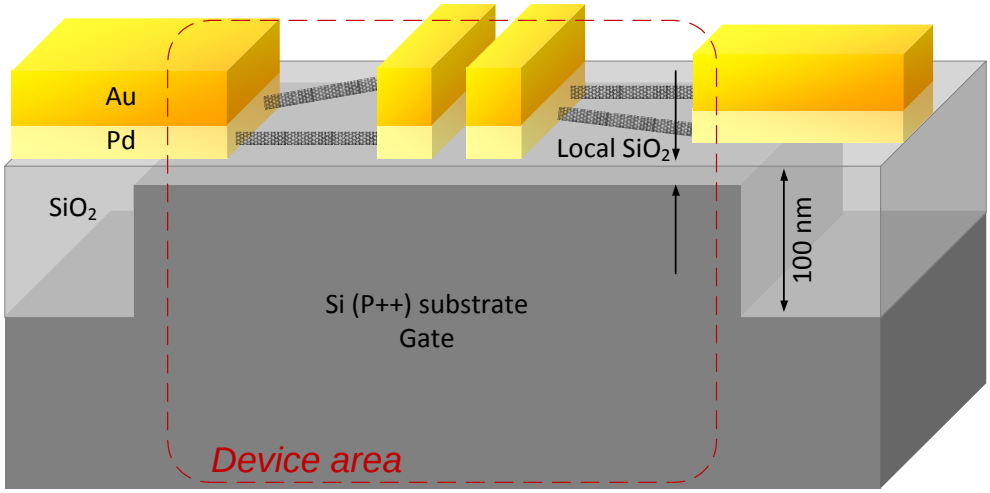


Figure 2.1 – Schéma de la configuration des échantillons de transistors montrant l'oxyde de grille local en SiO_2.

En parallèle avec l'évolution de l'épaisseur de l'oxyde de grille, des améliorations du dépôt et du recuit de métal, ont été développés. L'amélioration de la conception des échantillons permet d'avoir non seulement des transistors avec un rapport ON/OFF important, mais aussi un plus grand nombre de transistors sur le véhicule de test et un meilleur rendement de composants fonctionnels. Les véhicules de test de l'OG-CNTFET ont tous le même plan de câblage pour les plots de contact (figure 2.2 gauche), mais le plan de câblage électrique des transistors a évolué d'une génération à l'autre (figure 2.2 droite et figure 2.3). La figure 2.2 droite montre la limite (en bleu) séparant des zones avec SiO_2 local et avec SiO_2 de 100 nm.

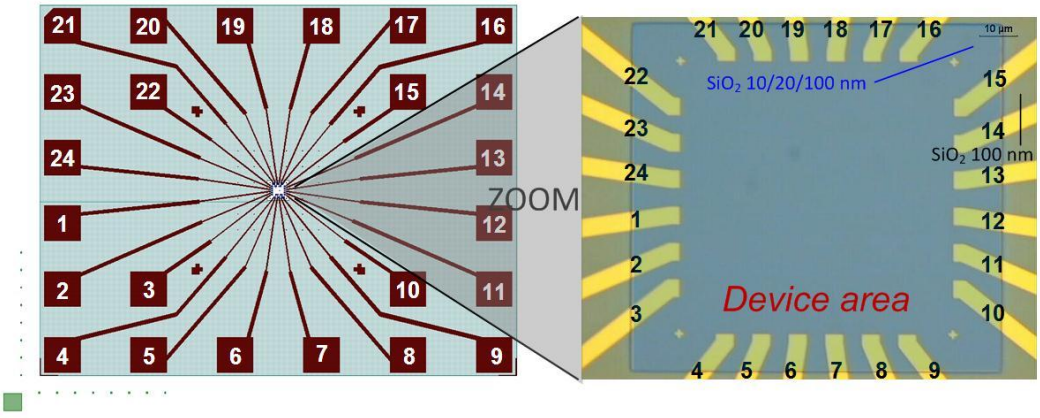


Figure 2.2 – Vue au microscope optique du véhicule de test (fournies par le CEA-LEM).
À gauche vue globale des plots de contact ;
À droite, vue rapprochée de la zone où sont réalisés les transistors.

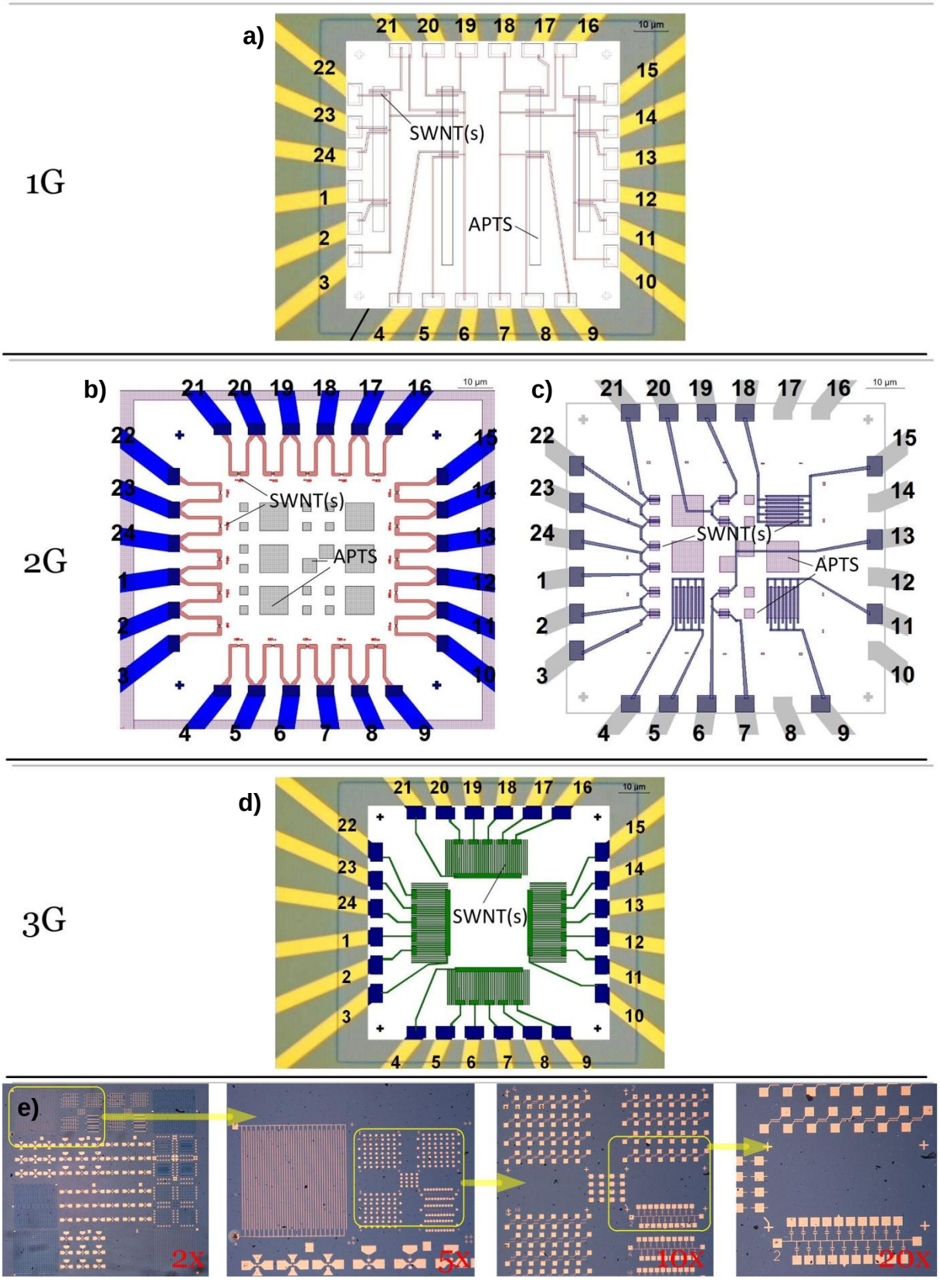


Figure 2.3 – Layouts montrant les câblages des transistors selon les générations 1G, 2G et 3G incluant les OG-CNTFETs (a, b, c et d) et les CNTFETs (e). Notons que la génération 2G présente deux types de véhicule de test. Les images a, b, c et d sont fournies par le CEA-LEM.

L'épaisseur de l'oxyde de grille sous le CNTFET est le premier paramètre technologique différenciant les trois générations, la longueur du canal de transistor est le second paramètre technologique développé. Elle a été prise en compte dans cette étude. Cependant, il existe souvent plusieurs longueurs du canal dans un véhicule de test. Dans le véhicule de la première génération (1G) présenté fig. 2.3a, trois lignes de longueurs sont disponibles, 100 nm, 200 nm et 500 nm pour la ligne en haut, la ligne au milieu et la ligne en bas, respectivement. Chaque ligne contient quatre transistors. Quatre colonnes de transistors sont définies par les quatre rubans sous la forme de monocouche d'aminopropyltriethoxy-silane (APTS). APTS permet de localiser le dépôt des nanotubes par la technique spin-coating [105]. Cela augmente la probabilité de transistors fonctionnels.

Les échantillons de la seconde génération (2G) incluent deux véhicules de test : le type A présenté fig. 2.3b et le type B présenté fig. 2.3c. Le type A contient vingt transistors avec cinq longueurs de canal différentes, 200 nm, 300 nm, 400 nm, 500 nm et 600 nm. Le type B contient trois groupes principaux de transistors avec des longueurs de canal différentes, 100 nm, 200 nm et 300 nm. Les deux lignes de transistors avec monocanal ont la même L_G. En comptant le nombre de transistors disponibles, il existe quatre pour L_G égale à 100 nm, deux pour L_G égale à 200 nm et quatre pour L_G égale à 300 nm. Les trois transistors avec multicanal ont une de L_G de 300 nm.

Le véhicule de test de l'OG-CNTFET de la troisième génération (3G) présenté fig. 2.3d inclus vingt transistors repartis par cinq de chaque côté. Ces transistors ont des canaux sous la forme de réseau de SWNTs. Ces réseaux ont une largeur équivalente de longueur de grille de l'ordre de quelques micromètres (fig. 2.3d est schématique). Ils sont gravés thermiquement par plasma O_2 et forment des nanorubans séparés et parallèle avec une largeur d'environ 50 nm. Cette technique permet d'avoir un meilleur rapport des courants ON/OFF et un meilleur rendement de transistors fonctionnels en ajustant la largeur du réseau de SWNTs et celle des nanorubans [106].

Les autres véhicules (environ douze) du CNTFET sur une même plaquette incluent neuf zones de motif. Dans chaque zone, il existe différentes réalisations de transistors. Ainsi, il existe plus de cent réalisations de transistors sur un véhicule de test et, plus de mille deux cents réalisations sur cette plaquette. Les SWNTs sont déposés par spin-coating et, les longueurs de canal varient de 100 nm jusqu'à quelques micromètres. Sur cette plaquette, il ne dispose pas de connexions optiques (plan optique). Les plots à mesurer sous pointe sont fabriqués avec les transistors de manière *in situ*. Leur taille minimale est de 15 µm x 15 µm. La structure du véhicule de test est présentée figure 2.3 e.

Les nanotubes utilisés pour ces véhicules de test ont des provenances différentes. Dans 1G et 2G, les SWNTs ont été synthétisés par l'ablation laser à l'université de Delft. Leurs diamètres sont autour de 1,4 nm. La distribution du diamètre est inconnue. Dans 3G, les SWNTs ont été synthétisés par HiPco puis séparés pour avoir une pureté de s-SWNTs proche de 99% par l'équipe de M.C. Hersam à l'université Northwestern [81]. Leur diamètre est aussi autour de 1,4 nm.

La façon de nommer les transistors suit la nomenclature suivante : le nom de la plaquette en premier, puis le numéro du plot de source, numéro du plot de drain à la fin. Par exemple, un wafer nommé GA0930, le plot 4 pour la source et le plot 8 pour le drain, alors ce transistor est appelé GA0930_48.

2.2 Caractérisation électrique des CNTFETs et OG-CNTFETs

2.2.1 Description du banc de caractérisation électrique

L'un des bancs de test utilisé au laboratoire IMS permet de réaliser des mesures directes sous pointes sur plaquette. Ce banc peut supporter jusqu'à douze porte-pointes avec les sorties de connexion en adaptateur BNC. Il intègre : i) un microscope optique équipé des objectifs de 2X, 5X, 10X, 20X et 50X ; ii) une plaque métallique polarisable électriquement et pilotée par une manette qui contrôle le mouvement de la plaque en X, Y et Z avec plusieurs options de vitesse et aussi en rotation. Une autre spécificité est la programmation du mouvement. La programmation permet de mémoriser la position initiale de mesure, les distances de déplacement en X et en Y, le pas de déplacement, sans et avec contact en Z. Avec cette fonction, des mesures automatiques peuvent être réalisées sur les wafers intégrant des composants régulièrement positionnés. Ce type de fonction est spécialement fait pour la caractérisation de transistor en grand nombre pour obtenir des données statistiques sur les technologies. Tout le banc est supporté par des pieds en caoutchouc sur une table en marbre pour éviter les vibrations et chocs mécaniques. La photo du banc est présentée figure 2.4.

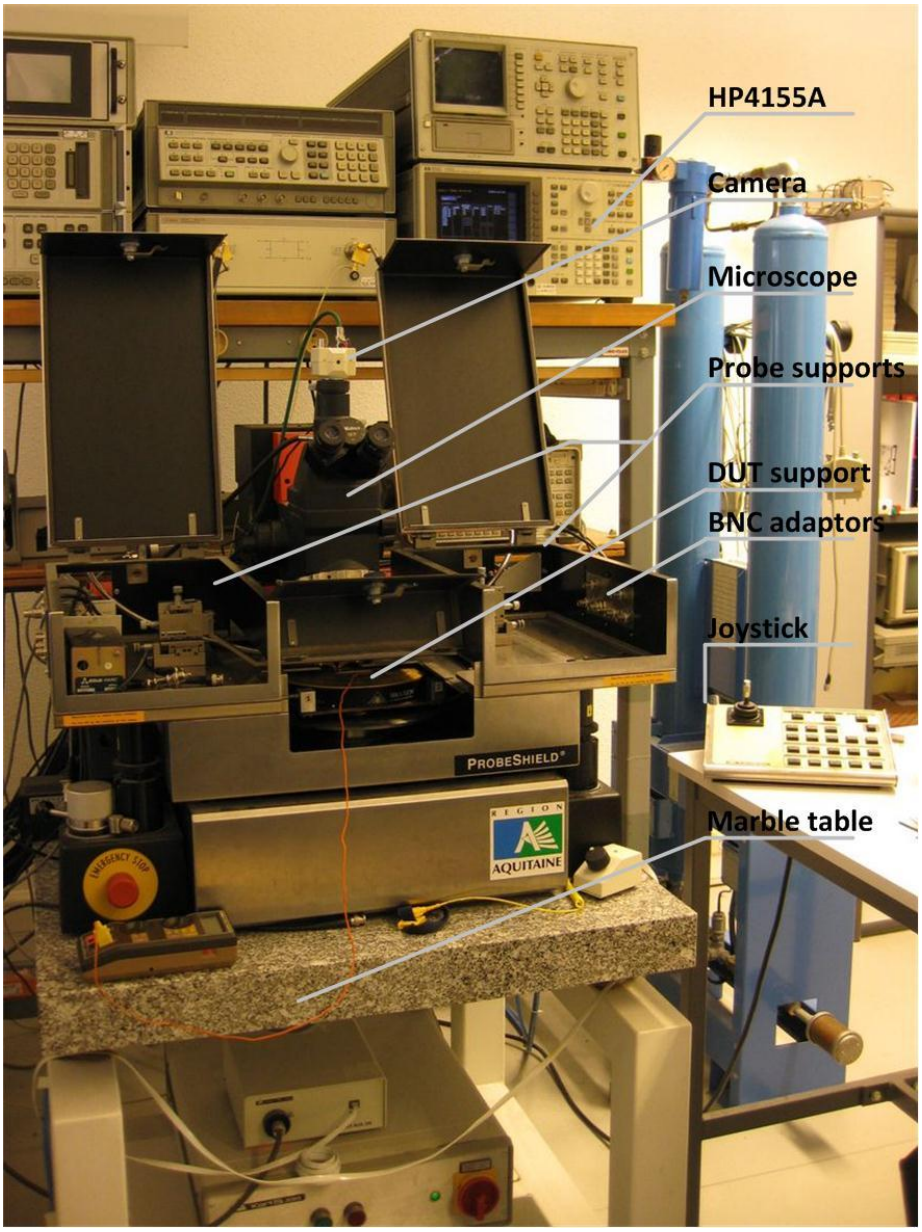


Figure 2.4 – Photo du banc de mesure électrique sous pointes.

Ce banc intègre l'utilisation de pointes AC (GSG pour *Ground Signal Ground*), mais dans le cadre de cette thèse, seules les pointes DC ont été utilisées avec l'analyseur de paramètre de semi-conducteur HP Agilent 4155A (HP4155) (voir fig. 2.4).

Le HP4155 est un analyseur du paramètre de semi-conducteur programmable en manuel et logiciel. Dans le setup, il communique avec le logiciel Agilent "IC-CAP 2006" par la connexion GPIB (*General Purpose Interface Bus* ou HP-IB) et la carte d'acquisition grâce à une station de travail. Quatre voies d'entrée-sortie par les connecteurs BNC triaxiaux (pour minimiser la capacité électrique des câbles) sont disponibles. Il délivre la tension et le courant électriques en régime continu (DC), transitoire (impulsionnel, rampe) et régime alternatif (AC). En régime transitoire, la période, les vitesses de montée et descente, le rapport cyclique et le retard sont tous réglables. En même temps, il mesure la tension et le courant du composant sous test avec une protection en courant modifiable. Les gammes et les résolutions de mesures de courant et de tension sont affichées dans le tableau 2.1.

Model	I Range	I Res.	I Acc.	V Range	V Res.	V Acc
4155A	10 fA ~ 100 mA	10 fA	3 pA	0 V ~ 100 V	2 µV	700 µV

Table 2.1 – Extrait de datasheet de HP Agilent 4155A sur les gammes de mesure de courant et tension.

Le logiciel IC-CAP est un outil qui commande les instruments de mesures, et qui récupère les données. Il peut aussi simuler des programmes et appeler des simulateurs externes comme ADS ou Cadence pour décrire des circuits électroniques simples sous forme de "netlist". De ce fait, Il permet de comparer les données de mesure avec les résultats de simulation puis d'ajuster manuellement et/ou automatiquement différents paramètres de simulation. Cette fonction facilite l'extraction de paramètre et donne une vision directe de la comparaison entre les caractéristiques du composant et les résultats du modèle.

S'agissant de nos mesures, les sondes DC avec connecteur BNC sont utilisées pour les mesures statiques. Deux types de pointe en tungstène ont été utilisés avec un diamètre d'extrémité différent 12 µm et 1 µm selon la taille des électrodes à mesurer : 100 µm X 100 µm et 15 µm X 15 µm (*in situ* sur le transistor). Le banc de test complet composé d'un HP4155, d'une station de travail, d'un banc de mesure sous pointes et de deux sondes est présenté figure 2.5.

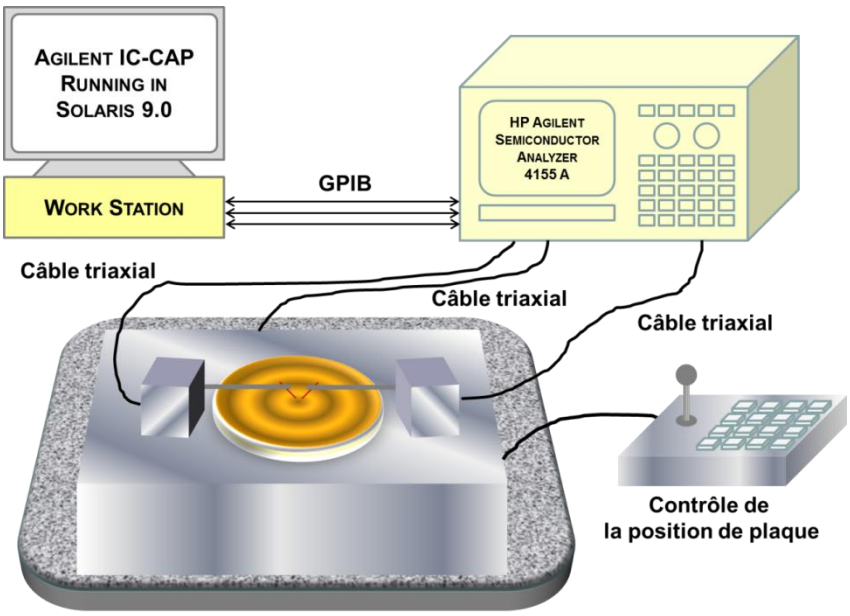


Figure 2.5 – Schéma du banc de caractérisation électrique.

2.2.2 Méthodologie de la caractérisation électrique

Les échantillons délivrés sont tous en configuration grille arrière. Pour faciliter la fabrication, tous les transistors partagent une grille commune pour l'ensemble de la plaquette. Notons, en particulier, que puisque l'oxyde de grille en SiO_2 est le même pour tous les transistors, toutes les précautions ont été prises pour limiter les décharges électrostatiques,

ESDs (*Electrostatic Discharge*) lors de la manipulation et de la mesure des échantillons. C'est-à-dire :

- Transport des échantillons après la décharge de la personne les manipulant.
- Manipulation des échantillons avec bracelet antistatique.
- Contrôle de l'état transitoire des instruments de mesure.

Grâce à la plaque de support (de plaquette) électriquement polarisable, la grille commune est polarisée directement. La plaquette est fixée par aspiration. Cela assure un bon contact électrique de la grille et évite les mouvements possibles de la plaquette pendant la pose des pointes.

Pour polariser la source et le drain, deux pointes sont posées sur les plots associés. Théoriquement, le drain et la source sont identiques et jouent un rôle symétrique. En pratique, il est très rare d'avoir des contacts parfaitement symétriques. Par conséquent, pour faciliter la manipulation et l'enregistrement des données mesurées, la polarisation de source est forcée côté gauche, celle du drain est forcée côté droite. D'autre part, une seconde règle est que la source est choisie comme l'électrode commune à plusieurs transistors (si c'est le cas), et le drain est toujours l'électrode individuelle. Par exemple dans fig. 2.3a, le plot 21 est une source (commune et à gauche), les plots 20, 19, 18 sont les drains de chaque transistor associé. Les sondes/sources sont reliées au HP4155 selon l'ordre des ports de connexion : SMU1 (*Source Measure Unit*) pour la source, SMU2 pour la grille et SMU3 pour le drain. Un schéma du bilan de connexion est présenté figure 2.4.

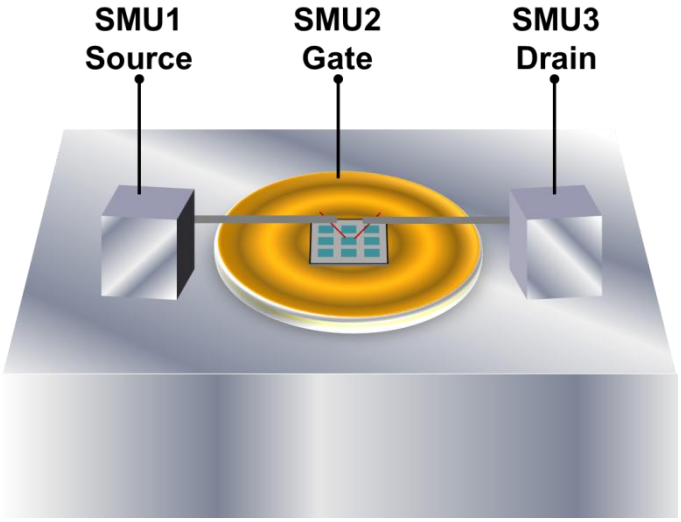


Figure 2.6 – Bilan de la connexion de sondes/sources pour la manipulation sous pointe.

En utilisant IC-CAP, deux types de mesure ont été réalisés : les caractéristiques I_D, I_S et I_G en fonction de V_G pour un V_D fixé, et celles d'I_D, I_S et I_G en fonction de V_D pour un V_G variable. Les mesures du courant de drain I_D, de source I_S et de grille I_G sont réalisées en même temps, ainsi que leurs enregistrements. La gamme de la polarisation de grille est différente suivant l'épaisseur de l'oxyde de grille t_{OX} associée. Elle ne doit jamais dépasser plus ou moins 10 V pour t_{OX} de 100 nm, plus ou moins 6 V pour t_{OX} de 20 nm, et plus ou moins 3 V pour t_{OX} de 10 nm. Cela permet de ne pas détruire ou fragiliser l'isolant partagé par tous les transistors sur le même wafer. Le potentiel de la source est forcé à 0 V pour une référence de tension V_{DS}. Alors la valeur du potentiel du drain V_D est égale à V_{DS} et de même pour V_G et V_{GS}. La caractérisation reste dans l'utilisation typique de CNTFET, sa gamme de polarisation est choisie entre plus ou moins 2 V.

La caractérisation des courants en fonction de V_G, V_D est égale à 0,4 V puis à -0,4 V pour vérifier la symétrie de polarisation de source et drain. En effet, V_{DS} proche de la moitié de la bande interdite du nanotube donne des meilleures mesures. La tension -0,4 V pour un p-FET correspond à la bande interdite moyenne des nanotubes des échantillons. Le diamètre de ces nanotubes est entre 1 et 1,4 nm c'est-à-dire une bande interdite entre 0,9 et 0,6 eV. Le potentiel de grille V_G varie de 6 à -6 V (3 à -3 V pour t_{OX} =10 nm), puis retourne de -6 à 6 V (-3 à 3 V pour t_{OX} =10 nm) de façon linéaire. Il est certain que V_G variant de -6 à 6 V donne de meilleurs résultats que de 6 à -6 V. Mais la polarisation de positive vers négative peut démontrer l'impact de l'air (N_2, O_2) sur le fonctionnement du CNTFET non passivé.

Les valeurs des entrées V_D, V_S et V_G pour la caractérisation de I_{DS} en fonction de V_{GS} avec V_{DS} fixé et la caractérisation de I_{DS} en fonction de V_{DS} paramétrée par V_{GS} sont classées dans les tableaux 2.2 et 2.3, respectivement. Le diagramme de l'algorithme complet des caractérisations pour un transistor est présenté à la figure 2.7.

Entrée	Valeur ou variation	Commentaire
V_S	0 V	Masse et référence
V_D	0,4 V	Vérification de la symétrie de polarisation de source et drain
	-0,4 V	Meilleures mesures données par la moitié de la bande interdite du nanotube
V_G	De 6 à -6 V	Mesure avant la décharge du transistor explosé dans l'air
	De -6 à 6 V	Mesure après la décharge

Table 2.2 – Liste des entrées de la caractérisation I_{DS}-V_{GS} pour V_{DS} fixé.

Entrée	Valeur ou variation	Commentaire
V_S	0 V	Masse et référence
V_G	De -3 à 3 V	paramètre
	Pas de variation 0,25 V ou 0,5 V	
V_D	De -2 à 2 V	Gamme de polarisation typique

Table 2.3 – Liste des entrées de la caractérisation I_{DS}-V_{DS} paramétré par V_{GS}.

Pendant toutes ces caractérisations, les courants de source et grille sont toujours surveillés. Le courant de source doit être tel que $I_S=I_D+I_G$. Celui de grille représente le courant de fuite passé par la grille. Le courant de grille de CNTFET est normalement très faible. Il est souvent de l'ordre de quelques dizaines de pico ampères. S'il commence à atteindre 100 pA, l'oxyde de grille est très probablement endommagé. S'il est toujours supérieur à 100 pA, l'oxyde commence à se dégrader. Dans ce cas, le fonctionnement de tous les transistors sur la même plaquette est perturbé. Cela explique l'importance de la surveillance des trois courants.

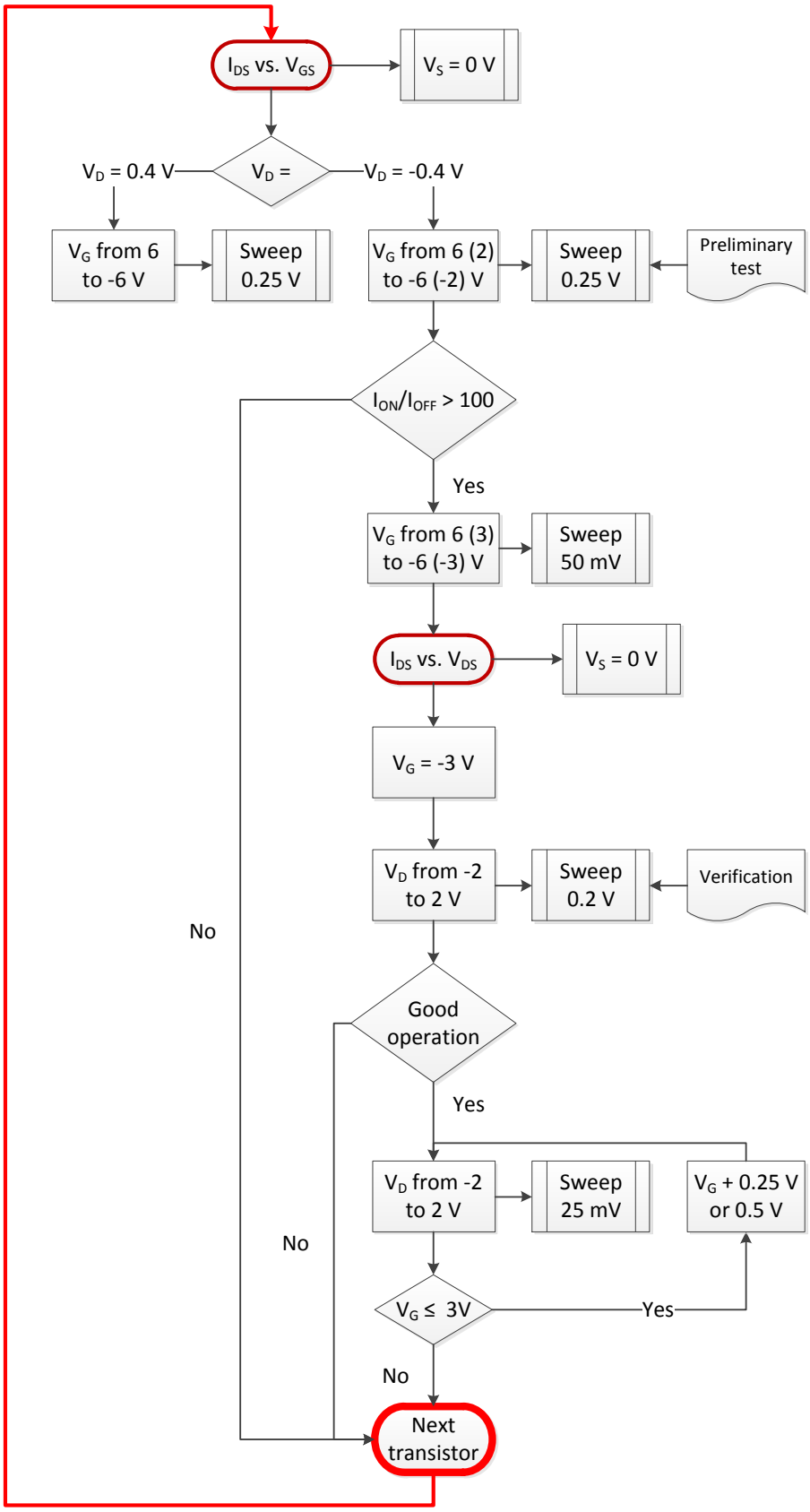


Figure 2.7 – Algorithme des caractéristiques I_D et I_G en fonction de V_{GS} et V_{DS} pour les transistors des plaquettes 2G et 3G.

2.2.3 Résultats de la caractérisation électrique

Dans les mesures, seuls les transistors ayant le rapport I_{ON}/I_{OFF} supérieur à deux ordres de grandeur sont repérés grâce à une pré-mesure. La pré-mesure fait varier le potentiel de grille V_G de -2 à 2 V avec un pas de 0,25 V. Cette gamme de polarisation est suffisante pour commander un CNTFET (p-FET, t_{OX} < 20 nm) de l'état sur-seuil à quasi-bloqué. Les transistors sélectionnés sont ensuite passés à la mesure des $I(V_G)$ précise. Ici, on prend l'exemple de CNTFET avec 10 nm de SiO_2. La gamme de V_G est entre plus ou moins 3 V avec un pas de 50 mV. La figure 2.8 présente des caractéristiques des I_D et I_G en fonction de V_{GS} du transistor des véhicules de test 3G.

Quand la caractérisation $I(V_G)$ d'un transistor est terminée, celles des I_D et I_S en fonction de V_D est mise en place. La figure 2.9 présente les caractéristiques des $I_D(V_G)$ et $I_S(V_G)$ des transistors avec un rapport I_{ON}/I_{OFF} supérieur à 10^3.

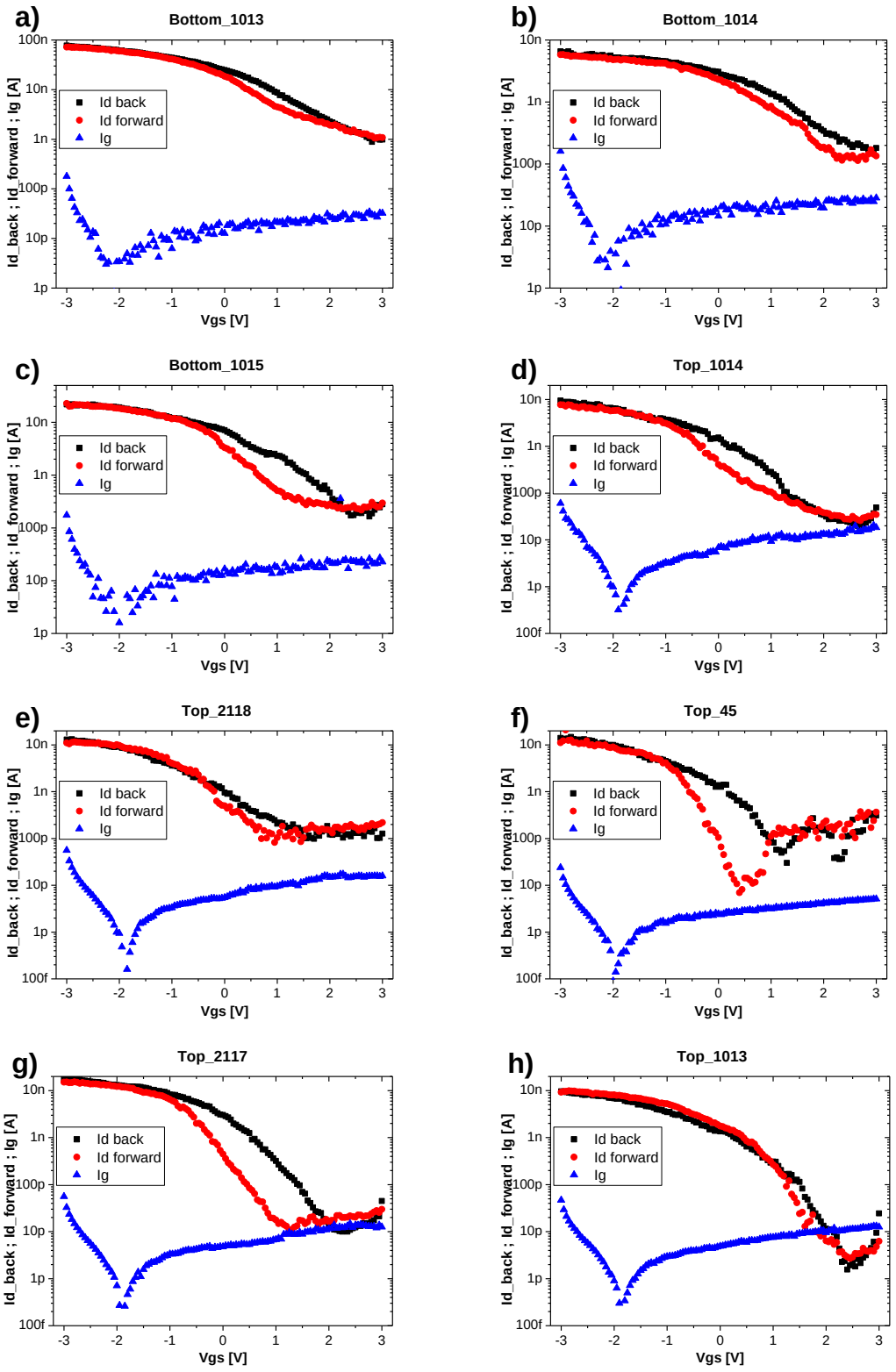


Figure 2.8 – Caractéristiques I_D et I_G vs. V_G pour 8 transistors des deux plaquettes 3G. Les courbes rouges pour I_D direct (V_G de -3 à 3 V), les courbes noires pour I_D inverse (V_G de 3 à -3 V) et les courbes bleues pour I_G direct. a), b) et c) sont sur le wafer "Bottom". d), e), f), g) et h) sont sur le wafer "Top".

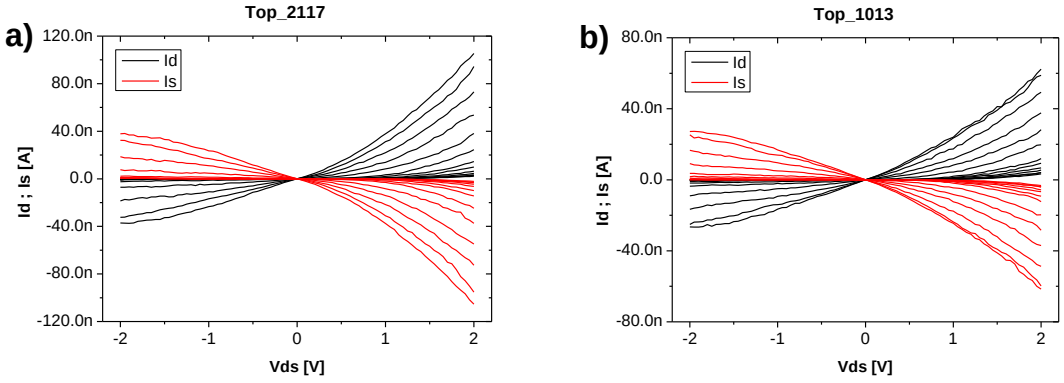


Figure 2.9 – Caractéristiques I_D/I_S vs. V_G pour les transistors Top_2117 et Top_1013. Les courbes rouges pour I_D sous polarisation de V_G de -3 à 3 V avec un pas de 0,5 V, les courbes noires pour I_S.

Dans fig. 2.8a, b, c, d et e, les rapports I_{ON}/I_{OFF} sont autour de 100. Dans f, Top_45 présente un comportement ambipolaire, mais le courant d'électrons est 100 fois plus faible que celui de trous. Ce transistor montre la meilleure pente sous leseuil (courbe rouge) de 412 mV/décade parmi tous les CNTFETs. Les hystérésis présentés dans c), d), f) et g) vérifient l'effet de l'oxygène sur le fonctionnement de CNTFET [76]. Dans g et h, les rapports I_{ON}/I_{OFF} sont supérieurs à 10^3. Les autres résultats observés sont classés dans le tableau 2.4. Ce tableau contient le rapport du courant de drain en régime passant et celui en régime bloqué (ION/IOFF = I_D Max/I_D Min), la tension de seuil (V_T), la pente sous seuil, la valeur maximale, la valeur minimale et la valeur stable du courant de grille.

Transistor B (Bottom) T (Top)	I_D Max [nA]	I_D Min [pA]	I_{ON}/I_{OFF}	V_T [V]	Pente < V_T [mV/decade]	I_G Max [pA]	I_G Min [pA]	I_G Max stable [pA]
B_1013	21,8	172	127	0,9	2937	175	3	27
B_1014	6,6	123	54	1,3	1445	161	2	28
B_1015	77,6	982	79	0,5	1085	179	1,6	32
T_1014	9,5	20	475	0	1627	60	0,3	18
T_2118	13	98,5	132	0	1144	59	0,16	16
T_45	14,1	39,4	358	-0,35	412	24	0,14	5
T_2117	17,6	15,1	1166	-0,2	700	56	0,26	14
T_1013	9,7	3,4	2853	0,3	793	47	0,3	13

Table 2.4– Résultats observés dans la caractérisation I_{DS}-V_{GS} des transistors présentés la figure 2.8.

Dans le cadre de cette thèse, nous visons la modélisation compacte du transistor avec un canal à nanotube unique et aligné. Ce cadre restreint ne nécessite pas la prise en compte des jonctions CNT-CNT qui correspondent à un canal de transistor basé sur un « tapis » ou un « matelas » de nanotube. Cependant, nous bien conscient que ce cas de figure est probable dans le cas des mesures présentées ici. Les calibrations de la jonction entre les nanotubes ne fait pas l'objet de cette thèse. L'extraction des paramètres des résistances d'accès, des capacités parasites et les études en régime dynamique n'est pas réalisée pour cette technologie en cours d'évoluer.

2.2.4 Analyse de la caractérisation électrique

2.2.4.1 Analyse des résultats de mesure

Les rapports remarquables obtenus dans les mesures de fig. 2.8 g et h définissent au moins deux niveaux de la conductance et un courant de fuite de drain 10 fois plus faible donc une consommation réduite en régime bloqué. Un point commun de la troisième génération d'échantillon est le courant passant (à -3 V) proche a 20 nA et le courant bloqué (courant de fuite) autour de 10 pA pour la plaquette Top. Les choses similaires ont lieu pour la plaquette Bottom. L'homogénéité des caractéristiques est un résultat du procédé de fabrication amélioré. (Les nanotubes ont une pureté de semi-conducteurs à 99% traitée par l'équipe de Hersam de Northwest University [107].) Le dépôt des électrodes palladium avec une couche d'or flashée au-dessus pour le contact est optimisé. La croissance thermique de 20 nm et de 10 nm de l'oxyde de silicium local est réalisée par l'IEMN à Lille.

Dans le chapitre 1, la conductance quantique théorique de nanotube est $4e^2/h$ (155 µS) donc 6,46 kΩ pour un SWNT avec le transport balistique. Pour un CNTFET unipolaire donc une seule bande qui contribue au transport, cette valeur est $2e^2/h$. La longueur de grille de ces CNTFETs est de 200 nm correspondante à un transport balistique. Notons malgré que le canal soit un réseau de nanotubes, le courant passant I_{ON} reste très loin de la valeur théorique du courant de drain (l'ordre de 10 µA quand V_D = -0,4 V). Nous supposons deux origines à ce phénomène. L'une est la jonction entre les nanotubes qui perturbe le transport. L'autre est le contact Schottky qui réduit l'injection de porteurs côté drain et côté source. L'addition des deux effets impose une diminution du courant significative. Les courants I_G ne dépassent pas 20 pA. Les variations brutales de I_G entre -3 et -1 V sont considérées comme le déchargement dans l'oxyde de grille en début de mesure. Le même phénomène qui n'est pas montré dans les figures est présenté symétriquement dans la polarisation inverse de grille (de 3 à 1 V).

Une symétrie entre les courants du drain et de la source est observée. La symétrie de courant par rapport à l'origine n'est pas parfaite. Quand V_{DS} est négative, les courants de drain suivent un régime linéaire pour les faibles polarisations, ensuite commence à saturer pour les fortes polarisations. Cela montre un comportement de type p-FET. Quand V_{DS} est positive, les courants de drain augmentent exponentiellement et ne saturent pas. Notons que les nanotubes ne sont pas dopés, proche des zones d'accès. Le drain et la source sont considérés identiques. Donc dans le cas idéal, le courant de drain inverse devrait être similaire à celui direct. Nous supposons que dans ces p-FET, les barrières Schottky créées par les contacts au niveau des drains et des sources se comportent différemment selon la polarisation V_{DS}. Dans ce cas, les barrières Schottky réduisent aussi l'injection de trous qui donne des courants faibles par rapport aux valeurs théoriques.

2.2.4.2 Conclusion des mesures

À partir de la caractérisation électrique, on peut conclure que pour une modélisation des transistors à nanotube de carbone réaliste, il est nécessaire d'inclure l'effet des contacts Schottky. Cette implémentation sera expliquée dans le chapitre suivant. La jonction entre les nanotubes n'est pas encore prise en compte dans la modélisation. Le modèle est actuellement construit pour des nanotubes uniques comme canal.

2.3 Caractérisation optoélectronique

2.3.1 Description du banc de la caractérisation optoélectronique

La caractérisation optoélectronique est réalisée sur la plateforme laser ATLAS du laboratoire. Cette plateforme est constituée de différentes sources laser et plusieurs bancs optiques couvrant une large gamme de longueurs d'onde et de durées d'impulsion laser. Ses principales applications sont le test des effets des radiations, la localisation de défauts pour l'analyse de défaillance, et l'évaluation de composants sécurisés.

La sélection du banc optique utilisé pour la caractérisation optoélectronique des échantillons dont nous disposons doit répondre à plusieurs contraintes:
- polarisation et mesures électriques sous pointes.
- contact électrique du substrat pour polarisation de la grille.
- longueur d'onde compatible avec la stimulation photoélectrique des nanotubes.

La première contrainte impose le choix du banc de test sous pointes, qui permet habituellement un balayage du laser sous microscope à travers la face arrière du composant [108] [109]. Dans notre cas, la face arrière est rendue inaccessible sur le plan optique par le contact de grille. Nous avons donc modifié le microscope disponible en face avant pour le positionnement des pointes afin qu'il puisse également être utilisé pour focaliser un faisceau laser sur la face avant des échantillons. Cette modification a consisté à intégrer un port laser fibré à l'entrée d'éclairage du microscope selon le schéma de la figure 2.9. Une lame dichroïque permet d'injecter simultanément dans le microscope l'illumination visible et le faisceau laser infrarouge issu d'une fibre via un collimateur. Nous avons dessiné en utilisant le logiciel "Google SketchUp 7" et fait réaliser des pièces d'adaptation mécanique permettant la fixation de l'ensemble sur le bâti du microscope.

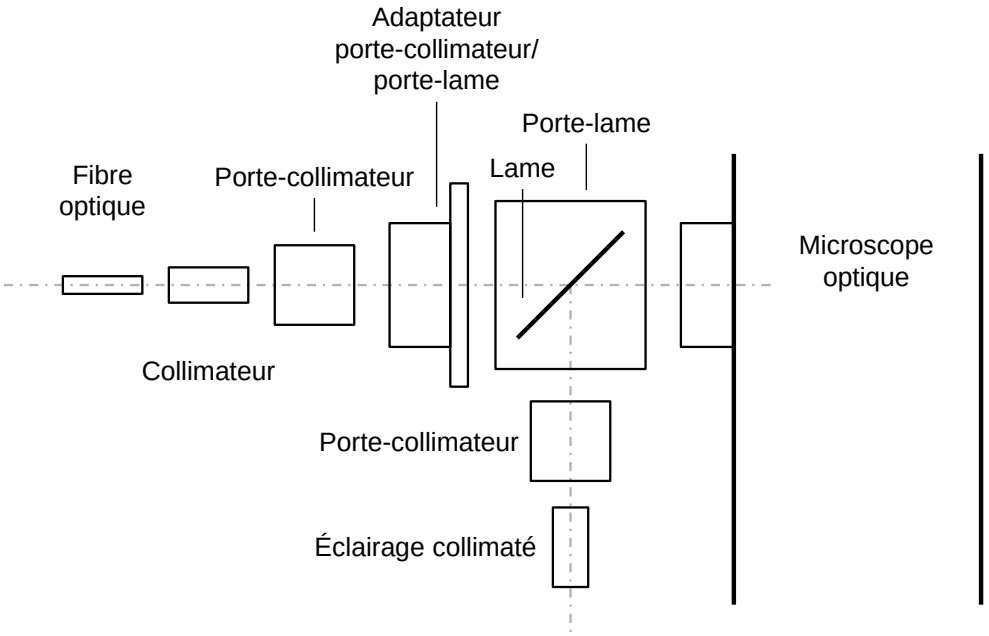


Figure 2.10 – Système d'injection de laser et lumière blanche en extension du microscope optique.

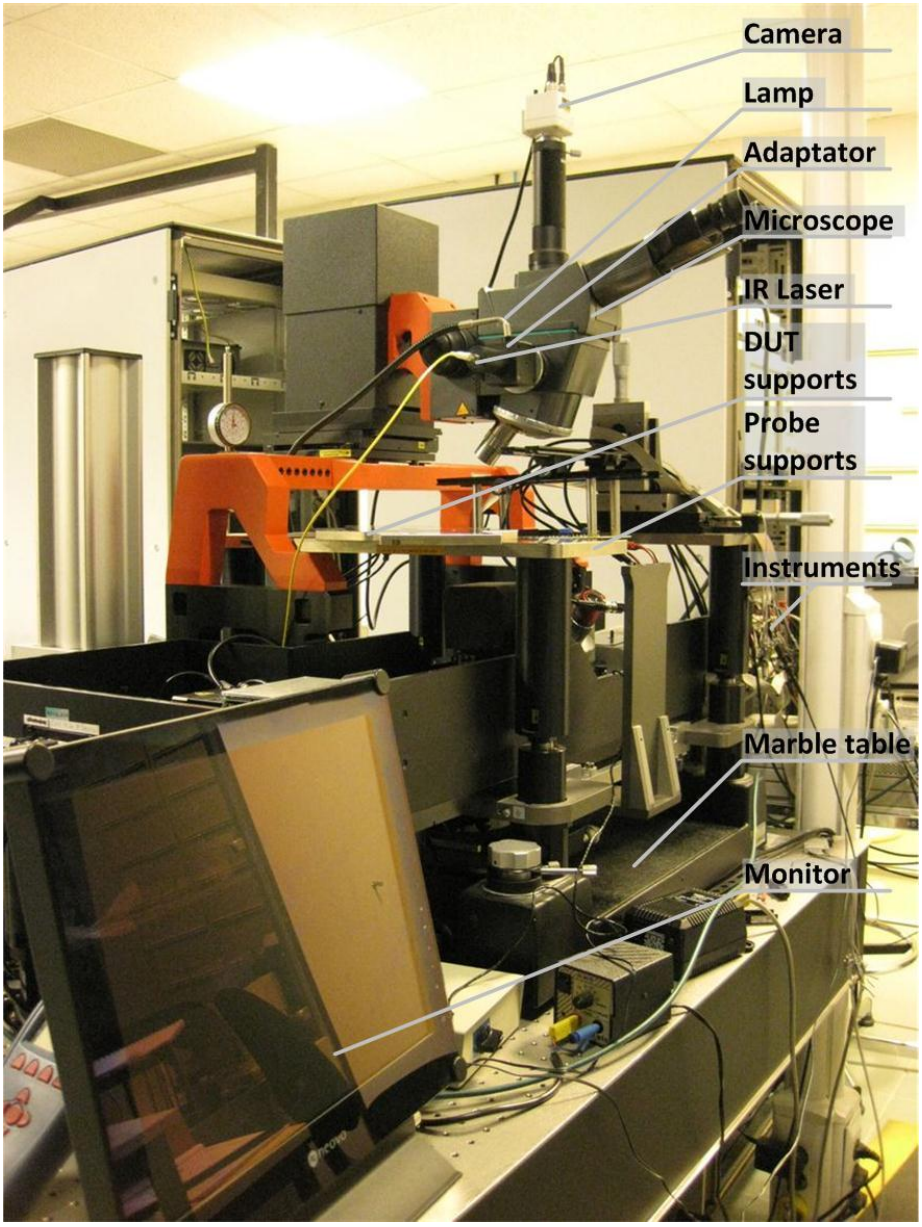


Figure 2.11 – Photo du banc de mesure optoélectronique sous pointes.

L'instrument de mesure est un sourcemètre Keithley 2612. Il mesure le courant minimal fiable à 1 nA et la tension minimale à 0,25 mV. Le tableau 2.5 extrait les spécifications du sourcemètre pour le multimètre et l'alimentation.

Type	I Range	I Res.	I Acc.	V Range	V Res.	V Acc
I source	100 n ~ 10 A	2 pA	100 pA	-	-	-
V source	-	-	-	0.2 ~ 200 V	5 µV	375 µV
I measure	100 n ~ 10 A	1 pA	100 pA	-	-	-
V measure	-	-	-	0.2 ~ 200 V	1 µV	225 µV

Table 2.5– Extrait de datasheet de Keithley 2612 sur les gammes de source et mesure de courant et tension, respectivement.

2.3.2 Méthodologie de la mesure optoélectronique

Dans l'étude bibliographique [29], nous savons pour avoir une réponse photonique maximale, qu'il est préférable d'exciter le transistor à nanotube de carbone par de la lumière verte bleue. Cet intervalle de lumière correspond la gamme de longueur d'onde entre 300 et 500 nm qui est proche de deux fois de la bande interdite de CNT dans ces échantillons. En effet, nos véhicules de test sont fabriqués sur des plaquettes en silicium. Nous avons donc imposé un laser infrarouge portant une longueur d'onde comprise entre 1300 et 1550 nm qui portent une énergie entre 0,6 et 0,8 eV proche de la bande interdite de nanotube pour ne pas générer de pairs électron-trou dans le substrat silicium (ce qui aurait grandement compliqué l'interprétation des mesures). Par conséquent, tous les matériaux optiques comme les miroirs, les collimateurs et les lames dans le système d'adaptation mécanique sont adaptés à cette gamme de longueur d'onde.

Seuls les composants sélectionnés dans les mesures précédentes doivent être testés. La méthode de la polarisation sous pointe de transistor est similaire de la caractérisation électrique. La source est placée à gauche, et son potentiel est forcé à zéro volt. Le drain est placé à droite pour faire varier la polarisation V_{DS}. La sonde de source est liée aux masses de drain et de grille en même temps (voir fig. 2.12). La polarisation de grille est très différente dans cette étape. Car le support de la structure de test et le porte-sonde est connectée à la masse de la salle de manipulation pour les tests optoélectroniques générales. Ainsi, le véhicule de test est collé sur un bloc d'aluminium par une peinture conductrice. Ce bloc est placé sur le support avec une feuille de papier ordinaire (isolant) présenté la figure 2.13. Ces deux parties sont alors séparées électriquement. La fixation d'aspiration n'est pas beaucoup perturbée par la feuille et reste assez solide pour la manipulation de pointe, cela est un autre avantage. Puis ce bloc de support peut être polarisé avec une sonde ou un fil brasé par le sourcemètre. Les masses de deux voies de 2612 sont reliées entre eux pour avoir un équipotentiel.

Du côté optique, la source "Libra" délivre un signal laser femto seconde. Ce signal porte une impulsion durant cent cinquante femto seconde tous les 1 ms. Le laser est réfléchi par des miroirs, puis il injecte dans une fibre optique avec collimateur. La fibre guide le laser jusqu'au microscope optique via le système d'adaptation ce qu'on a désigné. Finalement, le laser et la lumière blanche sont réfléchis et focalisés, puis arrivent sur la structure de test (voir figure 2.12). Le laser peut être coupé par un obturateur (*shutter*) manuel devant la fibre optique. La puissance lumineuse de sortie de microscope est fixée autour de 10 µW.

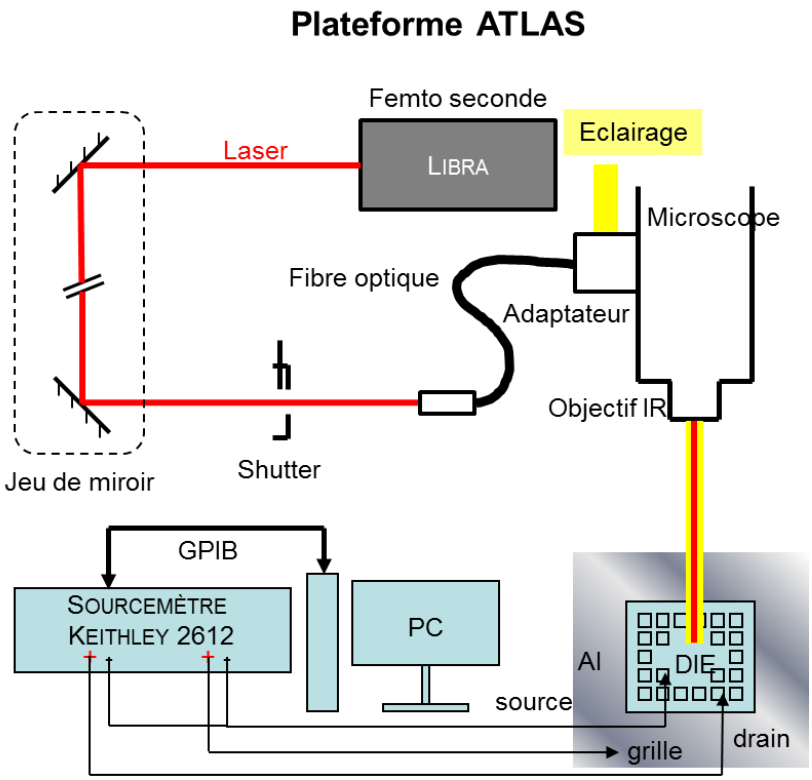


Figure 2.12 – Schéma du parcours de laser de la source jusqu'au le composant sous test.

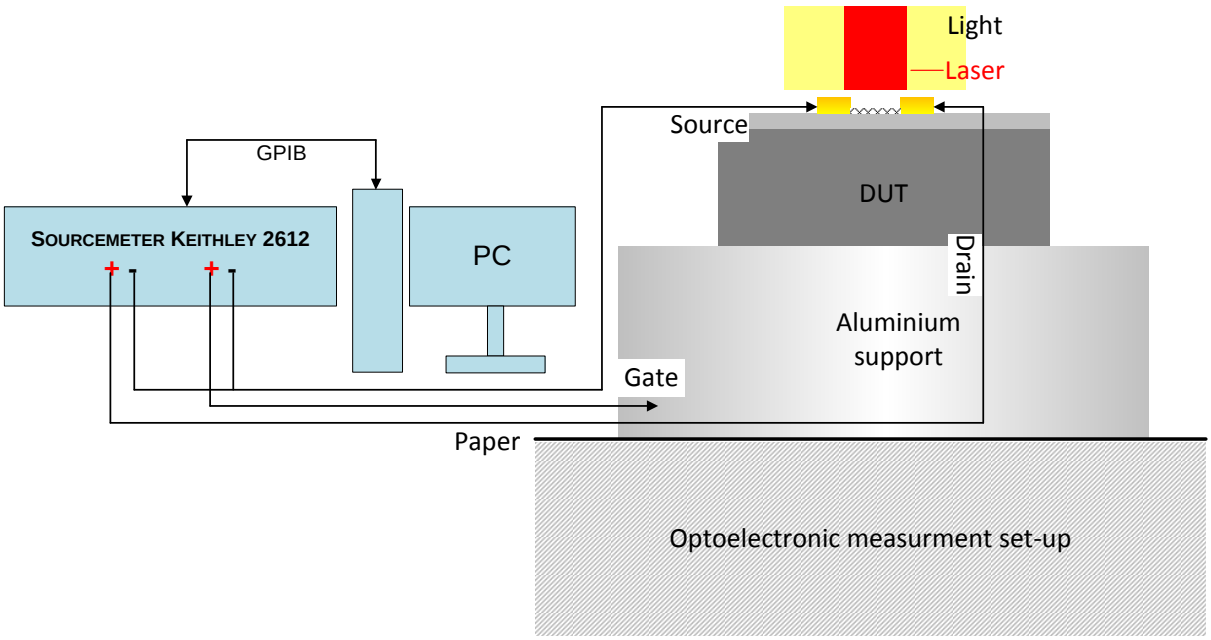


Figure 2.13 – Schéma (vue en coupe) du test sous pointes avec illumination laser.

Les méthodes de la polarisation électriques de sonde sont réalisées soient par nos programmes du logiciel "Test Script Builder", soient par l'interface graphique "LabTracer 2.0" basée sur "LabView". Nous utilisons trois méthodes principales : I_{DS} en fonction de V_{GS} pour V_{DS} fixé, I_{DS} en fonction de V_{DS} paramétré en V_{GS} et I_{DS} pour V_{DS} fixé et V_{GS} fixé. Les algorithmes de programme sont présentés les figure 2.14 a et b pour I_{DS}-V_{GS} et I_{DS}-V_{DS}, respectivement.

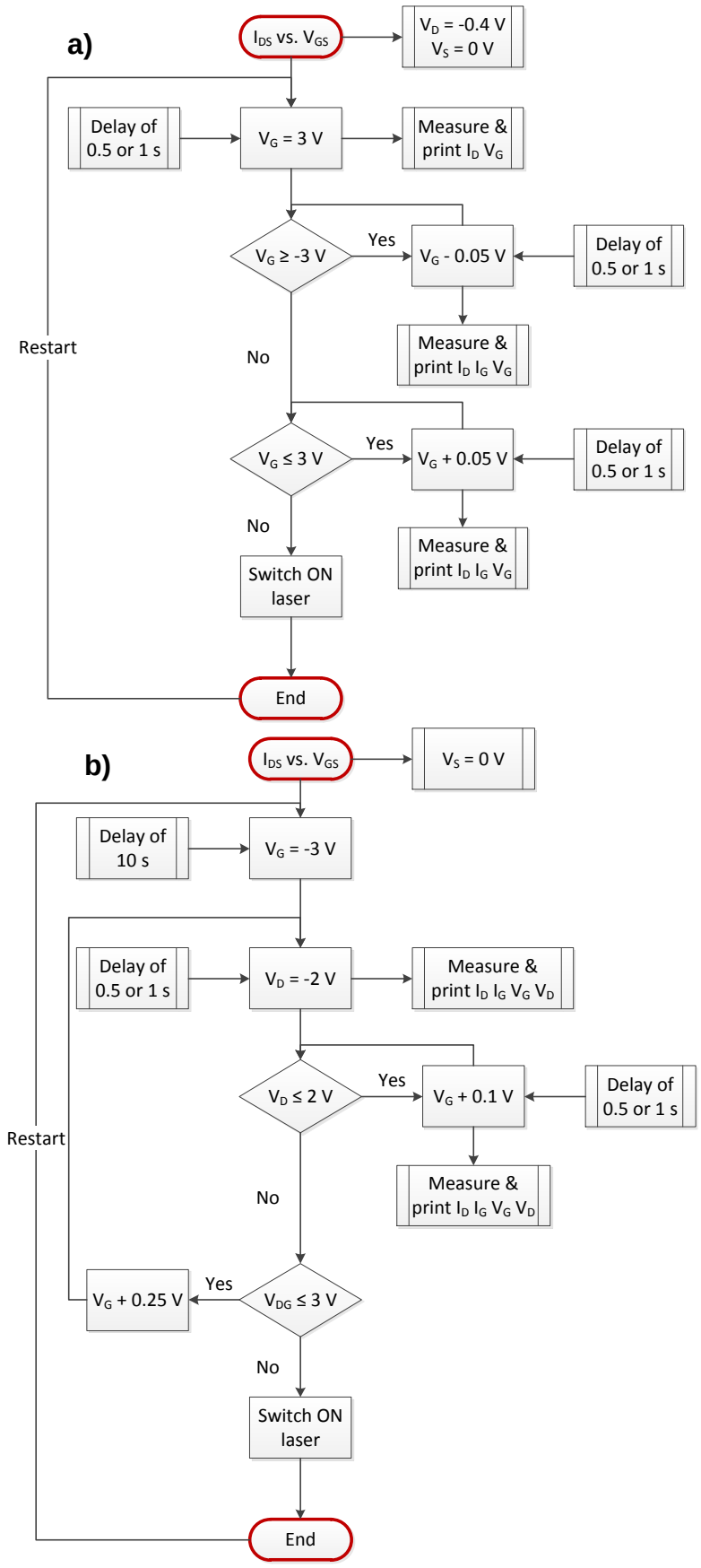


Figure 2.14 – Algorithme des caractéristiques. (a) I_D en fonction de V_{GS} et (b) I_D en fonction de V_{DS} pour les transistors des plaquettes 2G et 3G.

Notons qu'avant tester les transistors sous illumination, il faut vérifier leur fonctionnement soit bon ou mauvais. Une pré-mesure d'I_D et I_G en fonction de V_G via 2612 est requise pour assurer qu'I_D montre un effet de champ et I_G ne dépasse pas à 100 pA.

2.3.3 Les résultats de test optoélectronique

Pendant la caractérisation optoélectronique, un positionnement de pointe accepte un agrandissement optique jusqu'à 20X. En effet, vue la taille de nos nanodispositifs, l'excitation de transistor demande parfois un agrandissement de 100X. Ainsi, une vérification du positionnement du spot laser est requise pour chaque changement de l'agrandissement. La figure 2.15 montre un bon positionnement du laser illuminant un CNTFET (le spot ne se situe pas au centre).

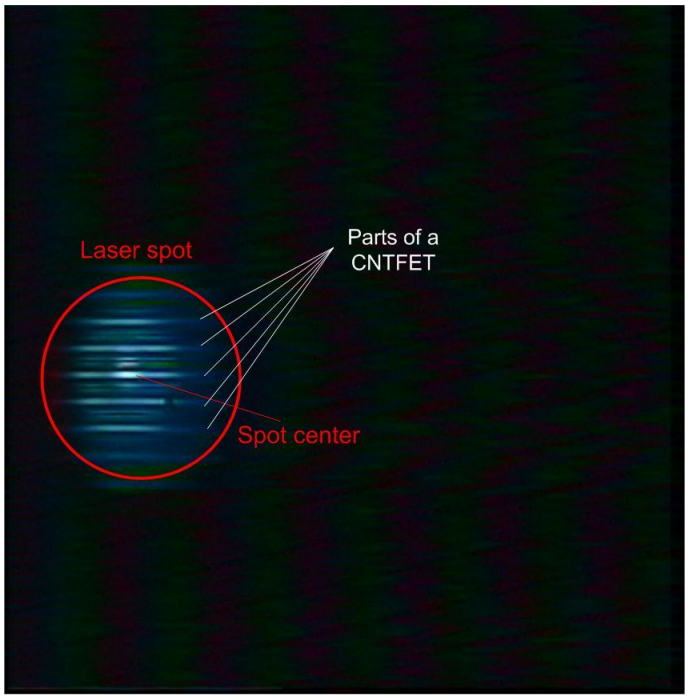


Figure 2.15 – Photos du positionnement du spot laser sur un transistor dans l'obscurité (zoom = 100X).

La figure 2.16a [104] présente la réponse optique typique d'un OG-CNTFET et un comportement optoélectronique de CNTFET conventionnel. Nous attendions des caractéristiques similaires à cet exemple. Les figures 2.16 b, c et d présentent des résultats typiques que nous avons obtenus. Ces images sont générées par LabTracer.

- Dans 2.16 b, nous avons mesuré dix cycles de I_{DS}-V_{GS} sans et sous illumination laser pour un CNTFET. Les dix courbes du courant ne montrent pas une différence remarquable.
- Dans 2.16 c, nous avons fait cinq cycles de la mesure I_{DS}-V_{GS} sans et avec illumination laser pour un autre CNTFET. La première mesure présente un effet de champ sans illumination. Les autres présentent des oscillations irrégulières sans et sous illumination.
- Dans 2.16 d, nous avons fait cinq cycles de la mesure I_{GS}-V_{GS} sans et avec illumination laser pour un autre CNTFET. La première mesure présente une des oscillations irrégulières remarquable. Les autres présentent des oscillations moins importantes sans et

sous illumination. De plus, des valeurs de I_{GS} dépassent la valeur critique de courant de grille.

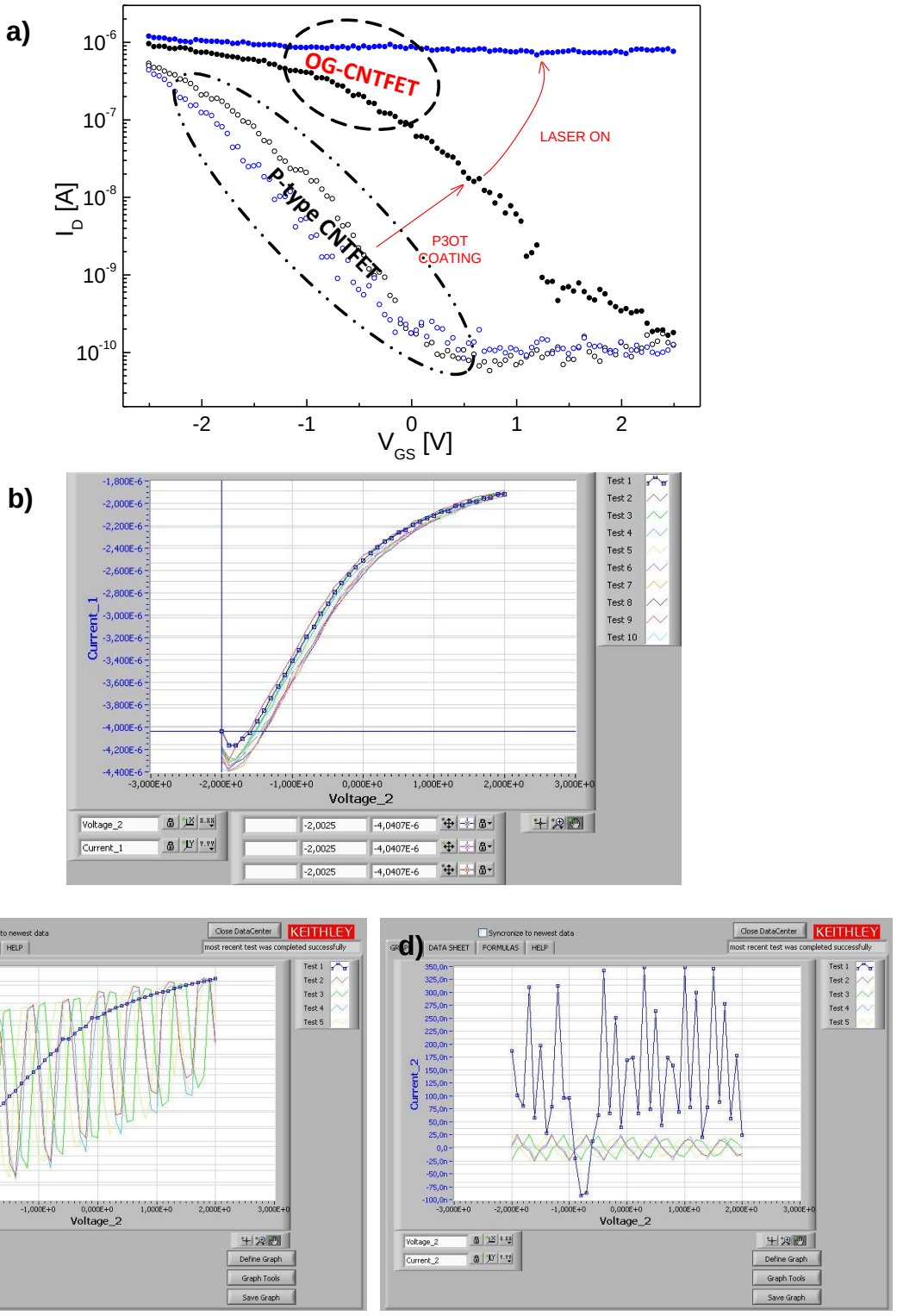


Figure 2.16 – a) Caractéristiques I_{DS}-V_{GS} d'un CNTFET de type P (cercles) et ceux d'un OG-CNTFET (points solides) dans l'obscurité (noires) et sous illumination laser (bleues) [104]. Caractéristiques de I_{DS} ou I_{GS} en fonction de V_{GS} sans et sous illumination laser : b) Dix cycles de mesure de la mesure I_{DS}-V_{GS}. c) Cinq cycles de la mesure I_{DS}-V_{GS}. d) Cinq cycles de la mesure I_{GS}-V_{GS}.

Comme nous n'avons pas observé de réponse optoélectronique remarquable, nous essayons d'amplifier le signal. Deux configurations de l'amplification du signal de sortie sont appliquées en courant et en tension présentées figure 2.17a et 2.17b, respectivement. Le montage de l'amplificateur en courant amplifie le courant de drain, sortie une tension et l'affiche sur un oscilloscope. Le montage de l'amplificateur en courant amplifie le courant de drain, sortie une tension et l'affiche sur un oscilloscope. Le montage de l'amplificateur en tension amplifie la tension V_{DS}, pour donner une tension amplifiée. Dans ces deux montages, une résistance en série de 1 MΩ ou 10 MΩ est branchée entre le drain et le sourcemètre (alimentation) pour protéger le transistor. Malgré tout, nous n'avons pas obtenu de réponse amplifiée exploitable (la différence entre les mesures sans et avec illumination n'a pas de lien évident).Ainsi, nous avons essayé différentes méthodes conventionnelles et, pour l'instant, nous n'avons pas d'autre proposition technique alternative.

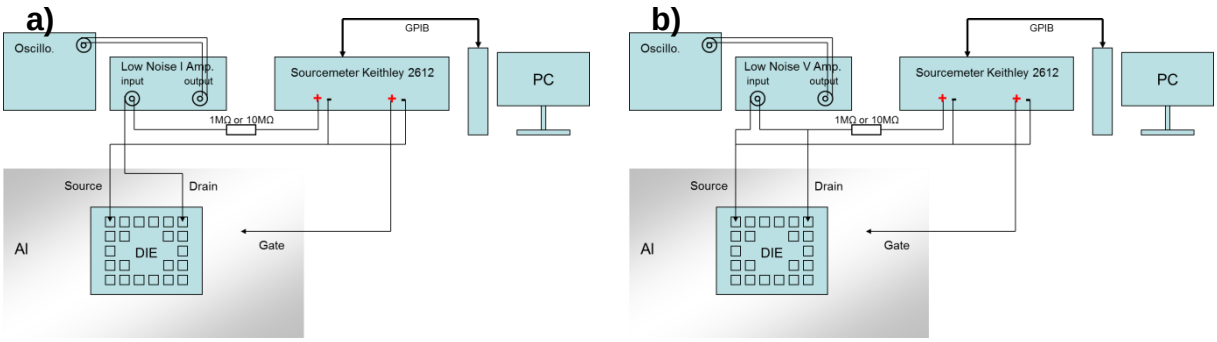


Figure 2.17 – Configurations de l'amplification du signal de sortie a) en courant b) en tension.

2.3.4 Analyse des résultats de mesures

Dans les figures 2.16b et 2.16c, nous avons obtenu des oscillations irrégulières. Nous avons donc testé le bon fonctionnement du transistor. Notons que pendant la vérification, le courant I_G de tous les composants est supérieur à 1 nA. Leur courant I_D ou leur effet de champ est donc fortement dégradé. Ce phénomène est évidemment dû à la défaillance de l'oxyde de grille collective sur toute la plaquette. Si on fixe une limitation de courant inferieur a 1 nA, il résulte des destructions (grillé, évaporation) de composants ou de électrode (fig. 2.18). La figure 2.18a correspond au cas de la figure 2.16b. Et la figure 2.18b est similaire au cas de la figure 2.16c. L'origine de la défaillance est identifiée par la décharge électrostatique (ESD) pendant la manipulation des tests électriques ou pendant le déplacement du véhicule de test entre le banc de la caractérisation électrique et celui de la caractérisation optoélectronique.

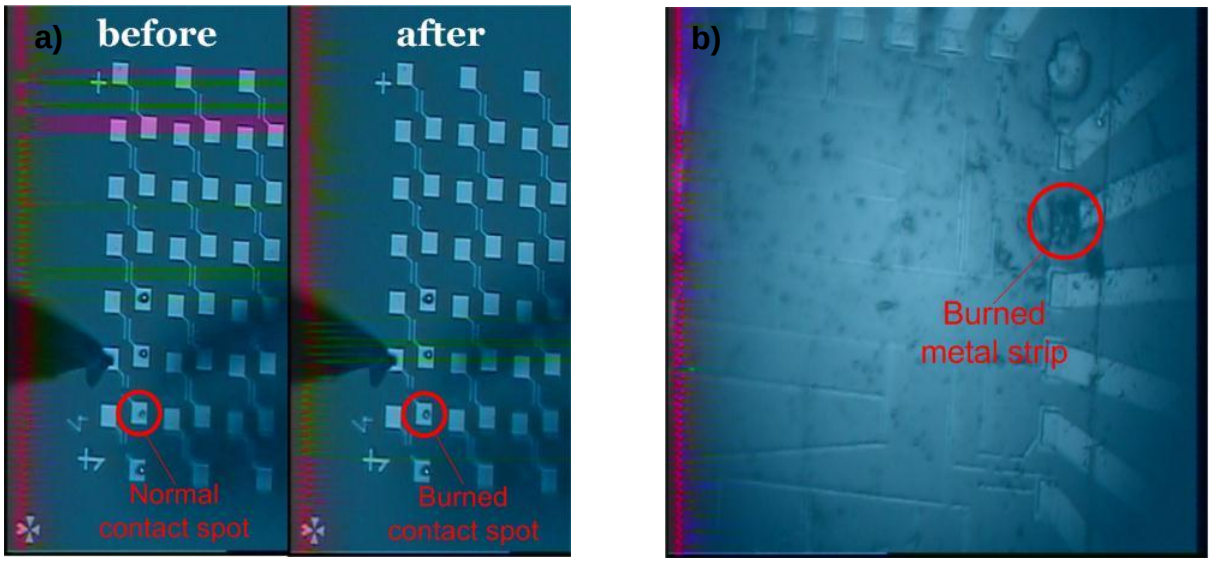


Figure 2.18 – Photos des composants défaillants (zoom = 100X).
a) Un plot métallique avant et après un test électrique, il est partiellement détruit après le test.
b) Une piste principale (connecté un plot) totalement brulée au niveau de la section entre la piste le contact du transistor.

2.4 Conclusion du chapitre

Dans ce chapitre, nous avons décrit les structures de test du CNTFET et de l'OG-CNTFET fabriquées par le CEA-LEM en indiquant deux paramètres technologiques : l'épaisseur de l'oxyde de grille et la longueur inter-électrode (longueur de grille). Nous avons défini trois générations de véhicule de test et détaillé les structures de transistor selon leur épaisseur de l'oxyde. Dans chaque génération, des transistors avec des longueurs de grille différentes ont été réalisés pour notre étude de la caractéristique selon la variation de la longueur de grille.

Ensuite, nous avons présenté notre banc de caractérisation électrique en trois parties : le banc de mesure sous pointes avec la possibilité de déplacer les transistors en direction XYZ, l'analyseur de semi-conducteur HP Agilent 4155B et le logiciel IC-CAP pour piloter HP 4155 via la connexion GPIB. Nous avons développé la manipulation pour mesurer les véhicules de test avec les précautions pour éliminer la décharge électrostatique et l'endommagement de l'oxyde de grille. Puis nous avons mesuré les caractéristiques I_{DS}-V_{GS} et présenté les courants avec un rapport I_{ON}/I_{OFF} supérieur à 100 pour des transistors dans le véhicule de test 3G. Après, nous avons présenté les caractéristiques I_{DS}-V_{DS} pour deux transistors avec un rapport I_{ON}/I_{OFF} supérieur à 1000. Nous avons analysé ces mesures et expliqué la différence majeure entre nos mesures et le cas idéal par l'influence de la barrière Schottky. Comme la technologie est en cours d'évolution, il n'est pas nécessaire d'extraire les paramètres électriques et parasites dans les modèles associés.

Pour la caractérisation optoélectronique du CNTFET et l'OG-CNTFET, nous avons d'abord présenté notre banc de test optoélectronique sous pointes. En effet, comme nos véhicules de test permettent uniquement l'illumination de la face avant, nous avons dessiné et réalisé un adaptateur mécanique pour introduire un laser avec une longueur d'onde de

1300 nm sur la face avant du véhicule de test. Ensuite, nous avons mesuré les courants I_{DS}-V_{GS} et I_{DS}-V_{DS} sans et avec illumination laser avec les mêmes précautions que la caractérisation électrique et, nous n'avons pas observé de réponse optoélectronique remarquable. Ainsi, nous avons utilisé un amplificateur à faible bruit de tension et un amplificateur à faible bruit de courant pour visualiser la réponse optoélectronique sur l'oscilloscope. Nous n'avons toujours pas observée de réponse optoélectronique remarquable. Nous avons vérifié le fonctionnement de transistors et trouvé que quasiment tous les CNTFETs et OG-CNTFETs ont été endommagés. Cependant, nous avons mesuré électriquement le courant de drain, celui de source et celui de grille pour confirmer l'origine de la défaillance. Nous avons trouvé que l'oxyde de grille de chaque plaquette était dégradé et, il y existe un parcours électrique non-négligeable et, nous avons donc perdu le contrôle de l'effet de champ. Nous avons raisonné sur l'origine de cette dégradation qui est liée à la décharge électrostatique générée pendant la manipulation de caractérisation ou pendant le déplacement de véhicule du test. En effet, nous sommes obligés de transporter les véhicules de test entre différents environnements (notamment s'agissant de l'environnement proche de la grille), il existe donc une très forte probabilité pour que l'oxyde fin de grille ait été dégradé en dépit des précautions prises. Une suggestion de manipulation pour réduire la probabilité d'endommager toute la plaquette aurait été de découper les véhicules de test.

Pour les CNTFETs, un plot pour polariser la grille sur la face avant faciliterait la fiabilité des mesures. Cela éviterait toutes les difficultés de prise de contact. En effet avec une manipulation sur la face du dessus, l'architecture de transistor doit être modifiée pour réaliser l'oxyde de grille individuelle en SiO_2 particulièrement dans le cas de l'OG-CNTFET. Une proposition est présentée dans le chapitre 4.

Chapitre 3.

Implémentation et calibration des contacts Schottky de source et drain dans le modèle de CNTFET conventionnel

Les mesures présentées dans le chapitre deux ont clairement montré la diminution du courant de drain sous l'influence des contacts de type Schottky par rapport à sa valeur théorique balistique. Elles montrent l'importance d'inclure l'effet des barrières Schottky du drain et de la source dans les modélisations du transistor à nanotube de carbone. L'objet final de cette étude est de déterminer la nature de la barrière Schottky et d'étudier son impact sur le transport électrique dans le canal. La base de cette étude repose sur les paramètres physiques du métal de l'électrode et la nature de nanotube semi-conducteur.

Dans ce chapitre, nous exploitons le principe de la barrière Schottky effective développée par Appenzeller et son équipe pour l'implémenter dans la modélisation compacte du CNTFET. Nous nous sommes attachés à calibrer les deux paramètres principaux mis en jeu dans cette méthode. En particulier, cette méthode a été améliorée pour la gamme de polarisation typique des CNTFETs et OG-CNTFETs. Cette modélisation de l'influence de la barrière Schottky sur le transport des porteurs dans le canal décrit de façon astucieuse la quantité de charge dans le canal du MOS-*like* CNTFET. Cette méthode est reprise dans le cas de l'OG-CNTFET qui est détaillé dans le chapitre quatre.

3.1 Méthode d'implémentation de la barrière Schottky dans le modèle compact de CNTFET

Cette étude est basée sur le travail doctoral de M. Najari qui concerne la modélisation du SB-CNTFET. Le SB-CNTFET présenté dans le chapitre un est un transistor à nanotube qui présente la particularité d'un fonctionnement ambipolaire. Dans mon travail de thèse, la même méthode de modélisation des barrières Schottky est utilisée. Cette méthode mène à la modification de l'expression de la charge dans le canal nanotube. Seul le calcul de la charge associé aux trous est utile dans le cas de l'OG_CNTFET qui est intrinsèquement de type P. Cette nouvelle expression de la charge des trous a été implémentée dans le modèle du CNTFET conventionnel et étendue à l'OG-CNTFET. Dans cette expression, l'une de difficultés réside dans l'évaluation de barrière Schottky effective. Ce calcul est développé dans le paragraphe suivant (§ 3.1.1). L'autre difficulté concerne le calcul du courant dans le canal dont le développement est décrit dans le paragraphe 3.1.2.

3.1.1 Calcul de la barrière Schottky effective

Dans un CNTFET conventionnel, une électrode métallique contacte directement le nanotube semi-conducteur intrinsèque. Ce contact n'est pas de type ohmique avec une résistance d'accès, mais de type Schottky avec la présence d'une barrière d'énergie. Une façon simple de se représenter la présence de la barrière Schottky (SB) est la différence avant approchement des matériaux pour aligner le niveau de Fermi à l'équilibre thermodynamique côté métal et côté nanotube (fig. 3.1). Selon cette approche, la hauteur de la barrière Φ_{SB} est donnée par :

$$\begin{aligned} \Phi_{SB,i} &= E_{F,Carbon} + sbbd_i - E_{F,Metal} \text{ pour les SBs de la bande de valence.} \\ \Phi_{SB,i} &= E_{F,Carbon} - sbbd_i - E_{F,Metal} \text{ pour les SBs de la bande de conduction.} \end{aligned} \quad (3.1)$$

$E_{F,Carbon}$ et $E_{F,Metal}$ sont les travaux de sortie correspondants au niveau de Fermi du carbone et du métal, respectivement. L'énergie *sbbd* est le minima d'une sous-bande d'énergie par

rapport au niveau de Fermi du carbone. On l'appelle souvent le bas de sous-bande qui est égale à $E_{G,i}/2$. L'indice *i* représente l'ordre de la sous-bande d'énergie.

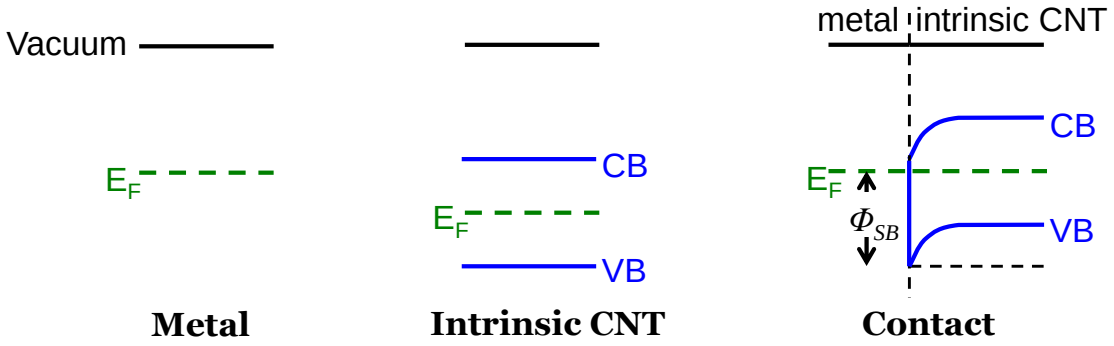


Figure 3.1 – Génération d'une barrière Schottky au contact entre un métal et le nanotube semi-conducteur intrinsèque. Ce cas de figure pourrait être celui de Ti ou Al avec un nanotube de carbone.

Par l'effet tunnel, les porteurs libres traversent une barrière fine d'énergie. L'effet tunnel est modélisé par un coefficient de transmission dépendant de l'énergie *T(E)* qui décrit la probabilité pour qu'un porteur puisse traverser la barrière de potentiel. Le formalisme de Landauer définie le courant dans le canal d'un CNTFET par transmission de porteur provenant des contacts selon le coefficient de transmission [110] :

$$I_{DS} = \frac{2e}{2\pi} M \left[\int_0^{\infty} v(k)\, f_S(k) T_S(E) dk - \int_{-\infty}^{0} v(k)\, f_D(k) T_D(E) dk \right] \qquad (3.2)$$

avec :

- *e*, la charge de l'électron.
- $2/2\pi$, la DOS unidimensionnelle dans l'espace réciproque, où 2 représente les deux spins et 2π pour le volume d'une boite quantique.
- *M*, le nombre de modes transverses occupés qui est égale à 2 dans le cas du nanotube de carbone [110].
- *v(k)*, la vitesse des porteurs en fonction du vecteur d'onde.
- $f_S(k)$ et $f_D(k)$, les distributions de Fermi-Dirac de la source et du drain, respectivement.
- $T_S(E)$ et $T_D(E)$, les fonctions de transmission de porteurs d'énergie *E* provenant de la source et du drain vers le canal, respectivement

En exprimant la relation entre le vecteur d'onde et l'énergie, la formule de la vitesse devient :

$$v(k) = \frac{1}{\hbar} \cdot \frac{dE}{dk} \text{ avec } \hbar = \frac{h}{2\pi} \qquad (3.3)$$

Les distributions de Fermi-Dirac $f_S(k)$ et $f_D(k)$ prennent la forme générale en fonction de l'énergie. Notons que les injections de porteur provenant de la source et du drain ont des directions opposées selon les fonctions d'onde $+k$ et $-k$ (voir fig. 1.12). La formule du courant I_{DS} s'écrit sous la forme d'une somme de transport au quel contribue toutes les sous-bandes disponibles :

$$I_{DS} = \frac{4e}{h} \sum_{1}^{nb_sbbd} \left[\int_0^{\infty} T_S(E) \cdot f_S(E) \cdot dE - \int_0^{\infty} T_D(E) \cdot f_D(E) \cdot dE \right] \qquad (3.4)$$

avec les fonctions de distribution de Fermi-Dirac :

$$f_S(E) = \frac{1}{1+\exp\left(\frac{E-\left(E_{F,S}-eV_S\right)}{k_BT}\right)} \text{ et } f_D(E) = \frac{1}{1+\exp\left(\frac{E-\left(E_{F,D}-eV_D\right)}{k_BT}\right)} \quad (3.5)$$

où $E_{F,S}$ et $E_{F,D}$ sont les niveaux de Fermi des métaux de la source et du drain, respectivement. V_S et V_D sont les potentiels de la source et du drain, respectivement. k_B est la constante de Boltzmann.

Pour déterminer les coefficients de transmission, deux méthodes sont appliquées dans cette thèse.

- L'une est de résoudre l'équation de Schrödinger unidimensionnelle par l'approximation WKB [111] [112] [113]. Selon la thèse de M. Najari, la méthode WKB ne s'avère pas pertinente pour la modélisation compacte [114]. Par contre, dans le cadre de mes travaux de thèse, elle s'est avérée efficace comme référence de la solution numérique.
- L'autre est l'approche de la barrière Schottky effective [115]. La méthode de la SB effective simplifie le calcul du coefficient de transmission tunnel en lui donnant une valeur binaire. Par exemple, dans le cas du transport des électrons, si l'énergie de l'électron est inférieure à la hauteur de barrière Schottky effective, Φ_{SB}^{eff}, alors il ne peut traverser la barrière. I.e., le coefficient de transmission est nul. Sinon, le porteur est transmis et, le coefficient est égal à 1 comme dans le cas de l'effet thermoïonique. Si l'énergie des porteurs est supérieure à la hauteur de la barrière Schottky, Φ_{SB}, le transport se produit par effet thermoïonique.

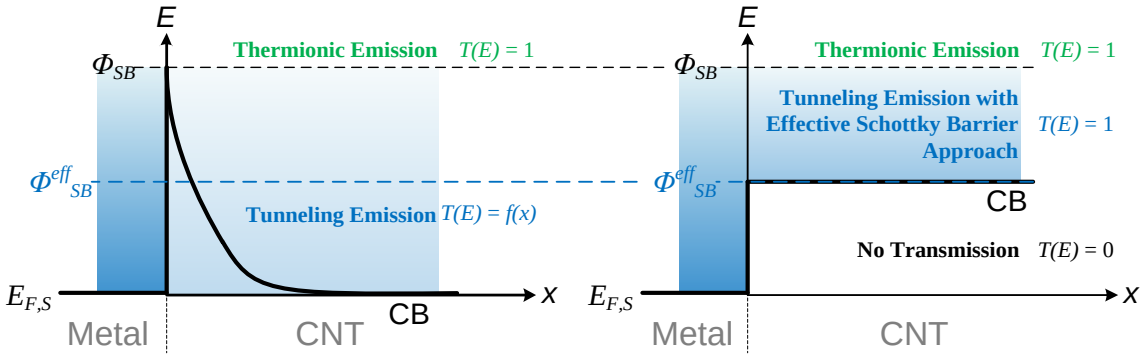


Figure 3.2 – Représentation schématique de la bande de conduction au environ de la jonction Schottky métal/nanotube. À gauche, représentation de type exponentiel pour le calcul de l'effet tunnel selon l'approche WKB. À droite, représentation simplifiée pour le calcul de l'effet tunnel selon l'approche barrière Schottky effective avec le coefficient, *T(E)* associé.

Ainsi, Φ_{SB}^{eff} est nécessairement inférieure à Φ_{SB} et devient la clé du calcul du coefficient de transmission. Elle s'écrit [115] :

$$\Phi_{SB}^{eff} = \left(\Phi_{SB} - eV\right)\cdot\exp\left(-d_{tunnel}/\lambda_{Schottky}\right) + eV \quad (3.6)$$

où V est le potentiel du bas de sous-bande d'énergie dans le canal du CNT. En associant ce potentiel avec la polarisation de la grille, l'équation devient :

$$\Phi_{SB_i}^{eff} = \left(\Phi_{SB_i} - \left(sbbd_i - eV_{CNT}\right)\right)\cdot\exp\left(-d_{tunnel}/\lambda_{Schottky}\right) + \left(sbbd_i - eV_{CNT}\right) \quad (3.7)$$

Le terme $sbbd_i - eV_{CNT}$ représente le minima de sous-bande polarisé par le potentiel V_{CNT}. Les paramètres d_{tunnel} et $\lambda_{Schottky}$ sont étudiés dans la section suivante. d_{tunnel} est appelé la distance tunnel et, $\lambda_{Schottky}$ est appelé la longueur caractéristique. V_{CNT} est le résultat de la polarisation de la grille couplée avec la charge dans le nanotube, donnée par [84] :

$$V_{CNT} = V_G - \frac{Q_{CNT}}{C_{OX}} \tag{3.8}$$

où V_G est la polarisation électrique de la grille, C_{OX} est la capacité de l'oxyde de grille. La quantité de charge dans le canal Q_{CNT} est calculée en tenant compte de l'influence de la SB dans les travaux de M. Najari et al. [97] [102].

Finalement, par l'approche de la SB effective, l'équation 3.4 est simplifiée comme :

$$I_{DS} = \frac{4e}{h}\sum_{1}^{nb_sbbd}\left[\int_{\Phi_{SB,S_i}^{eff}}^{\infty} f_S(E)\cdot dE - \int_{\Phi_{SB,D_i}^{eff}}^{\infty} f_D(E)\cdot dE\right] \tag{3.9}$$

avec Φ_{SB,S_i}^{eff} et Φ_{SB,D_i}^{eff}, les Φ_{SB}^{eff} calculées pour l'i^{ème} sous-bande de la source et du drain, respectivement.

3.1.2 Modélisation du courant de drain en fonction de la barrière Schottky effective

Dans la modélisation du CNTFET conventionnel et de l'OG-CNTFET, le calcul de la variation des potentiels V_S, V_D, V_G et V_{CNT} nécessite un potentiel (ou une énergie) de référence. Nous fixons le niveau de Fermi du canal du nanotube $E_{F,Carbon}$ au repos (sans polarisation) à 0 eV. Comme au repos, les niveaux de Fermi de la source et du drain sont alignés avec celui du canal, leur valeur sans polarisation vaut 0 eV. Donc eq. 3.5 devient :

$$f_S(E) = \frac{1}{1+\exp\left(\frac{E+eV_S}{k_BT}\right)} \text{ et } f_D(E) = \frac{1}{1+\exp\left(\frac{E+eV_D}{k_BT}\right)} \tag{3.10}$$

Ainsi, eq. 3.9 devient :

$$I_{DS} = \frac{4e}{h}\sum_{1}^{nb_sbbd}\left[\int_{\Phi_{SB,S_i}^{eff}}^{\infty} \frac{dE}{1+\exp\left(\frac{E+eV_S}{k_BT}\right)} - \int_{\Phi_{SB,D_i}^{eff}}^{\infty} \frac{dE}{1+\exp\left(\frac{E+eV_D}{k_BT}\right)}\right] \tag{3.11}$$

La primitive de cette équation peut s'écrire sous la forme de [Jeff07] :

$$\int \frac{dE}{1+\exp\left(\frac{E+eV}{k_BT}\right)} = k_BT\left[\frac{E+eV}{k_BT} - \ln\left(1+\exp\left(\frac{E+eV}{k_BT}\right)\right)\right] \tag{3.12}$$

En développant ce résultat, on obtient :

$$\int \frac{dE}{1+\exp\left(\frac{E+eV}{k_BT}\right)} = k_BT\left[1 - \ln\left(\exp\left(-\frac{E+eV}{k_BT}\right)\right)\right] \tag{3.13}$$

Donc l'intégrale du courant s'écrit finalement :

$$I_{DS} = \frac{4e}{h} k_B T \sum_{1}^{nb_sbbd} \left[\ln\left(1+\exp\left(\frac{\Phi_{SB,S_i}^{eff} + eV_S}{k_B T}\right)\right) - \ln\left(1+\exp\left(\frac{\Phi_{SB,D_i}^{eff} + eV_D}{k_B T}\right)\right)\right] \quad (3.14)$$

Ce calcul du courant décrit le transport des électrons pour un transistor du type N. La barrière effective Φ_{SB,S_i}^{eff} adapte pour chaque sous-bande de la bande de conduction. Pour décrire le transport des trous du p-CNTFET, un signe négatif doit être ajouté devant tous les termes variables d'énergie.

L'évaluation de la charge Q_{CNT} est similaire au calcul développé pour la charge du canal dans le SB-CNTFET. Dans le cas du SB-CNTFET, le transport est ambipolaire [97] [102] et s'effectue sous la forme d'une somme en deux parties, l'une pour les électrons et l'autre pour les trous. Dans le cas du p- ou n-CNTFET, comme le transport est unipolaire, seuls les trous ou les électrons sont pris en compte.

3.2 Méthode de calibration des paramètres de la barrière Schottky implémentée dans le modèle

3.2.1 Calibration de la longueur caractéristique de la barrière Schottky, $\lambda_{Schottky}$

La calibration de la longueur caractéristique $\lambda_{Schottky}$ est issue d'une recherche bibliographique puis d'une comparaison avec les résultats de la simulation Monte-Carlo. Dans eq. 3.6, le paramètre $\lambda_{Schottky}$ représente la longueur caractéristique (*screening length*) de la barrière Schottky. La figure 3.3 la localise à l'interface du contact métal/semi-conducteur et de la partie constante de la bande de valence.

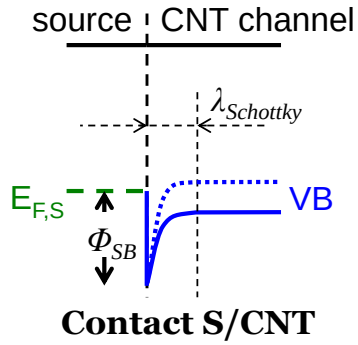


Figure 3.3 – Profil de la bande d'énergie de la barrière Schottky (sous deux polarisations de canal) au contact source-nanotube montrant la longueur caractéristique $\lambda_{Schottky}$.

Pour le cas d'une grille planar, elle s'écrit en utilisant la formule pour le MOSFET planar sur SOI [115] [116] :

$$\lambda_{Schottky} = \sqrt{\frac{\varepsilon_{CNT}}{\varepsilon_{OX}} d_{CNT} t_{OX}} \qquad (3.15)$$

où ε_{CNT} et ε_{OX} sont les permittivités relatives du nanotube et de l'oxyde de grille, respectivement. d_{CNT} est le diamètre du nanotube. t_{OX} est l'épaisseur de l'oxyde. La permittivité du CNT fait toujours actuellement l'objet d'investigations. Elle a été confirmée comme supérieure à 4 [117] pour un nanotube (17, 0) avec une longueur quelconque. Elle a été calculée par l'approche de la liaison forte (*tight-binding*) dans une gamme comprise entre 4,2 et 5,3 pour les CNTs avec un diamètre inférieur à 4 nm [118]. Compte tenu de la gamme d'incertitude de la permittivité des nanotubes de carbone et de la restriction aux diamètres faisant l'objet de ces travaux de thèse, nous avons estimé une valeur moyenne de la constante diélectrique égal à 4,6 pour des diamètres allant de 0.8 à 2 nm. Cette valeur est en accord avec la constante calculée par la méthode B3LYP [119]. À partir de cette valeur, nous avons mené une comparaison avec des résultats de la simulation Monte-Carlo. La configuration du contact Schottky est celle d'un nanotube de diamètre de 1,4 nm sur un oxyde de grille SiO_2 de 10 nm (ε_r = 3,9). En utilisant eq. 3.15, la longueur caractéristique $\lambda_{Schottky}$ est calculée égale à 4 nm. D'après la figure 3.4, issue du travail de H. N. Nguyen [120], la valeur de 4 nm pour $\lambda_{Schottky}$ semble être une bonne estimation.

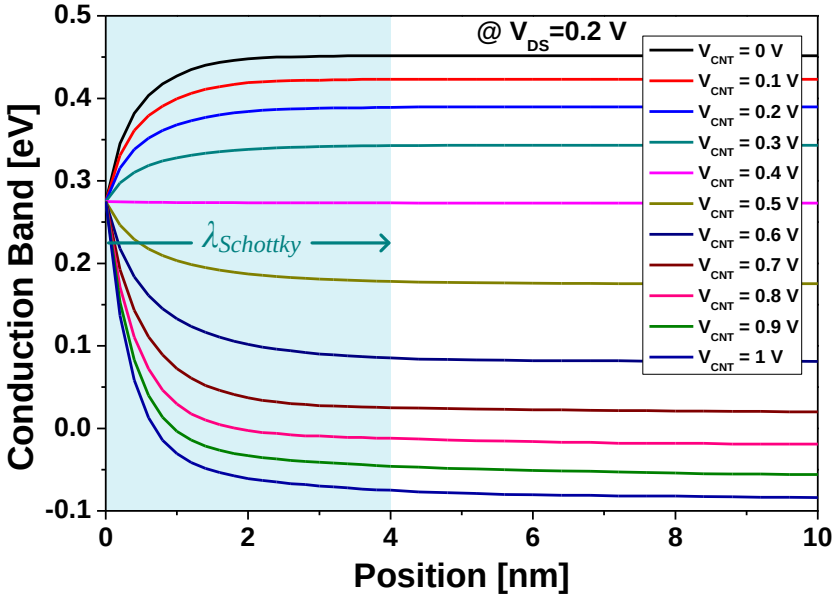


Figure 3.4 – Résultat de la simulation des profils de la bande de conduction sous différentes polarisations du canal pour une barrière Schottky initiale (sans polarisation) de 0,275 eV (contribution de Dr. Huu Nha Nguyen).

3.2.2 Calibration de "la distance tunnel"

La calibration de la distance tunnel, d_{tunnel} est issue d'une étude comparative entre une solution analytique du courant de la jonction Schottky (thermoïonique plus tunnel) et l'approximation WKB. Le paramètre d_{tunnel} définit la hauteur effective de la barrière pour laquelle l'énergie des porteurs correspond à un coefficient de transmission simplifié de valeur unitaire (figure 3.5).

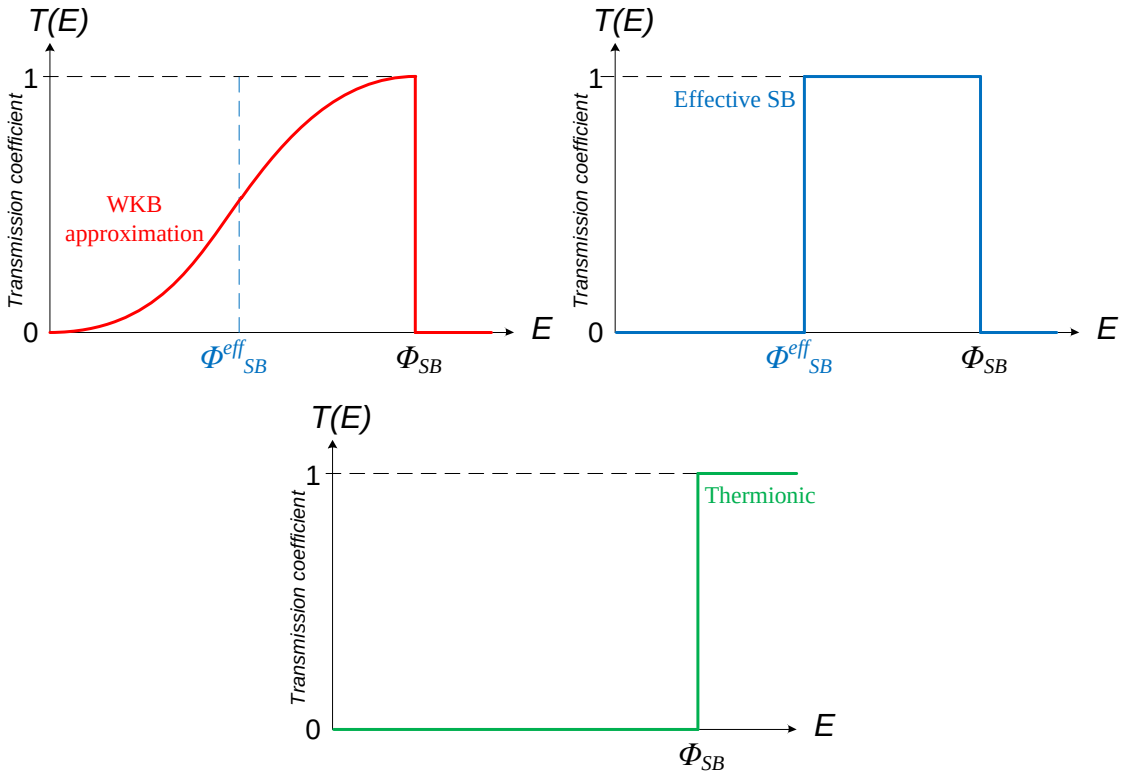


Figure 3.5 – Principe de la comparaison entre le coefficient de transmission tunnel calculé par WKB (en rouge) et celui calculé par SB effective (en bleu).
Coefficient de transmission thermoïonique (en vert)

3.2.2.1 *Calcul du coefficient de transmission par l'approximation WKB*

Une méthode pour calculer du coefficient de transmission est l'approximation de Wentzel-Kramers-Brillouin (WKB) qui permet de résoudre l'équation de Schrödinger de façon semi-classique. Lorsqu'une particule traverse une barrière, l'équation de Schrödinger unidimensionnelle indépendante du temps peut s'écrire :

$$-\frac{\hbar^2}{2m^*}\frac{\partial^2}{\partial x^2}\Psi(x)+\big(W(x)-E\big)\Psi(x)=0 \qquad (3.16)$$

où m^* et E sont la masse effective et l'énergie du porteur, respectivement. $W(x)$ est le profil de la barrière. La fonction d'onde $\Psi(x)$ est notée par :

$$\Psi(x)=R(x)\left(\pm i\frac{S(x)}{\hbar}\right) \text{ avec } S(x)=2m^*\sqrt{E-W(x)} \qquad (3.17)$$

En remplace eq. 3.17 dans eq. 3.16, on peut développer sa partie réelle :

$$\frac{1}{R(x)}\frac{\partial^2 R(x)}{\partial x^2}-\frac{1}{\hbar^2}\left(\frac{\partial S(x)}{\partial x}\right)^2+\frac{2m^*\big(E-W(x)\big)}{\hbar^2}=0 \qquad (3.18)$$

En égalant les termes imaginaires (comportant la constante de Planck), on obtient :

$$S(x)=\int\sqrt{2m^*\big(E-W(x)\big)}dx \qquad (3.19)$$

Donc, eq. 3.17 devient :

$$\Psi(x) = R(x)\left(\pm i \frac{\int \sqrt{2m^*(E - W(x))}dx}{\hbar} \right) \tag{3.20}$$

Si on considère que la barrière se situe entre les points x_1 et x_2 avec x_2 supérieur à x_1, l'onde incidente Ψ_1 et l'onde transmise Ψ_2 s'écrivent :

$$\begin{aligned} \Psi_1(x) &= R(x)\exp\left(\frac{i}{\hbar} \int_{-\infty}^{x_1} \sqrt{2m^*(E - W(x'))}dx' \right) \\ \Psi_2(x) &= R(x)\exp\left(\frac{i}{\hbar} \int_{-\infty}^{x_2} \sqrt{2m^*(E - W(x'))}dx' \right) \end{aligned} \tag{3.21}$$

La fonction de transmission est proportionnelle au rapport du module entre l'onde transmise et celle incidente. Elle est donnée par :

$$T(E) = \left| \frac{\Psi_2(x)}{\Psi_1(x)} \right| = \left| \exp\left(\frac{i}{\hbar} \int_{x_1}^{x_2} \sqrt{2m^*(E - W(x'))}dx' \right) \right|^2 \tag{3.22}$$

Finalement, le coefficient de transmission s'écrit :

$$T(E) = \exp\left(-\frac{2}{\hbar} \int_{x_1}^{x_2} \sqrt{2m^*(W(x') - E)}dx' \right) \tag{3.23}$$

avec la condition traduisant que la variation de la barrière de potentiel est suffisamment faible [113] : $m^*\hbar \frac{dW(x)}{dx} \ll \sqrt{\left|2m^*(W(x) - E)\right|^3}$.

Dans le cas général, la barrière Schottky a une forme approximative exponentielle [121] présentée dans la figure 3.6. Son profil en fonction de la distance suivant l'axe de nanotube *W(x)* peut s'écrire :

$$W(x) = \Phi_{SB} - eV_{CNT}\left(1 - e^{-2x/L}\right) \tag{3.24}$$

où L est la longueur du canal en la supposant identique que celle de la grille L_G dans le cas du CNTFET.

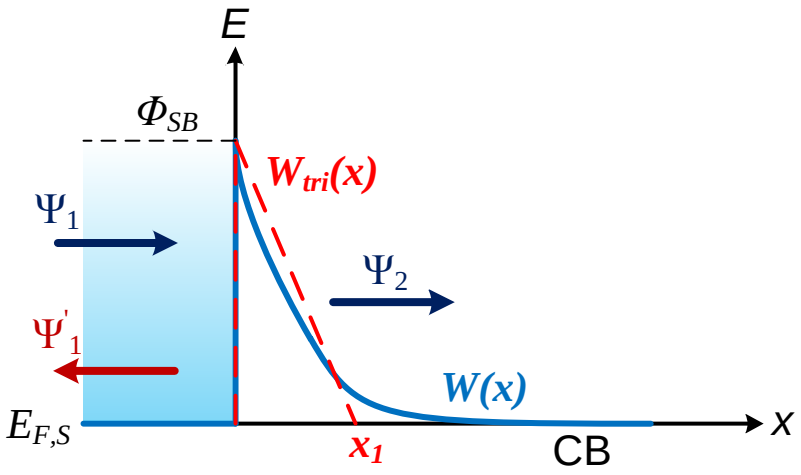


Figure 3.6 – Approximation triangulaire dans la bande de conduction (CB) par rapport au profil exponentiel Schottky avec l'onde incidente Ψ_1, l'onde réfléchie Ψ'_1 et l'onde transmise Ψ_2.

En intégrant eq. 3.24 dans la fonction de transmission eq. 3.23, l'intégrale ne donne pas de solution analytique. C'est pourquoi, une approximation [122] [123] du profil de la barrière est proposée sous une forme triangulaire. Elle est représentée en traits rouges dans fig. 3.6. Grâce à cette approximation, la variation de la forme de la barrière devient linéaire. Elle peut s'écrire sous la forme proposée par Fowler-Nordheim [124] :

$$W_{tri}(x) = \Phi_{SB} - eE_{elec}x \tag{3.25}$$

avec E_{elec} est le champ électrique dans la jonction tunnel noté :

$$E_{elec} = \frac{\Phi_{SB}}{e \cdot t_{OX}} \tag{3.26}$$

On remplace eq. 3.25 dans la fonction 3.23. Le coefficient de transmission devient alors :

$$T(E) = \exp\left(-\frac{2}{\hbar} \int_0^{x_1} \sqrt{2m^*(\Phi_{SB} - eE_{elec}x - E)}dx \right) \tag{3.27}$$

3.2.2.2 Comparaison entre l'approximation WKB et l'approche SB effective

Pour comparer l'approximation WKB et l'approche SB effective, la référence énergétique doit être identique pour établir les relations entre les différentes énergies et les différents potentiels. La figure 3.7 décrit l'évolution du schéma de bandes d'énergie dans le canal selon la polarisation. Dans cet exemple, la figure 3.7b présente l'évolution du schéma de bandes dans le cas d'une polarisation du canal, V_{CNT} positive. Dans ce cas, l'énergie du niveau de Fermi vaut $-eV_{CNT}$ par rapport à sa valeur lorsque V_{CNT} = 0 V. De cette façon, l'énergie du bas de sous-bande de conduction est égale à *sbbd*–eV_{CNT} et –*sbbd*–eV_{CNT} pour le haut de sous-bande de valence.

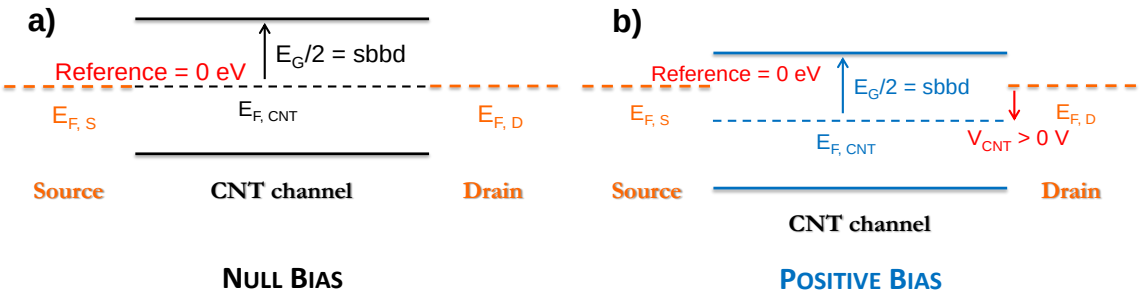


Figure 3.7 – Bilan de la référence énergétique dans le diagramme de bandes. a) Le canal n'est pas polarisé. b) Le canal est polarisé positivement. Dans les deux cas, V_{DS} est nul.

Selon ces références d'énergie, dans le cas de la figure 3.7, la transmission par effet tunnel a lieu si l'énergie de porteurs est comprise entre Φ_{SB} et le bas de sous-bande de conduction tant que le bas de sous-bande reste inférieur à Φ_{SB}. C'est-à-dire que l'intervalle énergétique de la transmission tunnel est entre $sbbd–eV_{CNT}$ et $\Phi_{SB}–(sbbd–eV_{CNT})$. Par ailleurs, on suppose que la largeur (ou l'épaisseur) de la barrière triangulaire x_1 (fig. 3.6) est égale à $\lambda_{Schottky}$. De plus, d'après [125], en première approximation, x_1 est égale à l'épaisseur de l'oxyde de grille. Alors, l'équation du champ électrique 3.26 devient :

$$\Phi_{SB} - E = eE_{elec}t_{OX} \text{ d'où } \Phi_{SB} - \left(sbbd + eV_{CNT}\right) = eE_{elec}\lambda_{Schottky} \qquad (3.28)$$

Ainsi, selon l'intégrale de l'équation 3.27, le coefficient de transmission par approximation WKB s'écrit :

$$T(E) = \exp\left(-\frac{4\sqrt{2m^*}}{3\hbar eE_{elec}} \left(\Phi_{SB} - E\right)^{\frac{3}{2}} \right) \qquad (3.29)$$

Dans l'approche SB effective, la transmission tunnel a lieu lorsque l'énergie des électrons est comprise entre Φ^{eff}_{SB} et $\Phi_{SB}–(sbbd–eV_{CNT})$. C'est-à-dire que le coefficient de transmission est égal à 1 et, entre $sbbd–eV_{CNT}$ et Φ^{eff}_{SB}, le coefficient de transmission est nul ailleurs. Or, puisque dans les deux cas, le nombre de porteurs transmis est le même et que la distribution de Fermi est identique, l'évolution du coefficient de transmission selon la polarisation du canal doit d'être similaire dans le cas de WKB et celui de SB effective.

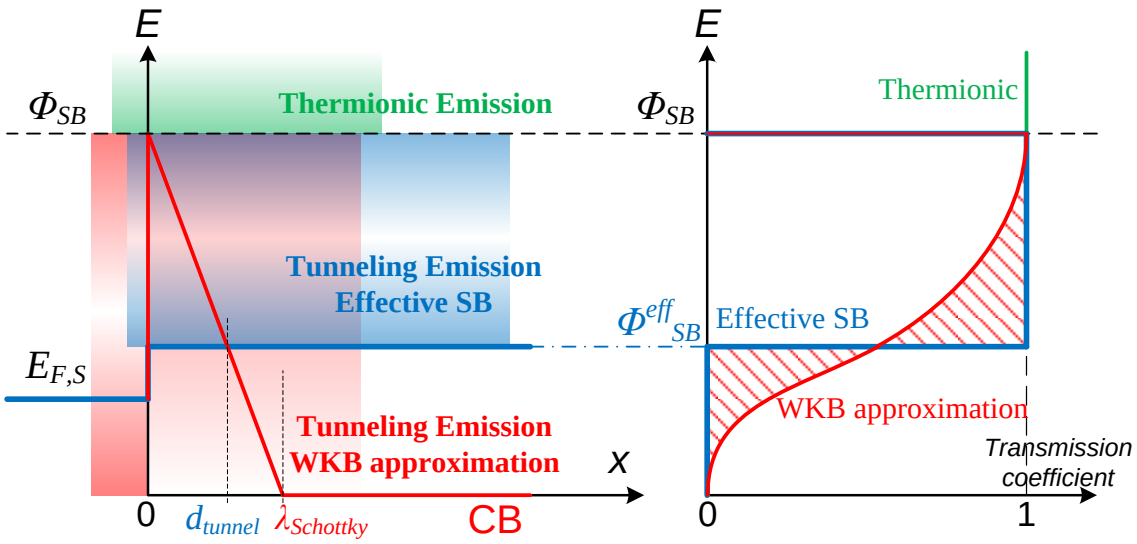


Figure 3.8– Bilan des transmissions par l'effet tunnel et par l'effet thermoïonique (en vert) dans l'approche de la barrière Schottky effective (en bleue) et l'approximation WKB (en rouge) en associant leurs fonctions de transmission.

Dans fig. 3.8, seule la SB principale associé à la première sous-bande de la bande de conduction est représentée. Ce principe est applicable à toutes les autres sous-bandes. Dans ce cas, l'approche SB effective calcule le même courant tunnel que celui de WKB. Si bien que, du point de vue de l'intégrale, il faut que l'aire du produit Fermi × Transmission soit égale à celle de WKB. C'est-à-dire que la partie inférieure ombrée (fig. 3.8) de WKB soit égale à la partie supérieure ombrée. Ces deux parties sont séparées par Φ^{eff}_{SB}. Dans ce cas, la valeur de Φ^{eff}_{SB} correspond, dans l'espace des distances (x), au paramètre d_{tunnel}.

Les courants de drain (thermoïonique et tunnel) sont tous calculés en utilisant la formule de Landauer. Le courant de référence obtenu par l'approximation WKB se décompose en deux gammes principales selon l'énergie des porteurs. En comparaison, celui obtenu par l'approche SB effective comporte deux gammes principales différentes selon l'énergie de porteurs. Pour donner une comparaison directe, nous séparons ces gammes d'énergie en quatre (y compris le cas de thermoïonique) : elles sont classées dans le tableau 3.1.

Gamme de l'énergie	Méthode de calcul	Type de la transmission	Coefficient de transmission
$]-\infty, sbbd-eV_{CNT}[$	-	Pas de transmission	0
$[sbbd-eV_{CNT}, \Phi^{eff}_{SB}[$	WKB	Tunnel	Exponentiel
	SB effective	Pas de transmission	0
$[\Phi^{eff}_{SB}, \Phi_{SB}-(sbbd-eV_{CNT})[$	WKB	Tunnel	Exponentiel
	SB effective		1
$[\Phi_{SB}-(sbbd-eV_{CNT}), +\infty[$	-	Thermoïonique	1

Table 3.1– Comparaison de la transmission selon l'énergie du porteur pour le calcul du courant.

À partir de cette méthode de comparaison, nous pouvons ensuite déterminer le paramètre d_{tunnel} en fonction de la hauteur de barrière Φ_{SB} et avec pour référence le courant calculé par l'approximation WKB.

3.2.2.3 Calcul du courant de drain paramétré par la hauteur de la barrière Schottky et calibration de dtunnel

Selon la référence [115], on sait que la distance tunnel d_{tunnel} dépend de la hauteur de la barrière Schottky et de la température. De plus, elle est proportionnelle à l'inverse de la racine carrée de la masse effective du porteur [115]. Mais la relation entre eux n'a pas été déterminée. Pour notre étude, la dépendance thermique de d_{tunnel} n'est pas le sujet et, elle est très probablement présente par la dépendance thermique de la masse effective du porteur. Par conséquent, nous supposons que d_{tunnel} est une fonction de Φ_{SB} et paramétrée par la masse effective du porteur qui s'écrit comme :

$$d_{tunnel} = f(\Phi_{SB}) \Big/ \sqrt{m^*} \tag{3.30}$$

Malheureusement, la masse effective de l'électron est connue sous forme analytique uniquement pour les SWNTs zigzag (avec un diamètre inférieur à 2 nm) [126] [127]. Ces valeurs s'écrivent, pour les bas de sous-bandes, en tenant compte du coefficient de non-parabolicité dans les équations suivantes.

- Pour la première sous-bande :

$$\begin{aligned} E_1^m(n) &= \frac{\pi V_{pp\pi}}{\sqrt{3}n}\ , \\ m_1^*(n) &= \frac{3m_e}{nV_{pp\pi}}\left(1-0.0044n+\frac{\gcd(n+1,3)-\gcd(n-1,3)}{n}\right), \\ \alpha_1(n) &= \frac{3}{2V_{pp\pi}}(0.3n-1) \end{aligned} \tag{3.31}$$

- Pour la deuxième sous-bande :

$$\begin{aligned} E_2^m(n) &= 2E_1^m(n)\left(1+\frac{\gcd(n-1,3)-\gcd(n+1,3)}{3n}\right), \\ m_2^*(n) &= m_1^*(n)\left\{\frac{E_2^m(n)}{E_1^m(n)}+\frac{5}{n}\left[\frac{E_2^m(n)}{E_1^m(n)}(\gcd(n-1,3)-1)-(\gcd(n+1,3)-1)\right]\right\}, \\ \alpha_2(n) &= \frac{3}{2V_{pp\pi}}(0.2n-1) \end{aligned} \tag{3.32}$$

- Pour la troisième sous-bande :

$$\begin{aligned} E_3^m(n) &= 4E_1^m(n)\left(1+\frac{1+2\gcd(n+1,3)-3\gcd(n-1,3)}{4n}\right), \\ m_3^*(n) &= m_1^*(n)\left\{\frac{E_3^m(n)}{E_1^m(n)}+\frac{5}{n}\left[\frac{E_3^m(n)}{E_1^m(n)}(\gcd(n+1,3)-1)-(\gcd(n-1,3)-1)\right]\right\}, \\ \alpha_3(n) &= \frac{3n^2}{300V_{pp\pi}} \end{aligned} \tag{3.33}$$

où les $E^m(n)$, $m^*(n)$ et $\alpha(n)$ sont les bas de sous-bande, les masses effective dans chaque sous-bande et les coefficients de la non-parabolicité de chaque sous-bande, respectivement. L'entier n est pour un nanotube zigzag (n, 0), m_e est la masse de l'électron. La fonction gcd est le plus grand diviseur commun entre deux entiers.

Dans l'étude de la calibration de d_{tunnel}, le groupe des équations 3.31-3.33 est utilisée. Ensuite, nous avons choisi la gamme de diamètre des nanotubes entre 0,8 et 2 nm correspondant une gamme de bande interdite allant de 0,4 eV à 1,2 eV. Du fait de la limitation des calculs de la masse effective, seuls douze SWNTs zigzag semi-conducteurs (10, 0), (11, 0), (13, 0), (14, 0), (16, 0), (17, 0), (19, 0), (20, 0), (22, 0), (23, 0), (25, 0) et (26, 0) peuvent être étudiés.

Dans l'étude préliminaire de la calibration, on utilise le CNT (19, 0). Ce nanotube a une Φ_{SB} de 70 meV (valeur moyenne réaliste) avec le contact du métal palladium. Une seule jonction Schottky est étudiée en configuration diode Schottky. Le niveau de Fermi du métal est fixé à 0 eV. On fait varier la polarisation du niveau de Fermi du nanotube de –1 eV à 2 eV pour simuler la barrière Schottky avec une transparence nulle jusqu'à totale. L'énergie de l'électron varie entre $\pm$2 eV. Nous avons vérifié que l'intégrale du courant tend vers $\pm\infty$. Puisque quand l'énergie du porteur tend vers $-\infty$, aucune transmission n'est possible, et quand l'énergie du porteur tend vers $+\infty$, la fonction de Fermi tend vers zéro. Ainsi, la gamme de l'énergie entre $\pm$2 eV peut représenter la borne de l'intégrale du courant de Landauer.

Par ailleurs, la variable Φ_{SB} varie de 0 meV à 700 meV (cas limite irréaliste). Le pas de variation n'est pas constant, il est égale à 50 meV à partir de 100 meV. Mais Φ_{SB} est égale à 0, 20, 40, 70 meV dans la gamme inférieure à 100 meV, puisque les faibles barrières présentent des variations non-monotones (dérivée secondaire ou troisième d'eq. 3.6), alors que les fortes barrières présentent des variations convergentes.

Le courant de référence WKB est paramétré par $\lambda_{Schottky}$ selon la variation de la chiralité. Son calcul est présenté dans l'annexe 1 (fichier lambda_SB sous Maple). Nous avons fait varier le paramètre d_{tunnel} dans le calcul du courant de SB effective. Les deux courants sont intégrés de manière numérique sous IC-CAP. Leur comparaison est présentée dans les figures 3.9 et 3.10.

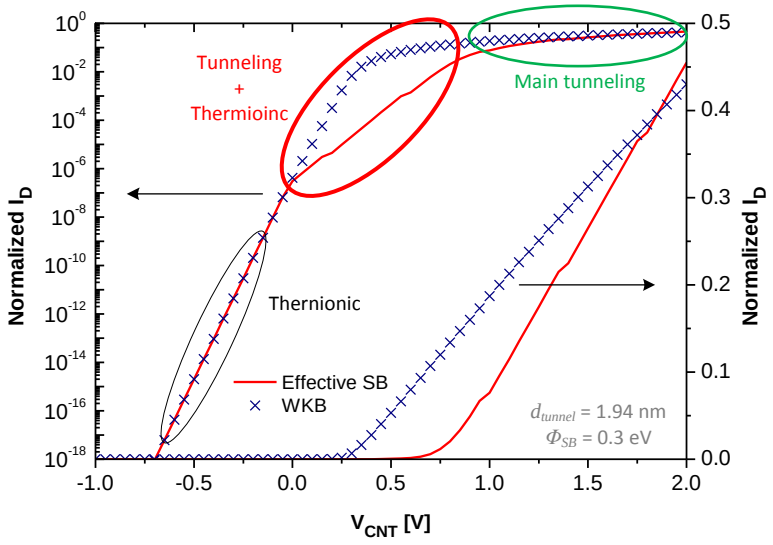


Figure 3.9 – Comparaison entre le courant de WKB (symboles) et le courant issu de la méthode SB effective (traits continus). Les résultats sont montrés pour une échelle linéaire et une échelle logarithmique. On note une bonne cohérence des deux résultats aux fortes polarisations (supérieures à 1 V) correspondant à l'addition de l'émission thermoïonique et de l'émission tunnel. Φ_{SB} est égale à 0,3 eV et d_{tunnel} est égale à 1,94 nm.

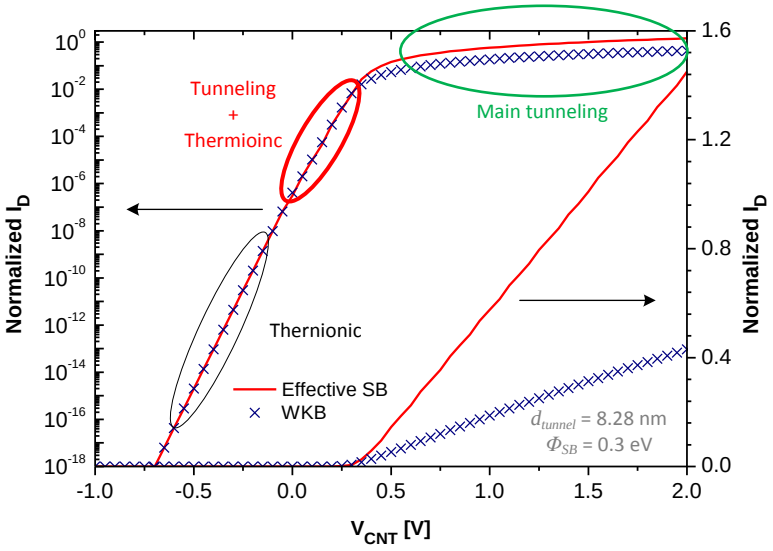


Figure 3.10 – Comparaison entre le courant de WKB (symboles) et le courant issu de la méthode SB effective (traits continus). Les résultats sont montrés pour une échelle linéaire et une échelle logarithmique. On note une parfaite cohérence aux faibles polarisations (entre 0 et 0,5 V) pour le résultat de l'émission tunnel. Φ_{SB} est égale à 0,3 eV et d_{tunnel} est égale à 8,28 nm.

Les figures 3.9 et 3.10 montrent un bon accord partiel selon les valeurs de d_{tunnel}, 1,94 nm et 8,28 nm respectivement. Dans les deux cas, les courants sont identiques pour les polarisations négatives pour lesquelles seul l'effet thermoïonique a lieu avec une valeur de la fonction de Fermi très faible.

La figure 3.9 présente un bon accord pour les fortes polarisations (supérieures à 1 V) pour lesquelles le courant comporte la contribution du courant de tunnel, mais aussi une partie non-négligeable du courant thermoïonique. Par contre, le courant de la SB effective est beaucoup plus faible que celui de WKB pour les faibles polarisations (entre 0 et 0,5 V) pour lesquelles la contribution de l'effet tunnel et celle de l'effet thermoïonique interviennent de façon quasi similaire. Par conséquent, le but de l'approche SB effective n'est que partiellement atteint.

La figure 3.10 présente un parfait accord pour les faibles polarisations. Dans ce cas, le courant tunnel de la SB effective est cohérent avec celui de WKB. Cette étude est réalisée avec une Φ_{SB} de 300 meV. Le même bon accord est trouvé pour les autres valeurs de la hauteur de la barrière Schottky. Cela montre l'efficacité de la méthode de la calibration d_{tunnel} pour les faibles polarisations de canal. Nous avons reporté les valeurs de d_{tunnel} en fonction Φ_{SB} dans la figure 3.11. Ensuite, une solution analytique comportementale a été déterminée par le logiciel "Origin 8". Cette fonction numérique est validée sur l'intervalle Φ_{SB} de 0 à 0,7 eV pour le nanotube (19, 0) et s'écrit :

$$d_{tunnel}(\Phi_{SB})\big|_{(19,0)} = 10^{-9}\left[10.41183 - 5.83131\exp\left(-\frac{\Phi_{SB}}{0.30478}\right)\right] \tag{3.34}$$

En remplaçant eq. 3.34 dans eq. 3.30, une fonction générale pour les SWNTs zigzag de d_{tunnel} est déduite :

$$d_{tunnel}(\Phi_{SB}) = 10^{-9}\left[10.41183 - 5.83131\exp\left(-\frac{\Phi_{SB}}{0.30478}\right)\right]\sqrt{\frac{m_1^*(19)}{m_1^{*'}(n)}} \tag{3.35}$$

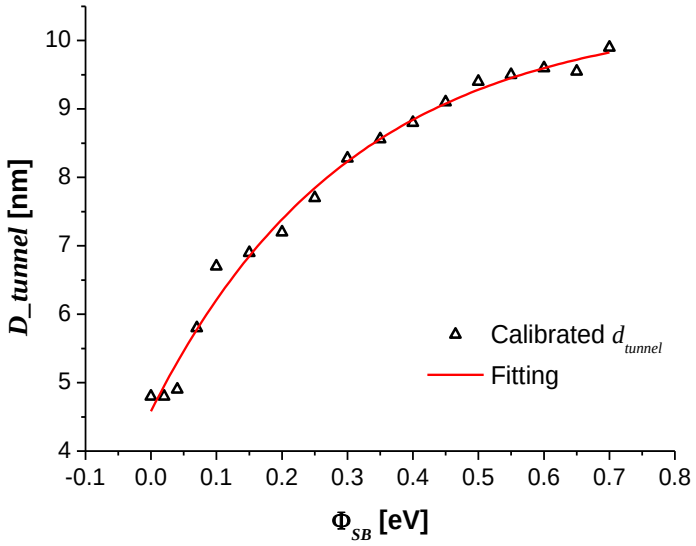


Figure 3.11 – La calibration de la longueur de tunnel en fonction de la hauteur de la barrière Schottky et solution analytique comportementale.

Pour résoudre le courant trop important de la SB effective sous fortes polarisations, il faut revenir sur le principe de cette approche. La méthode est validée pour les faibles polarisations de grille ou dans le régime sous-seuil [115]. Nous devons donc adapter cette approche à une plus large gamme de polarisations pour les transistors fonctionnels.

3.2.2.4 *Adaptation de la méthode SB effective dans toute la gamme de polarisation du CNTFET*

Pour comprendre l'origine du courant trop important calculé par la méthode SB effective, il est nécessaire d'analyser le calcul du coefficient de transmission, *T(E)*. Les résultats de la simulation de *T(E)* présentés dans la figure 3.12 sont paramétrés par la polarisation du canal du nanotube. La gamme de polarisation du canal du nanotube, V_{CNT} va de -1 V à 2 V. Notons que ces simulations incluent le calcul du coefficient de l'émission thermoïonique.

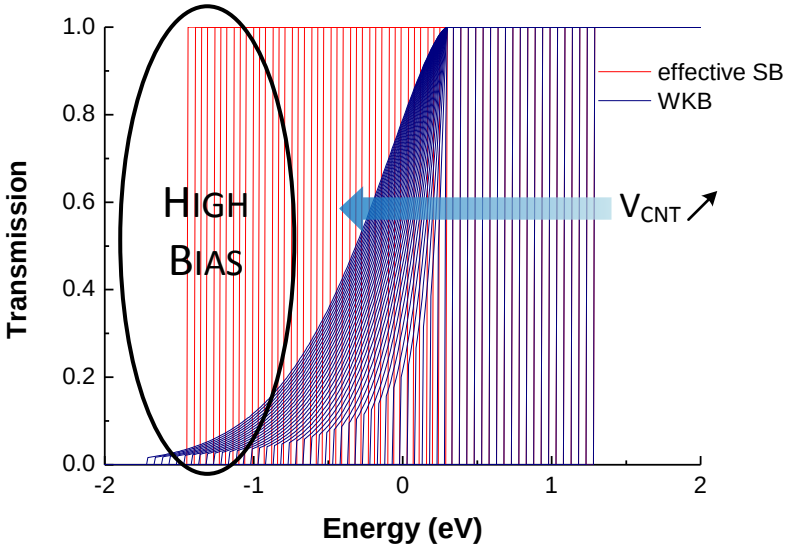


Figure 3.12 – Simulation des coefficients de transmission calculés par la méthode SB effective (rouge) et par la méthode WKB (bleu) paramétrés en polarisation du canal, V_{CNT} allant de -1 V à 2 V. . Φ_{SB} est égale à 0,3 eV et d_{tunnel} est égale à 8,28 nm.

La figure 3.12 montre que, pour la méthode SB effective, les valeurs de Φ^{eff}_{SB} ne sont pas correctes aux fortes polarisations (voir fig. 3.8). Cette analyse explique la surestimation du courant de drain comparée à celle obtenue par la méthode WKB (voir fig. 3.10). Deux possibilités peuvent expliquer ce résultat.

- La première possibilité est un calcul de d_{tunnel} surestimé aux fortes polarisations. Ce qui implique une sous-estimation de la valeur de Φ^{eff}_{SB} et donc un courant trop élevé (voir fig. 3.8). Mais cela est contradictoire avec l'hypothèse avérée que d_{tunnel} soit dépendante de la masse effective de porteur, m^* et de la hauteur de la barrière Φ_{SB}.
- La deuxième possibilité est que le calcul de la valeur de Φ^{eff}_{SB} n'est plus adapté dans la gamme de fortes polarisations du canal. C'est cette deuxième possibilité sur laquelle nous avons travaillé.

On observe que la surestimation du courant apparait pour des polarisations supérieures à un seuil de potentiel (voir fig. 3.10). Ce seuil correspond à la valeur du bas de la sous-bande. Ainsi, le calcul de Φ^{eff}_{SB} pour les fortes polarisations doit être corrigé à partir de la valeur de *sbbd*. Par ailleurs, dans un souci de simplicité, nous privilégions un facteur correctif ne dépendant que des seuls paramètres Φ_{SB} et m^*. De plus, pour faciliter la convergence du calcul, ce facteur correctif doit présenter une variation proche de d_{tunnel}. Finalement, nous avons

calibré le facteur correctif (sans unité), $factor^{eff}_{SB}$ en utilisant la même méthode que d_{tunnel} présenté fig. 3.13. Il s'écrit :

$$factor^{eff}_{SB}(\Phi_{SB}) = \left[1.37867 + 1.55024\exp\left(-\frac{\Phi_{SB}}{0.15228}\right)\right]\left(\frac{m_1^*(19)}{m_1^{*'}(n)}\right)^{\frac{1}{3}} \tag{3.36}$$

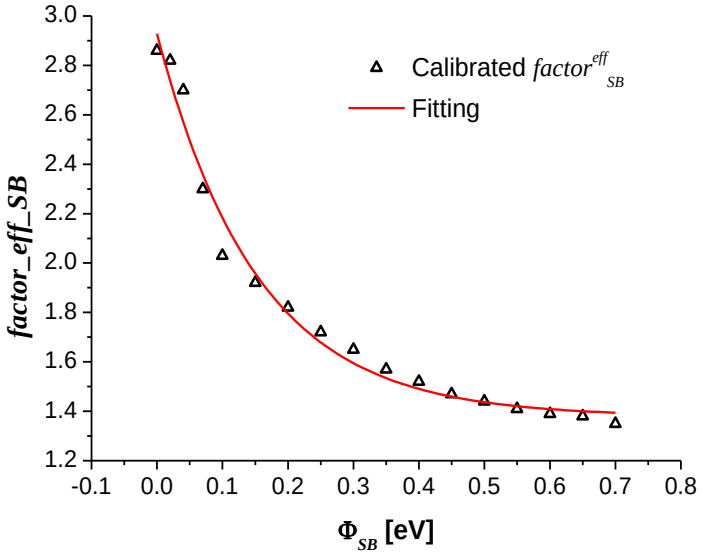


Figure 3.13 – La calibration du facteur correctif en fonction de la hauteur de la barrière Schottky et solution analytique comportementale.

La barrière Schottky effective est déduite en intégrant le facteur correctif dans eq. 3.7 via une fonction de lissage :

$$\Phi^{eff}_{SB} = \left\{ \begin{array}{l} \left(\Phi_{SB} - e\left(sbbd - V_{CNT}\right)\right)\cdot\exp\left(-d_{tunnel}\Big/\lambda_{Schottky}\right) + e\left(sbbd - V_{CNT}\right) \\ + \dfrac{V_{CNT} - sbbd\sqrt{factor^{eff}_{SB}(\Phi_{SB})}}{factor^{eff}_{SB}(\Phi_{SB})}\left(1 - \dfrac{1}{1 + e\dfrac{V_{CNT} - sbbd}{k_B T}}\right) \end{array} \right\} \tag{3.37}$$

Dans eq.3.37, la fonction de lissage dépend du potentiel du canal est correspond au terme :

$$smoothing(V_{CNT}) = 1 - \frac{1}{1 + e\dfrac{V_{CNT} - sbbd}{k_B T}} \tag{3.38}$$

Le coefficient de transmission présenté fig. 3.14 est basée sur la nouvelle approche SB effective. On observe que les valeurs de Φ^{eff}_{SB} sont placées à l'endroit correct pour obtenir un bon accord entre les deux approches. Ainsi une très bonne cohérence est observée entre les résultats de simulation du courant de drain calculé selon les deux approches présentée fig. 3.15.

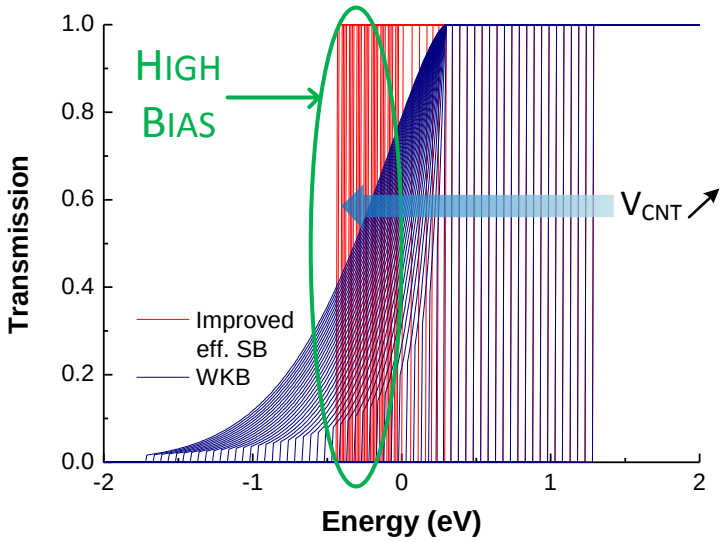


Figure 3.14 –Apres facteur correctif, simulation des coefficients de transmission calculés par la méthode SB effective (rouge) et par la méthode WKB (bleu) paramétrés en polarisation du canal, V_{CNT} allant de -1 V à 2 V. Φ_{SB} est égale à 0,3 eV et d_{tunnel} est égale à 8,28 nm.

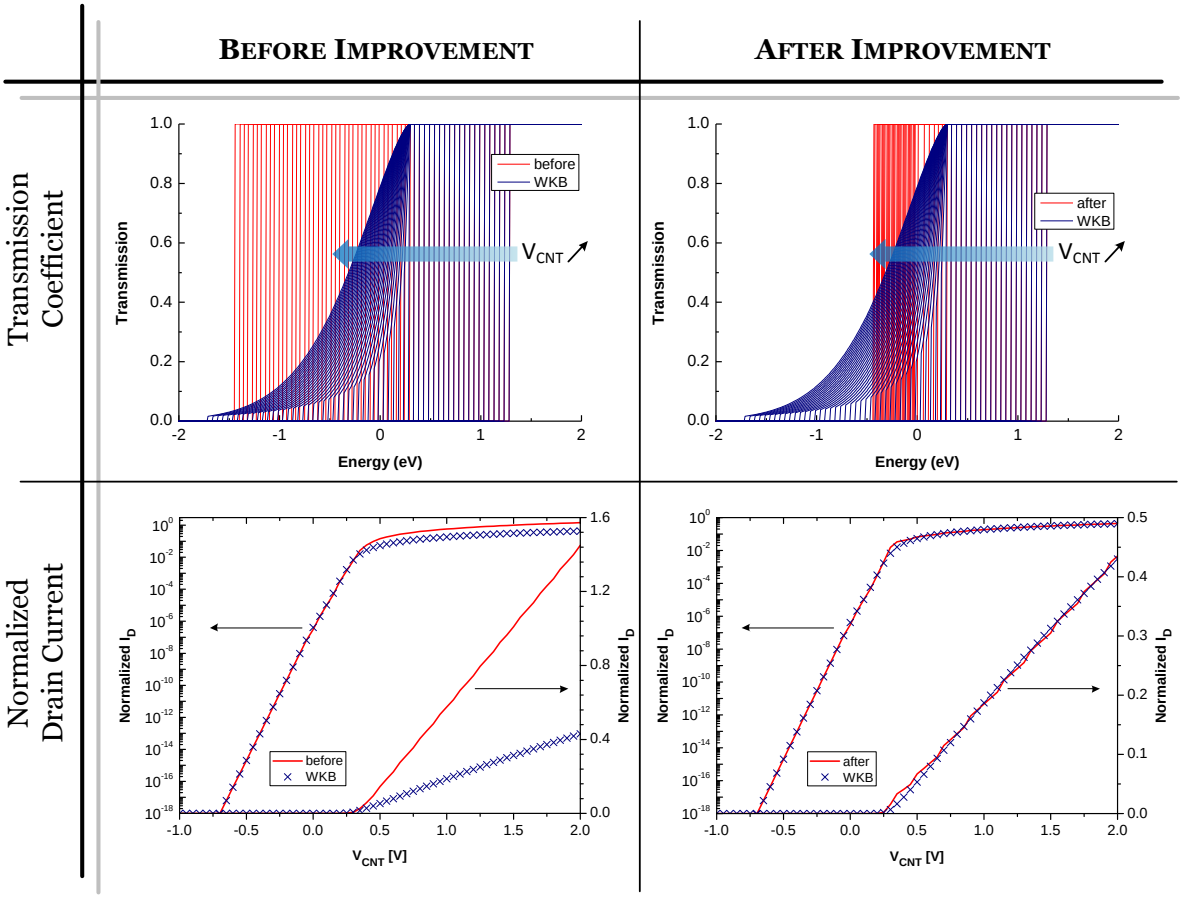


Figure 3.15 – Bilan des comparaisons des fonctions de transmission (première ligne) et des courants (deuxième ligne) simulées par les méthodes de WKB (en bleu) et barrière Schottky effective (en rouge) avant (colonne gauche) et après (colonne droite) l'adaptation pour la gamme des fortes polarisations. Φ_{SB} est égale à 0,3 eV et d_{tunnel} est égale à 8,28 nm.

Cette nouvelle approche est vérifiée pour les nanotubes (10, 0), (13, 0), (14, 0), (23, 0) et (25, 0) en calculant l'erreur sur le courant par rapport la référence WKB. Sauf pour le cas du (10, 0) dont l'erreur moyenne est proche de 15%, pour toutes les autres chiralités, l'erreur moyenne est inférieure à 3%. L'ensemble de ces chiralités représente une très large gamme de masse effective allant de $2{,}92 \cdot 10^{-32}$ kg à $6{,}81 \cdot 10^{-32}$ kg. Nous pouvons conclure que cette méthode propre à la modélisation compacte de la barrière Schottky est validée pour les SWNTs zigzag entre 0,8 et 2 nm et, elle permet une précision proche de celle de la méthode semi-classique WKB.

3.3 Étude de l'impact de la dispersion technologique sur les caractéristiques électriques du CNTFET avec contacts Schottky

3.3.1 Comparaisons des mesures expérimentales et des résultats de simulation pour différents diamètres de CNTFETs

Pour valider notre modèle compact du CNTFET avec contact Schottky, nous comparons les résultats de simulation avec les mesures de caractéristiques des CNTFETs issu de deux équipes d'IBM [79] et de l'université de Stanford [55]. Dans les deux cas, les metaux utilisés pour les contacts de drain et de source sont les mêmes : Pd. Par contre, deux diamètres, l'un d'environ 1 nm et l'autre d'environ 1,4 nm aboutissent à deux contacts Schottky différents. Ce qui signifie une grande et une plus faible hauteur de barrière Schottky au niveau des contacts, respectivement. Les deux comparaisons sont analysées dans les deux paragraphes suivants.

3.3.1.1 Comparaison associée à un canal de petit diamètre (travaux de Stanford)

Zhang et al. ont isolé des SWNTs (10, 5) (diamètres proche de 1 nm) synthétisés par la méthode HiPCo® et mesuré les caractéristiques électriques I_D-V_G pour des transistors utilisant ces nanotubes comme canal [55]. Ces CNTFETs sont configurés en p-FETs planar sur une couche de SiO_2 de 10 nm avec une longueur inter-électrode de 100 nm. Les électrodes de drain/source sont en Pd et, le contact de grille est en arrière en Si fortement dopé. La grille est polarisée de -2 à 2 V et paramétrée pour des valeurs de V_D égale à -10 mV, -100 mV et -500 mV. Comme notre modèle compact est conçu pour les SWNTs zigzag, les simulations sont réalisées pour un nanotube (13, 0) dont le diamètre est similaire à celui du (10, 5) en tenant compte des paramètres technologiques montrés le tableau 3.2. Dans ce tableau, les paramètres technologiques sont conformes à ceux du composant réel. Tant dit que les paramètres électriques (résistances, condensateurs et tension de bande-flatte) ont été ajustés à partir des courbes mesurées. La comparaison entre les résultats de simulation et les mesures est présentée la figure 3.16.

Paramètre	Signification de paramètre	Valeur et Unité
L_G	Longueur de grille (inter-électrode)	100 nm
ε_r	Constante diélectrique de l'oxyde de grille	3,9 (SiO_2)
t_{OX}	Epaisseur de l'oxyde de grille	10 nm
(n, m)	Chiralité du nanotube de canal	(13, 0)
Metal	Métal des électrodes	Pd
C_{DE}	Capacité électrostatique de drain	10 aF
C_{SE}	Capacité électrostatique de source	19 aF
R_D	Résistance d'accès de drain	50 kΩ
R_S	Résistance d'accès de source	50 kΩ
R_G	Résistance d'accès de grille	10 Ω
V_{FB}	Potentiel de bande flatte	-0,4 V

Table 3.2 – Liste de paramètres de la simulation pour comparer les mesures dans [55].

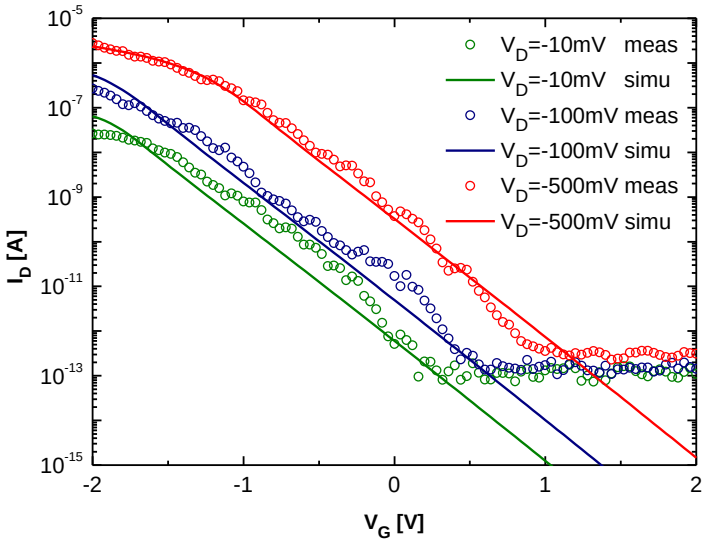


Figure 3.16 – Comparaison des résultats de simulation du modèle compact (traits continus) avec les mesures expérimentales [55] (cercles) des caractéristiques I_D-V_G pour trois valeurs de polarisation V_{DS} : -10 mV, -100 mV et -500 mV.

Dans la figure 3.16, nous avons observé sur les mesures que le courant de drain passant est dix fois plus faible que sa valeur théorique en transport balistique. Nous avons estimé que cela n'est pas seulement perturbé par le contact de type Schottky, mais aussi dû aux résistances d'accès. Ainsi, deux résistances d'accès de 50 kΩ sont appliquées (à la place de la résistance minimale, 6,5 kΩ) sur le drain et la source. Ensuite, nous avons observé sur les mesures que le courant de drain à l'état bloqué est limité à 0,1 pA. Ceci montre que le transistor est de type P. Pour cette raison, nous considérons qu'à partir de 0 V, la comparaison montre un bon accord entre les résultats simulés et les mesures pour les trois polarisations de drain dans la gamme de polarisation de grille du transistor de type P. En particulier, les tensions de seuil, les décalages de courant en V_G et les pentes sous-seuil. Les pentes sous-seuil sont quasiment identique pour les trois valeurs de V_D, soit : 330 mV/décade. Quand le

transistor est polarisé en inverse, notre modèle compact ne rend pas en compte de la résistance maximale du canal (de très forte valeur). Comme le modèle est créé pour les transistors unipolaires, alors le comportement sous forte polarisation inverse n'est pas modélisé. Nous avons donc validé le modèle compact du CNTFET avec contact Schottky pour les SWNTs avec un petit diamètre (1 nm).

3.3.1.2 Comparaison sur un CNTFET avec le canal nanotube moyen diamètre

Chen et al. ont travaillé sur des SWNTs synthétisés par ablation laser avec un diamètre environ 1,4 nm [79]. Pour obtenir des CNTFET *MOS-like*, les SWNTs ont été dopé localement au niveau des accès. Ces transistors ont été mesurés avant et après le dopage. Les données avant dopage ont été utilisées pour notre comparaison. Ces CNTFETs sont configurés en p-FETs planar sur une couche de SiO_2 de 10 nm avec une longueur inter-électrode de 300 nm. Les électrodes de drain/source sont en Pd et, le contact de grille est en arrière sur Si fortement dopé. La grille est polarisée de -2 à 2 V pour V_D fixé à -500 mV. Les simulations sont réalisées pour un nanotube (17, 0) dont le diamètre est égale à 1,33 nm. L'ensemble de paramètres technologiques est regroupé dans le tableau 3.3. Dans ce tableau, les paramètres technologiques sont conformes à ceux du composant réel. Tant dit que les paramètres électriques (résistances, condensateurs et tension de bande-flatte) ont été ajustés à partir des courbes mesurées. La comparaison entre les résultats de simulation et les mesures est présentée la figure 3.17.

Paramètre	Signification de paramètre	Valeur et Unité
L_G	Longueur de grille (inter-électrode)	300 nm
ε_r	Constante diélectrique de l'oxyde de grille	3,9 (SiO_2)
t_{OX}	Epaisseur de l'oxyde de grille	10 nm
(n, m)	Chiralité du nanotube de canal	(17, 0)
Metal	Métal des électrodes	Pd
C_{DE}	Capacité électrostatique de drain	47 aF
C_{SE}	Capacité électrostatique de source	24 aF
R_D	Résistance d'accès de drain	6,5 kΩ
R_S	Résistance d'accès de source	6,5 kΩ
R_G	Résistance d'accès de grille	10 Ω
V_{FB}	Potentiel de bande flatte	0,6 V

Table 3.3 – Liste de paramètres de la simulation pour comparer les mesures dans [79].

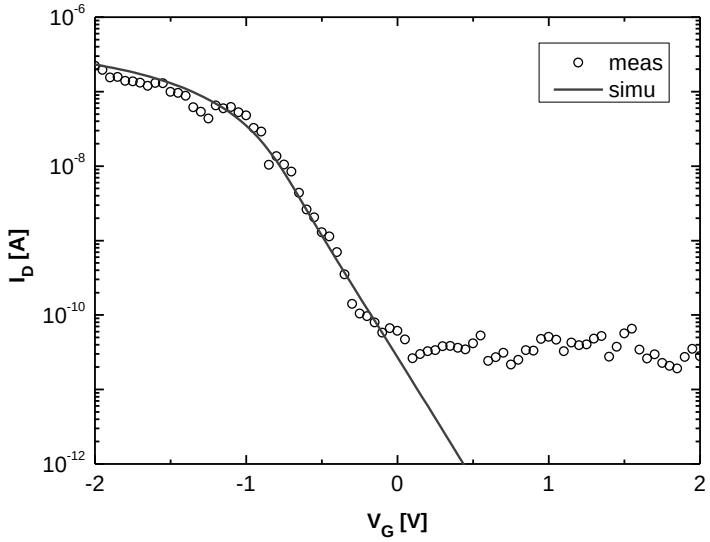


Figure 3.17 – Comparaison des résultats de simulation du modèle compact (traits continus) avec les mesures expérimentales [79] (cercles) des caractéristiques I_D-V_G pour V_{DS} égale à -500 mV.

Dans la figure 3.17, nous avons remarqué sur les mesures du courant de drain passant est cent fois plus faible que sa valeur théorique en transport balistique. Nous avons estimé que cela est dû aux interactions avec les phonons acoustiques qui perturbent fortement le transport balistique pour un canal plus long que le libre parcours moyen [85]. De plus, sur une longueur plus de 300 nm, il est possible qu'il existe une jonction nanotube-nanotube comme c'est très souvent le cas dans un CNTFET de canal long. Ainsi, un coefficient de transmission de 0,026 est ajouté sur le courant de drain simulé et, les résistances d'accès ont été minimisées à leurs valeurs théoriques. Une autre remarque dans la mesure est le courant de drain bloqué limité à 20 pA. Il est probable qu'il existe des parcours électriques très résistive (peut-être constante) entre les électrodes source et drain. Mais comme le transistor est dans le régime bloqué, cette influence n'est pas intéressante.

Cette comparaison montre un très bon accord entre les résultats simulés et les expériences sous une polarisation de drain fixée pour la gamme de polarisation négative de grille. La tension de seuil est évaluée à -1 V et, la pente sous-seuil est évaluée à 300 mV/décade. Nous avons donc validé le modèle compact du CNTFET avec contact Schottky pour les SWNTs avec un moyen diamètre (1,4 nm).

3.3.2 Etude de l'impact du diamètre du nanotube sur les caractéristiques électriques du CNTFET

Nous avons étudié l'impact de la barrière Schottky sur les caractéristiques électriques des CNTFETs dû à leur canal différent. Trois transistors (p-FET) planar avec différent nanotube ont été simulés : (11, 0), (17, 0) et (25, 0). Ces trois chiralités correspondent à trois gammes de diamètre de nanotube comprises entre 0,8 et 2 nm : 0,86 nm, 1,33 nm et 1,96 nm, respectivement. La nature du métal d'électrodes drains source est choisie pour optimiser les caractéristiques électriques : le Pd [54] [94] [Jave03].Comme le choix du diamètre du

nanotube et le choix du métal drain source déterminent la hauteur de barrière Schottky, trois gammes de hauteur de barrière font l'objet de l'étude : 0 eV pour le diamètre 1,96 nm, 0,1 eV pour le diamètre 1,33 nm et 0,28 eV pour le diamètre 0,86 nm. Par ailleurs, les trois transistors ont été simulés avec les mêmes paramètres technologiques résumés dans le tableau 3.4. Ces transistors ont été polarisés avec une tension de grille de -2,5 à 2,5 V (gamme de polarisation typique) avec un pas de 25 mV et, avec deux tensions de drain égales à -50 mV et -400 mV pour obtenir les caractéristiques présentées sur la figure 3.18. La source est mise à la masse.

Paramètre	Signification de paramètre	Valeur et Unité
L_G	Longueur de grille (inter-électrode)	100 nm
ε_r	Constante diélectrique de l'oxyde de grille	3,9 (SiO_2)
t_{OX}	Epaisseur de l'oxyde de grille	10 nm
(n, m)	Chiralité du nanotube de canal	(25, 0) ou (17, 0) ou (11, 0)
Metal	Métal des électrodes	Pd
C_{DE}	Capacité électrostatique de drain	10 aF
C_{SE}	Capacité électrostatique de source	10 aF
R_D	Résistance d'accès de drain	6,5 kΩ
R_S	Résistance d'accès de source	6,5 kΩ
R_G	Résistance d'accès de grille	10 Ω
V_{FB}	Potentiel de bande flatte	0 V

Table 3.4 – Liste de paramètres de la simulation pour l'étude de l'impact des différentes barrières Schottky pour la même technologie de fabrication.

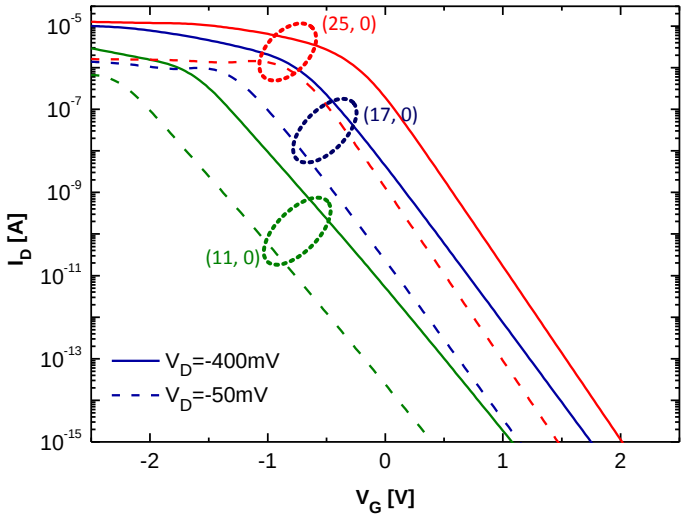


Figure 3.18 – Comparaison des résultats de simulation des caractéristiques I_D-V_G pour CNTFETs avec trois chiralités de nanotube différentes, (25, 0) en rouge, (17, 0) en bleu et (11, 0) en vert, pour deux valeurs de la polarisation V_{DS} : -50 mV (traits discontinus) et -400 mV (traits continus).

Dans la figure 3.18, V_D égale à -400 mV correspond au cas où le CNTFET est suffisamment polarisé par V_{DS} (supérieur à la moitié de la bande interdite de CNT), tout en restant inférieur à la bande interdite correspondante. Nous observons :

- Trois tensions de seuil très différentes : -0,25 V pour la chiralité (25, 0), -0,75 V pour la chiralité (17, 0) et -1,75 V pour la chiralité (11, 0).
- Une meilleure pente sous le seuil égale à 250 mV par décade pour la chiralité (25, 0). Cette valeur augmente avec la diminution du diamètre de CNT, i.e. avec l'augmentation de la hauteur de barrière.

V_D égale à -50 mV correspond au cas où le CNTFET est très faiblement polarisé par V_{DS}. Nous observons :

- Les courants de drain passants sont moins importants que ceux dans le cas où V_D = -400 mV. Ceci s'explique par le niveau d'injection de porteurs moins important car les SBs sont moins "transparentes" par rapport au cas V_D = -400 mV.
- Les tensions de seuil sont égales à de -0,75 V pour (25, 0) et -1,25 V pour (17, 0). La tension de seuil de transistor (11, 0) est inférieure à -2 V soit égale à -2,25 V.
- Les pentes sous le seuil sont quasi inchangées par rapport au cas précédant.

Cette étude théorique montre que la présence des barrières Schottky perturbe le courant de drain passant du CNTFET. En particulier, elle décale remarquablement la tension de seuil selon le diamètre du canal de nanotube et selon V_{DS}. Cela est conforme aux résultats présentés dans les travaux de M. Najari [114]. De plus, la pente sous-seuil est influencée par les contacts Schottky. Nous pouvons conclure que la dispersion technologique associant les contacts Schottky modifie la performance de CNTFET au niveau du rapport I_{ON}/I_{OFF} ainsi que la consommation statique (V_{ON}·I_{ON}). À l'heure actuelle, pour optimiser la fabrication de CNTFET, un compromis est nécessaire pour améliorer le rapport I_{ON}/I_{OFF} et minimiser la barrière Schottky : le meilleur compromis est obtenu pour des SWNTs avec un diamètre entre 1,2 ou 1,3 nm [55].

3.4 Conclusion du chapitre

Dans ce chapitre, nous proposons une modélisation compacte des contacts Schottky dans le CNTFET entre les électrodes métalliques drain source et le canal du nanotube, plus spécifiquement, par la méthode de la barrière Schottky effective Φ^{eff}_{SB}. À partir du principe de cette méthode, nous avons traduit l'effet tunnel au travers d'une barrière Schottky en déclarant un coefficient de transmission binaire égale à 1 pour les énergies supérieures à un nouveau paramètre : la hauteur de la barrière effective. Cette approche a été mise en équation analytique pour calculer le courant de drain du transistor.

Ensuite, nous avons calibré théoriquement et comparativement deux paramètres pour les s-SWNTs zigzag avec un diamètre entre 0,8 et 2 nm : la longueur caractéristique de SB $\lambda_{Schottky}$ et la distance tunnel d_{tunnel} qui caractérisent la valeur de Φ^{eff}_{SB}. À l'aide de la comparaison entre le courant de drain obtenu par la méthode SB effective et celui obtenu par l'approximation WKB, nous avons déduit une relation de d_{tunnel} en fonction des paramètres physiques, la masse effective d'électron et la hauteur de SB pour une gamme de 0 à 0,7 eV. Après la calibration des paramètres, nous avons étudié la surestimation de Φ^{eff}_{SB} sous fortes polarisations du potentiel du canal en analysant le coefficient de transmission et, proposé une correction comportementale pour assurer la validité de la méthode SB effective dans une gamme de polarisation typique.

Après la modélisation compacte, les résultats de simulation ont été comparés avec des mesures expérimentales pour des CNTFETs avec différentes configurations de contacts Schottky. Ces comparaisons montrent de bonnes cohérences et impliquent une bonne validité du modèle compact. Finalement, une étude d'impact de la dispersion technologique sur les caractéristiques électriques du CNTFET a été réalisée pour plusieurs configurations de contacts Schottky. Cette étude permet de prédire l'influence des contacts Schottky sur la performance de transistor et, aide les concepteurs de circuits intégrés à prendre en compte ces variabilités.

Cette modélisation compacte est aussi incluse dans la modèle compacte de l'OG-CNTFET dans le chapitre quatre pour étudier l'impact de la dispersion technologique dans le circuit synaptique.

Chapitre 4.

Modélisation analytique de l'OG-CNTFET et application à une mémoire non-volatile

Le fonctionnement transistor à nanotube de carbone à commande optique (OG-CNTFET pour *Optically-Gated CNTFET*) est basé sur celui du CNTFET. C'est un composant optoélectronique sensible à la longueur d'onde entre 300 à 600 nm. Il est particulièrement intéressant pour les concepteurs des circuits neuromorphiques pour son comportement de mémoire non-volatile [106] [128] [129] [130]. L'objectif de ce chapitre est, à partir de la structure du composant, de concevoir sa modélisation compacte en passant par l'analyse de ses différents régimes de fonctionnements.

4.1 Description générale de l'OG-CNTFET

L'OG-CNTFET est fabriqué à base d'un CNTFET avec la grille arrière de type P. Le diélectrique de grille est l'oxyde de silicium réalisé à partir de croissance thermique locale (fig. 4.1a). Cela permet d'obtenir une couche de SiO_2 locale en grande qualité diélectrique. Un film mince de poly(3-octylthiophène) (P3OT) est déposé sur tout le wafer par la technique "spin-coating" avec une épaisseur d'environ 5 nm [104]. P3OT est un polymère photosensible qui est souvent utilisé dans les applications de conversion d'énergie solaire en électrique [131] [132]. Sous l'illumination, des électrons photo-générés modulent le canal de l'OG-CNTFET pour une durée de plus d'une journée (fig. 4.1b) [104]. Ce transistor peut donc être considéré à la fois comme un composant optoélectronique et à la fois comme une mémoire non-volatile.

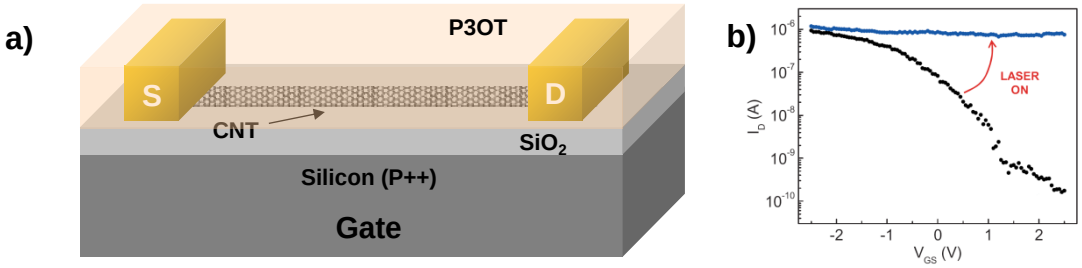


Figure 4.1 – a) Représentation schématique d'un OG-CNTFET montrant l'oxyde de grille en SiO_2 et la grille arrière en silicium fortement dopé P. b) Les caractéristiques I_D-V_G d'un OG-CNTFET sans et sous illumination en noir et bleu, respectivement [104].

4.2 Analyse et modélisation du fonctionnement "modulation de canal par l'illumination" avec l'effet mémoire non-volatile

4.2.1 Analyse de la modulation optique

À température ambiante, la conductance de SWNT est très sensible à son environnement électrostatique [133]. En utilisant la sensibilité de charge électrique, des mémoires non-volatiles basées sur le CNTFET ont été développées avec des charges piégées dans l'oxyde de grille [134] [99] [135]. Le principe du fonctionnement de l'OG-CNTFET est

similaire. Quand un OG-CNTFET est sous l'illumination avec une longueur d'onde adéquate, des paires d'électron-trou sont générées dans le polymère. Une petite partie, moins de 5% des électrons photo-générés est ensuite piégée dans le matériau P3OT [104] [136] [137]. Si le transistor est électriquement bloqué par la grille (V_{GS} positive), les électrons photo-générés sont attirés par le champ électrique créé par la grille et, piégés à l'interface P3OT-SiO_2 sur toute la zone éclairée. Les électrons piégés proches du nanotube contribuent à la modulation du potentiel du canal (cf. figure 4.2). En effet, la charge que représente ces électrons est localisée très proche de la grille. Ainsi, l'effet de la modulation de la grille est écranté par celui des électrons (voir fig. 4.1b). Ce phénomène est appelé "Optical Gating".

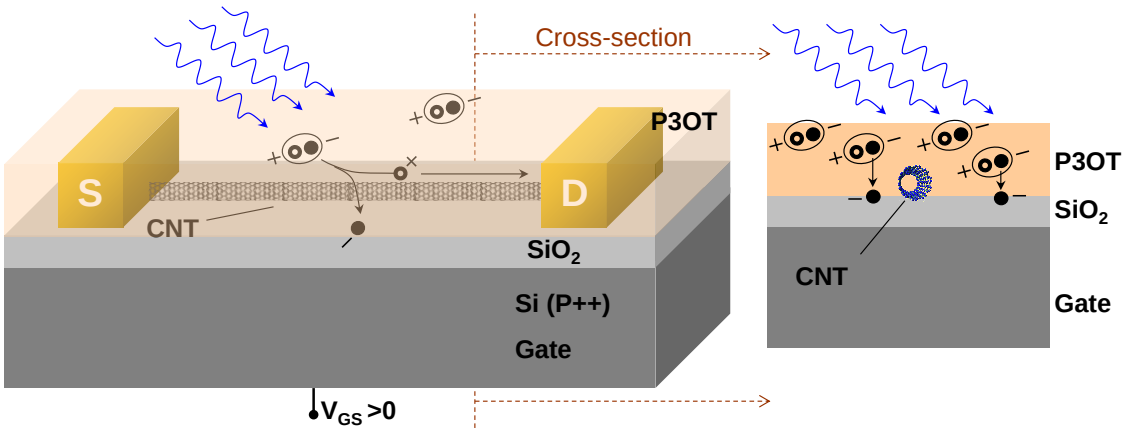


Figure 4.2 – Représentation schématique de la dynamique de l'effet "Optical Gating" dans un OG-CNTFET. Le piégeage des électrons photo-générés dans P3OT est illustré en vue 3D et en vue en coupe.

Quand l'illumination est éteinte, les électrons piégés ne se recombinent pas immédiatement. L'effet "Optical Gating" dure plus d'une journée [104] [136]. Ce comportement peut être reconnu comme une mémoire non-volatile pour les applications électroniques en fréquence à partir de l'ordre de kilo hertz. Le phénomène est régit par le mécanisme du piégeage électrochimique des électrons par le complexe OH sous forme de la réduction de SiOH qui charge l'interface P3OT-SiO_2 comme une couche d'ions négatives de charges fixes [138].

4.2.2 Modélisation de la modulation optique

La modélisation de la commande optique de l'OG-CNTFET est introduite en tenant compte de l'influence du piégeage à l'interface P3OT-SiO_2 dans la modulation du potentiel du canal du transistor. La méthode débute par la recherche de la quantité d'électrons piégés.

4.2.2.1 Modélisation de l'absorption optique de P3OT

Pour déterminer la quantité d'électrons piégés, il faut d'abord trouver la quantité des électrons photo-générés dans le polymère. L'absorption de P3OT caractérise l'efficacité de la conversion de photons en paires électron-trou photo-générées. Elle a une sélectivité en longueur d'onde de la lumière incidente. Dans la littérature, les longueurs d'onde utilisées pour exciter les échantillons sont entre 450 et 700 nm lesquelles correspondent au rouge jusqu'au bleu dans le spectre du visible [104]. L'absorption de P3OT présente une forme gaussienne, dans cette gamme de longueur d'onde [104] [132] [139]. En cohérence avec ces

expériences, nous avons modélisé l'absorption de P3OT par l'équation suivante en fonction de λ_{laser} :

$$\alpha_{P3OT} = \alpha_0 \exp\left(-\gamma\left(\lambda_{laser} - \lambda_0\right)^2\right) \tag{4.1}$$

où α_0 est le maximum de la gaussienne égale à 0,0366. λ_0 est la longueur d'onde centrale égale à 442,8 nm. Le coefficient γ fixe la largeur égale à $1{,}45\times10^{14}$ nm^{-2}. Ce modèle expérimental est comparé avec le modèle numérique [104] présenté dans la figure 4.3.

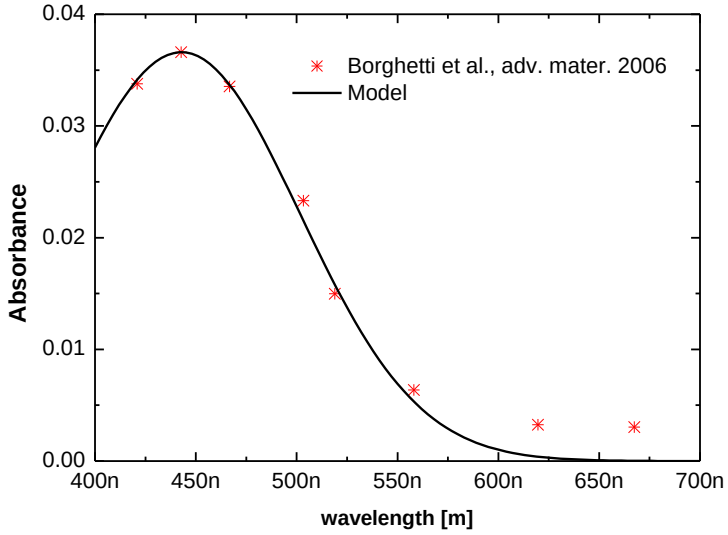


Figure 4.3 – Validation du modèle expérimental de l'absorption optique de P3OT. Les points expérimentaux sont issus de [104].

4.2.2.2 Modélisation des pièges d'électron à l'interface P3OT/SiO₂

Le piégeage des électrons photo-générés dans le P3OT à l'interface SiO_2 peut être vu comme la charge de pièges à l'interface P3OT-SiO_2, en première approximation et pour les besoins de la modélisation compacte. Nous avons considéré ces pièges comme une série de condensateurs entre l'interface P3OT-SiO_2 et la grille arrière présentée dans la figure 4.4a. L'épaisseur de la couche est évaluée à 1 nm dans l'oxyde.

Les électrons piégés photo-générés se positionnent uniformément dans la région insolée. Seuls ceux qui sont proches du canal à nanotube peuvent moduler la conductance de transistor. C'est-à-dire une zone effective autour du nanotube à l'interface. Nous avons considéré que la distribution du champ électrique généré par les charges piégées dans la zone effective est équivalente à un champ homogène créé par une zone de charges à proximité du nanotube avec une largeur de 10 nm (figure 4.4b). Notons que les électrons piégés très proches du canal s'évacuent immédiatement par le nanotube.

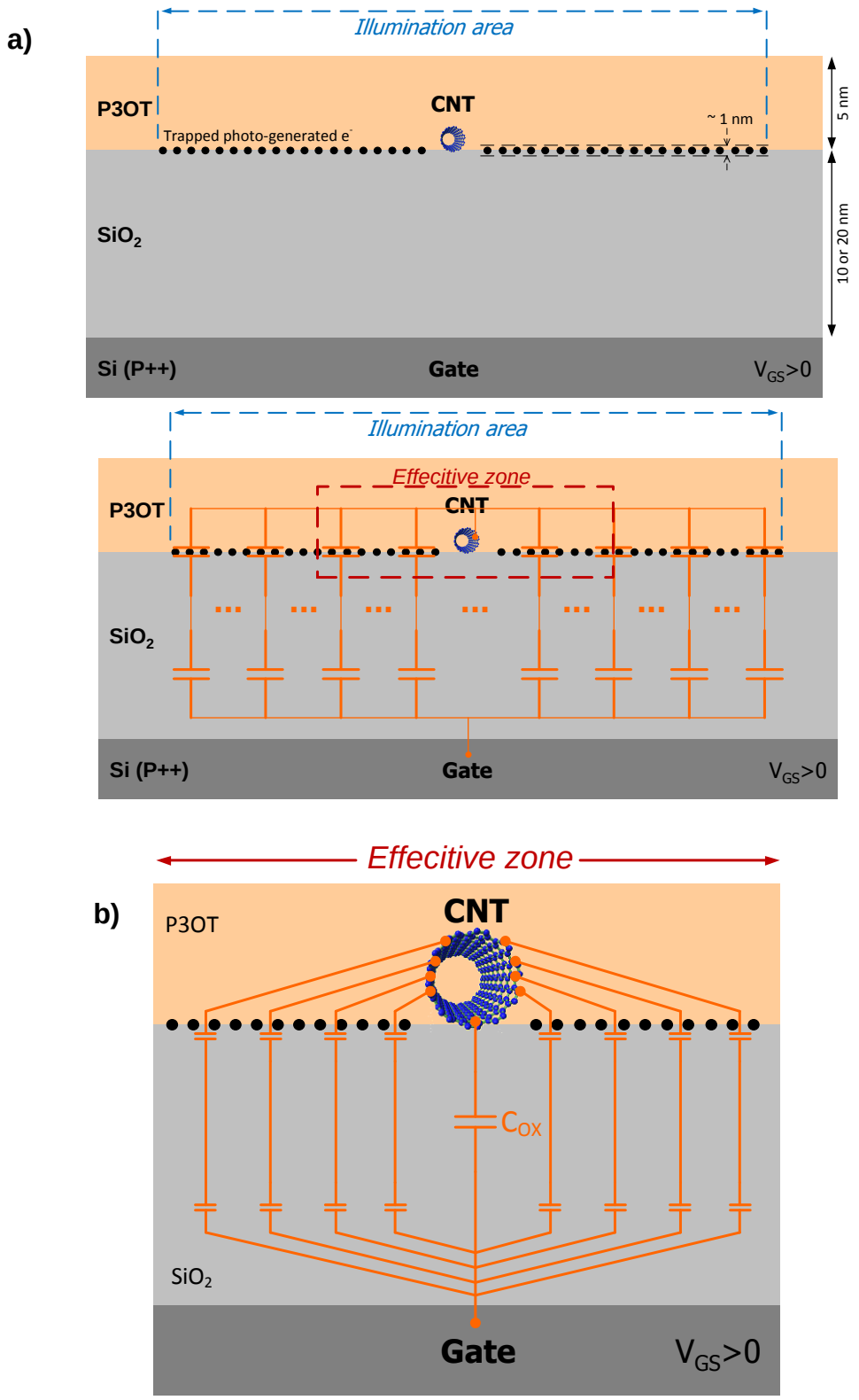


Figure 4.4 – a) Représentation schématique et modélisation électrique des pièges de l'interface P3OT-SiO_2, les géométries sont reprises de la réf. [104]. b) Approximation de la zone effective de la modélisation électrique des pièges en associant l'oxyde de grille dans l'OG-CNTFET.

À partir de cette approximation, on peut simplifier le réseau capacitif par deux condensateurs en série. L'un est entre le CNT et la zone de charge, l'autre entre la zone de charge et la grille (fig. 4.5). Ces éléments sont en parallèle avec le condensateur de l'oxyde de

grille C_{OX}. De plus, ces éléments ajoutés ne doivent pas modifier le fonctionnement quand le transistor n'est pas excité par la lumière. C'est-à-dire que les condensateurs en série sont faibles devant C_{OX}. Cette conséquence est réaliste, parce que la capacité entre les pièges et la grille doit être très faible pour représenter un bon oxyde de grille.

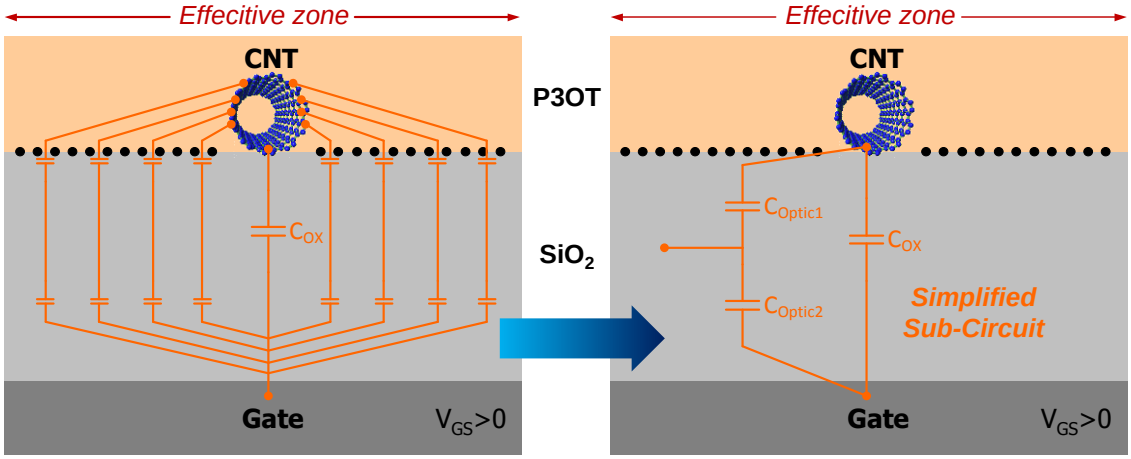


Figure 4.5 – Simplification du réseau capacitif dans la zone effective pour la modélisation compacte.

4.2.2.3 *Modélisation de la source de courant dépendante de la puissance optique*

Pour lier la quantité d'électrons photo-générés dans le P3OT et les condensateurs équivalents aux pièges d'interface, une source de courant est nécessaire. Cette source de courant est modélisée en décrivant la puissance lumineuse en électrons photo-générés qui chargent les condensateurs équivalents. Le courant s'écrit :

$$I_{Optic} = \frac{dn_{trapped}}{dt} = \frac{dn_{photo-generated}}{dt} \cdot rate_{separation} \cdot \frac{A_{eff}}{A_{spot}} \tag{4.2}$$

où $n_{trapped}$ et $n_{photo\text{-}generated}$ sont les densités des électrons photo-générés piégés et des paires d'électron-trou photo-générées dans le P3OT, respectivement. $rate_{separation}$ est le taux de séparation des paires d'électron-trou photo-générées. A_{eff} et A_{spot} sont les aires de la zone effective des pièges d'interface et la taille du spot lumineux, respectivement. Ce rapport donne le pourcentage de quantité de paires dans la zone effective.

La quantité totale $n_{photo\text{-}generated}$ dérivée par rapport au temps s'exprime :

$$\frac{dn_{photo-generated}}{dt} = \frac{eP_{laser}}{h\upsilon_{laser}} = \frac{eP_{laser}\lambda_{laser}}{hc} \tag{4.3}$$

où P_{laser}, υ_{laser} et λ_{laser} sont la puissance lumineuse, la fréquence et la longueur d'onde du laser incident. Le rapport de la puissance P_{laser} et l'énergie d'un photon $h\upsilon_{laser}$ donne le nombre de photons incident par unité de temps. Ainsi, le courant dépendant de la puissance optique et paramétré par la longueur d'onde de la lumière incidente devient :

$$I_{Optic} = \frac{eP_{laser}\lambda_{laser}}{hc} \cdot \alpha_{P3OT}(\lambda_{laser}) \cdot rate_{separation} \cdot \frac{4w_{eff}L_G}{\pi d_{spot}^2} \tag{4.4}$$

avec w_{eff} la largeur de la zone effective et d_{spot} le diamètre du spot lumineux.

4.2.2.4 Modélisation de la "commande optique" avec l'effet mémoire non-volatile

Avant la modélisation de la commande optique, il faut évaluer l'influence propre du P3OT sur l'environnement électrostatique du nanotube et du transistor. Le dépôt de P3OT entraine l'équivalent d'un dopage de type P du nanotube intrinsèque [140] [141] [142] et induit une modification des capacités électrostatiques côté drain et côté source. Une comparaison des caractéristiques I_D-V_{GS} entre un transistor avant et après le dépôt de P3OT montre clairement cette influence dans réf. [104]. Mais en utilisant des s-SWNTs avec une pureté supérieure à 97% [143], ce dopage n'est pas remarquable dans des échantillons présentés par le CEA-LEM. Nous pouvons conclure que en associant des charges négatives due aux impuretés piégées à l'interface P3OT-SiO_2 à proximité des nanotubes [133], P3OT dope électrostatiquement ces s-SWNTs [144]. Dans notre modèle compact, un paramètre $doping_{P3OT}$ représente ce dopage en cm^{-1}.

La source de courant optique et les condensateurs équivalents des pièges d'interface sont modélisés. Nous les intégrons dans la modélisation compacte de CNTFET conventionnel pour reproduire l'effet de la commande optique. Le schéma équivalent du chargement des pièges est présenté figure 4.6.

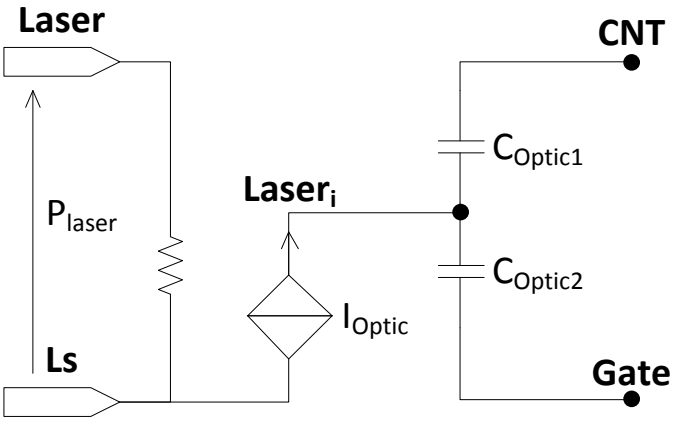


Figure 4.6 – Simplification du réseau de condensateurs dans la zone effective pour la modélisation compacte.

Les nœuds **Laser** et **Ls** sont deux nœuds virtuels qui représentent la puissance lumineuse en entrée du circuit. La valeur de nœuds **Laser** et **Ls** sont forcées à P_{laser} et zéro, respectivement. Les nœuds **CNT** et **Gate** représentent le canal du nanotube et la grille, respectivement. I_{Optic} est la source de courant modélisée. C_{Optic1} est le condensateur équivalent entre le nanotube et les pièges d'électrons d'interface. Dans cette étude, la valeur de C_{Optic1} est près de dix fois plus importante que celle de C_{OX}. C_{Optic2} est le condensateur équivalent entre les pièges d'interface et la grille. La valeur de C_{Optic2} est négligeable (1 à 5%) devant celle de C_{OX} pour correspondre à l'hypothèse réaliste de l'importance de C_{OX} vis-à-vis de la capacité des pièges d'interface. Par conséquent, la valeur du couple de C_{Optic1} et C_{Optic2} (en série) est négligeable devant celle de C_{OX}.

Quand le transistor n'est pas excité, cette partie n'influence pas sur le potentiel du canal. Si l'OG-CNTFET est illuminé, la source du courant I_{Optic} convertie la puissance lumineuse selon la longueur d'onde incidente en électrons photo-générés séparés. Ces électrons chargent progressivement les condensateurs de pièges C_{Optic1} et C_{Optic2}. Les charges stockées produisent une variation des potentiels de canal du nanotube (nœud **CNT**) et de grille (nœud **Gate**), respectivement. Quand l'illumination s'arrête, les chargements s'arrêtent,

la quantité de charges stockées dans les condensateurs reste inchangée. Ainsi, nous avons traduit l'effet mémoire non-volatile pour une durée infiniment longue, théoriquement.

L'étude du bilan des charges en présence explique le mécanisme de la modulation du potentiel du canal sous l'effet de la commande optique. Dans un CNTFET conventionnel, le potentiel du canal est modulé par l'effet de champ créé par la grille, par les charges issues du drain et par les charges issues de la source [84] [145]. Pour un OG-CNTFET, le potentiel V_{CNT} s'exprime selon le bilan de charges suivant (fig. 4.7) :

$$\Delta Q = C_{OX}\left(V_G - V_{CNT}\right) + C_{DE}\left(V_D - V_{CNT}\right) + C_{SE}\left(V_S - V_{CNT}\right) + C_{Optic1}\left(V_{Laseri} - V_{CNT}\right) \qquad (4.5)$$

avec V_G, V_D, V_S et V_{Laseri} les potentiels de grille, de drain, de source et du nœud ***Laser$_i$***, respectivement. C_{DE} et C_{SE} sont les capacités électrostatiques du côté drain et du côté source. ΔQ est la densité de charge dans le canal à polarisation nulle. Dans eq. 4.5, les quatre termes du produit représentent respectivement les charges issues de la grille, du drain, de la source et par la commande optique. Enfin, la valeur de V_{CNT} est déduite :

$$V_{CNT} = \frac{C_{OX}V_G + C_{DE}V_D + C_{SE}V_S + C_{Optic1}V_{Laseri} - \Delta Q}{C_{OX} + C_{DE} + C_{SE} + C_{Optic1}} \qquad (4.6)$$

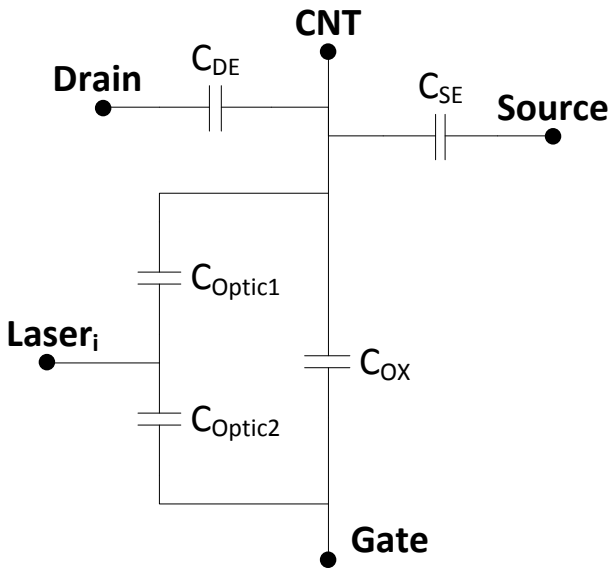


Figure 4.7 – Bilan schématique des charges qui modulent le potentiel du canal du nanotube dans l'OG-CNTFET.

Une remarque sur la modélisation est la non-linéarité de l'effet de la commande optique. La modulation en fonction de la puissance optique n'est ni linéaire, ni exponentiel [104]. Cette relation reste indéterminée. Nous supposons une conversion de puissance lumineuse linéaire en charges dans le canal (eq. 4.4). La croissance de la densité de charges module le transistor jusqu'à sa saturation. Mais dans la simulation de type SPICE (*Simulation Program with Integrated Circuit Emphasis*), cela pourrait générer des divergences du fait du grand nombre de charges générées.

4.3 Analyse et modélisation des fonctionnements "programmation par l'impulsion de V_{DS}" et "autorisation de la programmation par la polarisation de grille"

Quand un OG-CNTFET est écrit à un état de conductance haut, deux fonctions peuvent réduire la conductance pour rendre le transistor à son état bas : par la polarisation négative de la grille et par la polarisation positive du drain [104] [105] [106] [129]. Leurs principes de réduction de la conductance du canal sont expliqués par la décharge des électrons photo-générés et piégés dans l'interface P3OT/SiO_2. Cependant, leurs mécanismes de déchargement sont différents.

4.3.1 Analyse de l'effet de dépiégeage par la grille

Le déchargement des électrons piégés par la grille est expliqué par la force électrostatique générée par le champ électrique de la polarisation de grille. Quand une polarisation négative est appliquée à la grille, un champ électrique "pousse" ces électrons vers les pièges d'interface (figure 4.8). Si la force électrostatique est suffisamment puissante, ces électrons peuvent se recombiner avec des trous dans le P3OT ou évacuer par le canal du nanotube. Ce mécanisme présenté la figure 4.8 est considéré comme homogène sur toute la zone influencée par le champ électrique. On peut considérer que la décharge par la grille est un effet global sur tout le substrat (surtout dans le cas de nos échantillons de test – chapitre 2).

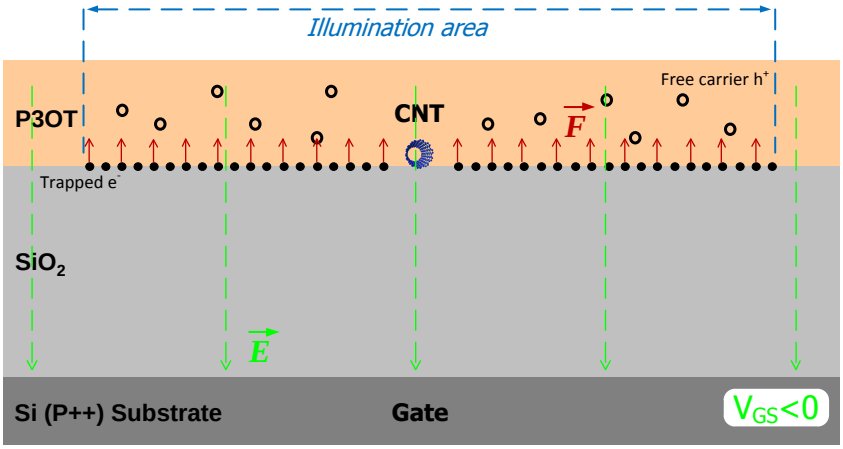
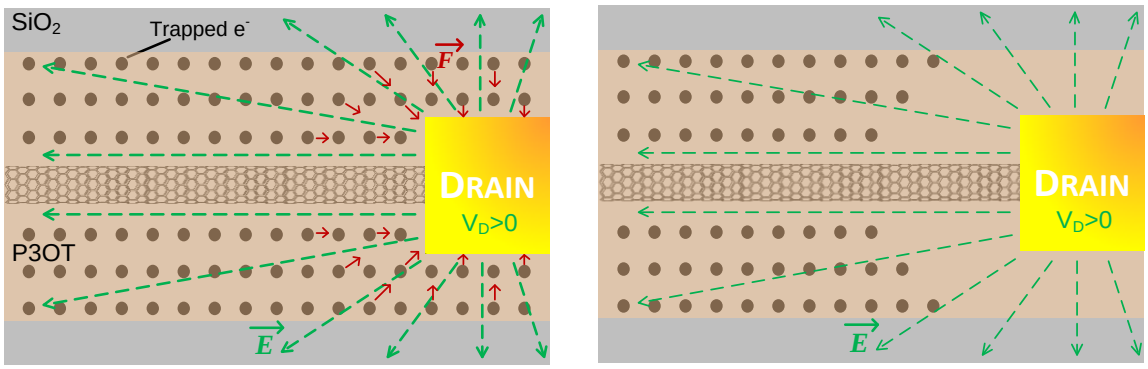


Figure 4.8 – Représentation schématique de la décharge des électrons piégés par la polarisation négative de la grille après la commande optique en vue de coupe selon l'axe de nanotube. Ce dépiégeage est considéré comme global sur tout le substrat.

4.3.2 Analyse de l'effet de dépiégeage par V_{DS}

Les pièges d'interface remplis peuvent être déchargés par la polarisation positive du drain V_{DS}. Deux explications sont possibles pour le mécanisme du dépiégeage.

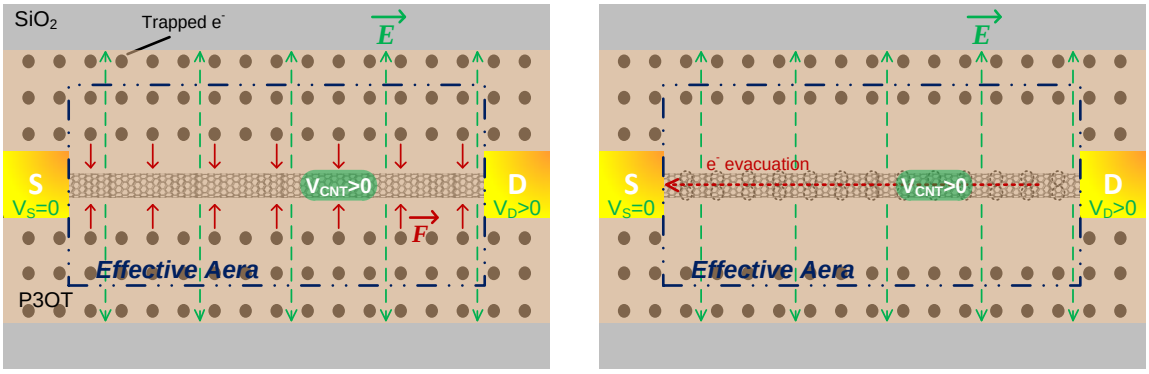
En considérant le piégeage des électrons photo-générés homogène sur toute l'interface de la zone illuminée, autour des électrodes, il existe des électrons piégés. La première explication proposée par le CEA-LEM est que selon leur distance par rapport au drain, les électrons piégés sont attirés par le champ électrostatique généré par une polarisation positive appliquée côté drain (figure 4.9a). Si cette force exercée sur un électron piégé est suffisamment importante, alors cet électron peut être dépiégé. Il se déplace selon un parcourt dans P3OT et s'évacue par le drain (figure 4.9b). Cette explication raisonne sur un potentiel positif appliqué sur une électrode, c'est-à-dire, théoriquement, il est également possible de décharger un OG-CNTFET par la source. Expérimentalement, une de deux électrodes de source et drain est toujours reliée à la masse et, elle sera définie comme la source. Dans ce cas, le mécanisme de dépiégeage ne peut avoir lieu par la source. Donc, nous appelons cet effet le dépiégeage par V_{DS} ou par V_D.



(a) DURING V_D DETRAPPING **(b)** AFTER DETRAPPING

Figure 4.9 – Schéma de décharge des électrons piégés par V_{DS} après la commande optique pour l'évacuation par le drain (vue au-dessus et côté drain seulement). a) Champ électrique appliqué sur les électrons piégés. b) Des électrons sont dépiégés et s'évacuent par le drain.

En respectant une des hypothèses dans notre modélisation de CNTFET *MOS-like* : le canal du transistor doit être équipotentiel, nous proposons une seconde explication pour le dépiégeage par V_{DS}. Quand la polarisation de la grille d'un OG-CNTFET est fixée, une polarisation positive est appliquée sur le drain, le potentiel du canal V_{CNT} est modulé par V_{DS} [84]. Lorsque V_{DS} est suffisamment positive qui résulte un V_{CNT} suffisamment important pour attirer les électrons piégés uniformément dans la zone effective, alors des électrons peuvent sortir de leur piège, se déplacer en suivant un parcours dans le P3OT et s'évacuer dans le canal du nanotube (figure 4.10b)



(a) DURING V_D DETRAPPING **(b)** AFTER DETRAPPING

Figure 4.10 – Schéma de décharge des électrons piégés par V_{DS} après la commande optique en évacuant par le nanotube (vue au-dessus). a) Champ électrique appliqué sur les électrons piégés. b) Des électrons sont dépiégés et s'évacuent par le canal.

4.3.3 Analyse de l'effet de la protection du dépiégeage par la grille

4.3.3.1 Nouvelle architecture de la configuration de l'OG-CNTFET

La polarisation de la grille arrière de l'OG-CNTFET a un effet global sur tout le substrat. Dans un circuit intégré, le contrôle de chaque composant est désiré individuel. Ainsi, une nouvelle architecture de la configuration de l'OG-CNTFET a été proposée pour réaliser la fonction de la protection du dépiégeage par la grille sur des transistors avec leur grille arrière individuelle [129] [Liao11] (figure 4.11).

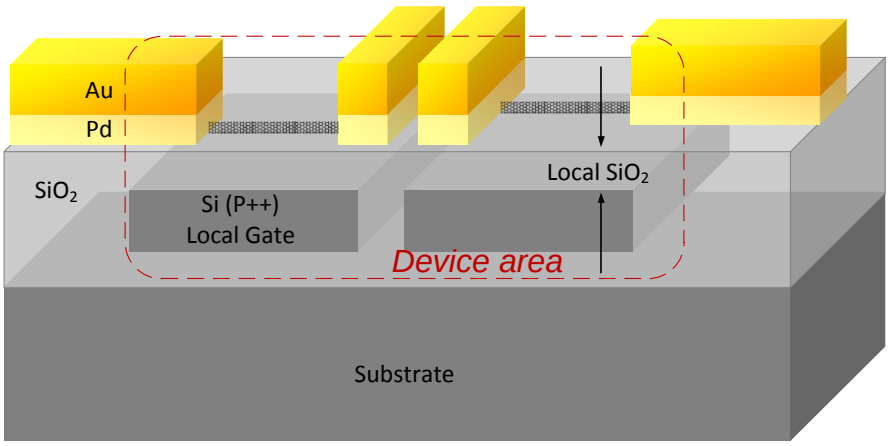


Figure 4.11 – Représentation schématique de la nouvelle architecture d'OG-CNTFET avec des grilles locales individuelles.

Le principe de cette conception du transistor est d'isoler électriquement la grille en silicium fortement dopée P du substrat. Puis, la couche de SiO_2 locale est réalisée par croissance thermique sur la grille individuelle. Ainsi, les OG-CNTFETs avec la grille indépendante sont fabriqués sur le substrat. Des prototypes de ce type d'OG-CNTFET ont été réalisés avec la grille en nanofils de silicium (SiNW pour *Si Nanowire*) et avec une t_{OX} locale de 2,37 nm [106] [146].

4.3.3.2 L'effet de la protection du dépiégeage par la grille

L'effet de la protection du dépiégeage a lieu lorsqu'une polarisation positive est applique sur la grille. Avec V_{GS} positive, les électrons piégés sont beaucoup plus difficiles à dépiégés par V_{DS} positive [129]. En effet, le champ électrique créé par V_{GS} positive attire les électrons piégés vers l'oxyde [Liao11] (figure 4.12). Tant que l'effet de V_{DS} positive sur l'électron piégé n'est pas plus important que la force exercée par le champ électrique issue de la grille, la décharge de l'OG-CNTFET ne peut pas s'effectuer. On peut dire que le dépiégeage est protégé par la grille.

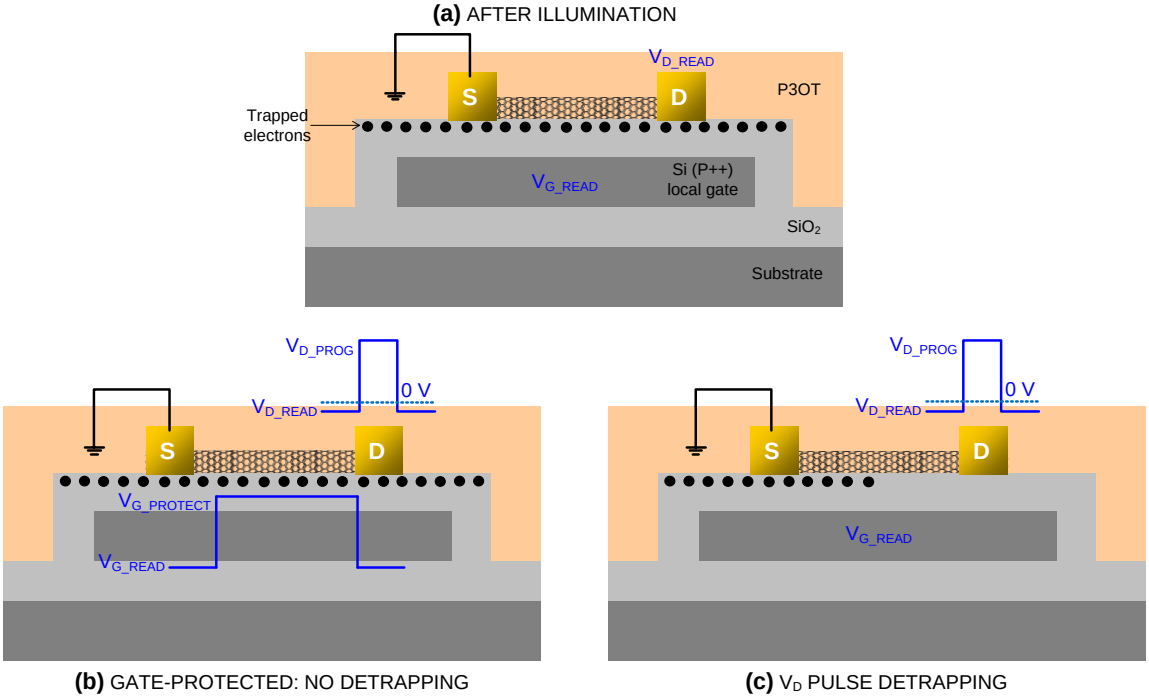


Figure 4.12 – Représentation schématique de la protection du dépiégeage par la grille (vue en coupe selon l'axe de nanotube). a) OG-CNTFET après l'écriture optique. b) OG-CNTFET sous la protection de dépiégeage par la grille. c) OG-CNTFET dépiégé partiellement par V_D sans la protection de grille.

Dans fig. 4.12, V_{G_READ} et V_{D_READ} sont appliqués pour lire l'état de conductance de l'OG-CNTFET avec une consommation faible et pour ne pas modifier l'état de conductance ni par V_G, ni par V_D. Expérimentalement, V_{G_READ} est souvent égale à 0 V et, V_{D_READ} est légèrement négatif (entre -0,1 et -0,4 V). Lorsque la grille est polarisée positivement à la valeur $V_{G_PROTECT}$ sur un OG-CNTFET "optiquement écrit", le potentiel du drain V_{D_PROG} n'est pas suffisant pour dépiéger les électrons (fig. 4.12b). Si la grille est polarisée à V_{G_READ}, le même potentiel du drain décharge le transistor partiellement.

4.3.4 Modélisation des fonctionnements : "programmation en V_{DS}" et "autorisation de la programmation en grille"

La décharge de l'OG-CNTFET par V_{GS} est plus efficace mais moins précis que celle par V_{DS}. Dans le cas d'une configuration en mémoire non-volatile, le déchargement par V_{DS}

est défini comme la programmation de l'état de conductance du transistor, i. e. la programmation du niveau logique de la mémoire [106]. Le déchargement par V_{GS} est défini comme la remise (reset) de l'état de faible conductance. La protection par la grille du dépiégeage par V_{DS} joue le rôle de l'autorisation de la programmation et, est définie comme "l'enable" de la programmation par V_{DS} [129].

4.3.4.1 Modélisation de la "programmation en V_{DS}" par la résistance variable contrôlée en V_{DS}

La première méthode de la modélisation que nous avons utilisée pour reproduire la programmation en V_{DS} est réalisée par une résistance variable. Cette résistance se situe entre le nœud électrique de la couche des pièges d'interface **Laser$_i$** et le canal **CNT** présentée figure 4.13. Elle est en parallèle avec le condensateur aux bornes du nanotube et des pièges C_{Optic1}. Sa valeur R_{Vds} est commandée par V_{DS} :

- Lorsque V_{DS} est négatif, R_{Vds} tend vers infinie. Le couple R_{Vds}-C_{Optic1} n'effectue pas le déchargement ;
- Dès que V_{DS} est positif, R_{Vds} devient une valeur finie et décroissante selon l'augmentation de l'amplitude de V_{DS}. Le couple R_{Vds}-C_{Optic1} commence à décharger l'ensemble des condensateurs C_{Optic1} et C_{Optic2}.

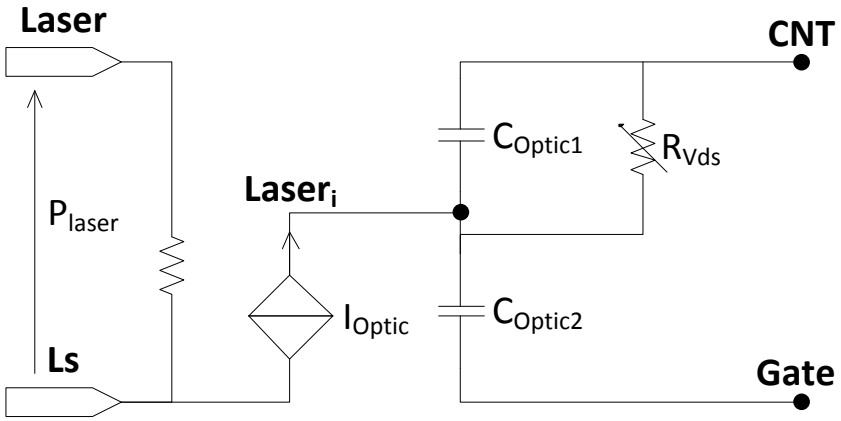


Figure 4.13 – Schéma équivalent du sous-circuit de l'OG-CNTFET avec la résistance variable pour représenter le dépiégeage en V_{DS}.

Cette résistance variable s'écrit [144] :

$$R_{Vds}(V_{DS}) = R_{Vds0} \cdot \frac{V_0}{V_{DS} \cdot \Theta(V_{DS})} \tag{4.7}$$

où R_{Vds0} et V_0 sont deux paramètres comportementaux pour définir la vitesse et l'efficacité du déchargement. Θ est la fonction échelon.

Notons que cette méthode de modélisation n'inclus ni le déchargement en V_{GS}, ni la protection de la programmation par la grille. Cette modélisation est une première approche de modélisation semi-physique fonctionnelle qui décrit la programmation de l'OG-CNTFET. L'amélioration de la description, plus physique de la protection de la programmation, est décrite dans le paragraphe suivant.

4.3.4.2 Modélisation de la "programmation en V_{DS}", "autorisation de la programmation en grille" et déchargement par la grille

La programmation en V_{DS} est autorisée par V_{GS}. Par conséquent, les mécanismes de dépiégeage mettent en jeu l'environnement électrostatique des pièges électroniques à l'interface P3OT/SiO_2. De ce fait, la programmation en V_{DS}, l'autorisation de la programmation en grille et le déchargement par la grille sont liées entre eux. Pour modéliser l'ensemble de ces mécanismes, nous utilisons une approximation de la recombinaison Shockley-Read-Hall (SRH) à l'interface polymère/oxyde.

SRH décrit le taux de recombinaison des porteurs piégés par des impuretés dans un semi-conducteur volumique [147] :

$$R^{SRH} = \frac{n \cdot p - n_i^2}{\tau_n \cdot (n + n_1) + \tau_p \cdot (p + p_1)} \tag{4.8}$$

où n_i est la concentration intrinsèque de porteurs dans le semi-conducteur. Les concentrations n et p représentent les densités de charge pour les électrons et les trous. τ_n et τ_p sont les durées de vie des électrons et des trous piégés, respectivement. Les densités des pièges n_1 et p_1 s'écrivent :

$$n_1 = N_C \cdot \exp\left(-\frac{E_C - E_T}{k_B T}\right) \text{ et } p_1 = N_V \cdot \exp\left(-\frac{E_T - E_V}{k_B T}\right) \tag{4.9}$$

où E_T est l'énergie de piège. N_c et N_V sont les densités d'état effectives de porteurs.

Nous appliquons le principe du modèle SRH dans le cas de l'OG-CNTFET. Nous modélisons l'ensemble des mécanismes de décharge par une seule source de courant dépendante commandée par V_{DS} et V_{GS} et paramétrée par l'énergie d'activation de pièges. La prise en compte de l'influence de V_{DS} dans le dépiégeage des charges par "évacuation" par le nanotube est également prise en compte au travers du potentiels V_{CNT}. Le courant du dépiégeage SRH s'écrit alors :

$$I_{Detrap} = Q_{Stored} R^{SRH}_{Detrap} = \frac{Q_{Stored} \cdot N_2^2}{\tau_{Detrap} \cdot \left(N + N_1 \exp\left(-\frac{f_1 e V_{CNT} - (f_2 e V_{GS} + f_3 E_A)}{k_B T}\right)\right)} \tag{4.10}$$

où Q_{Stored} est la densité restante de charges piégées. E_A est l'énergie d'activation liée à la liaison chimique de SiOH. N, N_1 et N_2 sont les concentrations normalisées à la surface effective de pièges électroniques, elles sont sans unité. f_1, f_2 et f_3 sont les coefficients des différentes efficacités du dépiégeage en V_{CNT}, en V_{GS} et selon E_A, respectivement. Notons que le potentiel du canal V_{CNT} est modulé non seulement par V_{GS}, mais aussi par V_{DS}. La constante de temps τ_{Detrap} décrit la durée pour qu'un électron piégé soit libéré puis traverse le P3OT jusqu'au le nanotube.

Cette source de courant I_{Detrap} est parallèle à $C_{Optice1}$ comme dans l'approche de la résistance variable (figure. 4.14). En associant eq. 4.8 avec la fig. 4.12, nous pouvons interpréter son effet sur le déchargement comme :

- Pour un V_{GS} faible (V_{G_READ}), lorsque V_{DS} est suffisamment important (V_{D_PROG}) pour moduler V_{CNT} le produit $f_1 e V_{CNT}$ devient supérieur à la somme $f_2 e V_{GS} + f_3 E_A$, alors le dépiégeage s'effectue et la programmation de la mémoire est possible par V_{DS} ;

- Pour un V_{GS} fort ($V_{G_PROTECT}$), lorsque V_{DS} est au potentiel V_{D_PROG}, le produit de $f_1 e V_{CNT}$ est inférieur à la somme $f_2 e V_{GS} + f_3 E_A$, alors le dépiégeage n'est pas possible et, l'état de conductance de l'OG-CNTFET est conservé et la programmation de la mémoire n'est pas possible ;
- Pour un V_{DS} faible (V_{D_READ}), lorsque V_{GS} est suffisamment négatif, la somme $f_2 e V_{GS} + f_3 E_A$ devient négative, alors le dépiégeage s'effectue et l'état de conductance de la mémoire est faible.

Ainsi, les trois régimes de fonctionnement principaux de la programmation de l'état de conductance de l'OG-CNTFET en vue d'une mémoire non-volatile sont analytiquement modélisés.

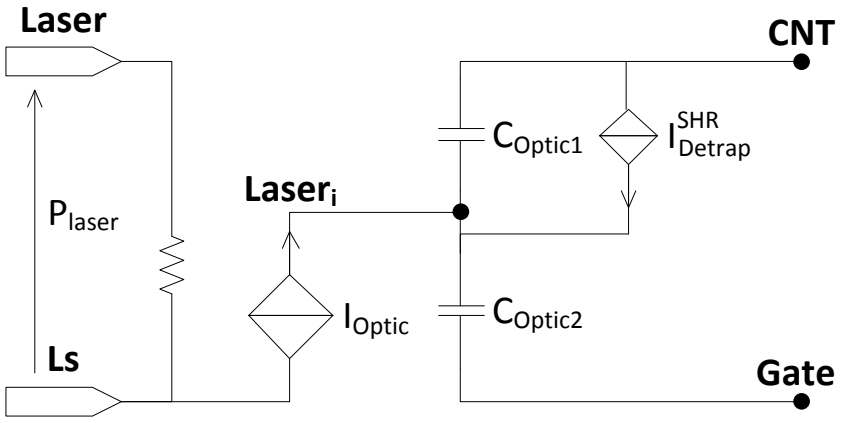


Figure 4.14 – Schéma équivalent du sous-circuit de l'OG-CNTFET avec la source de courant du dépiégeage SHR.

4.4 Analyse et modélisation de "la relaxation de pièges dans le fonctionnement de la mémoire non-volatile"

L'état de conductance d'un OG-CNTFET après l'écriture optique peut se conserver pendant plus d'une journée et jusqu'à quarante heures [104] [129]. Cela montre que les pièges d'interface sont quasi-permanents. Par contre, ils ne sont pas suffisamment permanents pour que l'OG-CNTFET soit considéré comme une mémoire non-volatile parfaite (ex : ReRAM, FeRAM et mémoire Flash). Nous nous sommes intéressés particulièrement à étudier cette relaxation de l'état de la mémoire.

4.4.1 Description de la conductance du P3OT

Le P3OT est à la fois un polymère photosensible et un semi-conducteur organique de type P. La conductance du transistor à film mince (TFT pour *Thin Film Transistor*) basé sur P3OT intrinsèque a été étudiée pour comprendre son influence dans le fonctionnement de l'OG-CNTFET sous l'effet du champ électrique [104]. La structure du composant et ses caractéristiques I_D-V_G sont présentées figure 4.15.

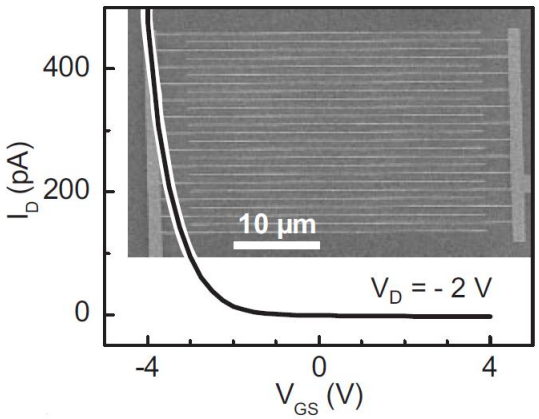


Figure 4.15 – Photo d'un transistor basé sur le P3OT avec une grille arrière et sa caractéristique I_D-V_{GS} à V_{DS} = -2 V [104].

Cette étude montre que le courant passant d'un transistor à P3OT est au moins cent fois plus petit que celui d'un OG-CNTFET pour les mêmes conditions de polarisation. De plus, vu le nombre de canaux et la largeur du canal par rapport à la configuration de l'OG-CNTFET, le courant de drain du TFT de P3OT est négligeable. Nous pouvons conclure que le P3OT intrinsèque présente une très faible conductivité. Nous cherchons spécifiquement sa conductivité en régime non-volatile.

4.4.2 Modélisation de la mobilité de P3OT et la conductance associée en régime non-volatile

En régime non-volatile (sans polarisation de grille), nous supposons que la conductivité de P3OT ne dépend pas du champ électrique, elle reste une constante. En physique de semi-conducteur classique, on calcule la conductivité de manière suivante :

$$\sigma = ne\mu_n + pe\mu_p \tag{4.11}$$

Où μ_n et μ_p représentent la mobilité du porteur libre, électron et trou, respectivement. Nous modélisons donc la mobilité d'électrons dans le P3OT en régime non-volatile.

4.4.2.1 Modèles analytiques disponibles pour décrire la mobilité électronique

Deux méthodes de modélisation de la mobilité d'électrons ont été étudiées, le modèle Poole-Frenkel (PF) et le modèle de désordre Gaussien (GDM pour *Gaussian Disorder Model*) [148]. Le modèle PF décrit la mobilité du processus de dépiégeage d'un porteur selon le potentiel Coulombien du piège. Ce processus dépend d'un champ électrique et de la température associée [149] :

$$\mu = \mu_0 \exp\left(-\frac{E_0 - \alpha\sqrt{F}}{k_B T_{eff}}\right) \text{ avec } \frac{1}{T_{eff}} = \frac{1}{T} - \frac{1}{T_R} \tag{4.12}$$

où E_0 est l'énergie d'activation du porteur sous un champ nul. F est l'amplitude du champ électrique. La température effective T_{eff} est définie par rapport à une température de référence T_R.

Le transport dans le GDM est basé sur l'approche "hopping" selon la distribution énergétique du site gaussien [150] :

$$\mu(F,T) = \mu_\infty \exp\left(-\left(\frac{2\sigma}{k_B T}\right)^2 + C\left[\left(\frac{\sigma}{k_B T}\right)^2 - \Sigma^2\right]\sqrt{F}\right) \qquad (4.13)$$

D'où μ_∞ est la limite de la mobilité à haute température. C est un paramètre fixé par des simulations. Σ est le paramètre du désordre spatial. σ/kT est le paramètre du désordre énergétique [148].

La description de type GDM donne une explication physique détaillée, mais il n'est valable qu'à fort champ de l'ordre de 10 kV/cm (fig. 4.16). Alors que la description de type PF donne une solution numérique accordée avec les expériences dont nous disposons et sa gamme de validité selon le champ électrique est beaucoup plus large. De plus, comme la relaxation des pièges décrivant l'effet mémoire non-volatile s'opère à champ électrique nul ou très faible, le modèle PF est préféré au modèle GDM.

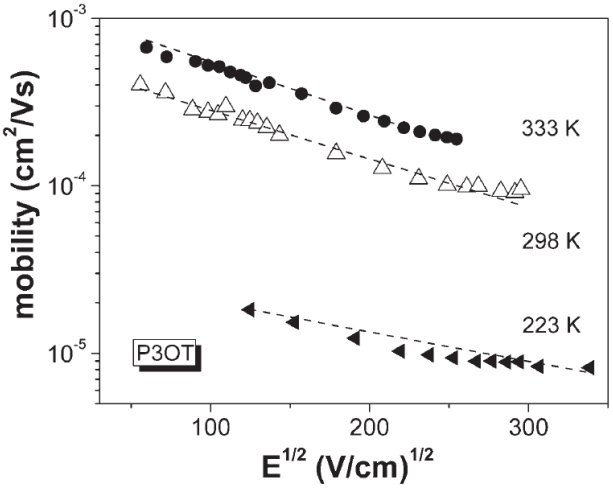


Figure 4.16 – Domain de validité du modèle GDM par des mesures [148].

4.4.2.2 Simplification du modèle Poole-Frenkel

En adaptant la condition non-volatile, nous supposons que le champ appliqué sur P3OT est nul. Le modèle de la mobilité PF est alors simplifié, il devient :

$$\mu_{NV} \approx \mu_0 \exp\left(-\frac{E_0}{k_B T_{eff}}\frac{T_R - T}{T_R T}\right) \qquad (4.14)$$

Les valeurs des trois paramètres de cette relation ont été données par [148] (tab 4.1). Avec ces valeurs, le modèle PF a été validé par des résultats expérimentaux [151] et l'évaluation théorique [152].

Paramètre	Valeur	Unité
μ_0	$2{,}7\cdot10^{-3}$	$cm^2/(V\cdot s)$
E_0	0,165	eV
T_R	700	K

Table 4.1 – Valeurs des paramètres appliqués dans le modèle PF [148].

Parce que nous ne cherchons la conductivité de P3OT que pour la relaxation des électrons piégés, alors l'expression de la conductivité est simplifiée. En replaçant eq. 14 dans eq. 4.11, cette conductivité sous condition non-volatile devient :

$$\sigma_{P3OT} = ne\mu_{NV} = Q_{Stored}\mu_0 \exp\left(-\frac{E_0}{k_B T_{eff}}\frac{T_R - T}{T_R T}\right) \tag{4.15}$$

Sa conductance associe s'écrit :

$$Y_{relax} = \sigma_{P3OT}\frac{A}{L} \tag{4.16}$$

D'où A est sa section qui est calculée par le produit du diamètre de nanotube d_{CNT} et la longueur du canal L_G. La distance du parcours du transport de la relaxation, c'est à dire la longueur de la conductance L est considérée équivalente à la moitié de la largeur de la zone effective des pièges d'interface W_{eff}. Enfin, la conductance devient :

$$Y_{relax} = Q_{Stored}\mu_0 \exp\left(-\frac{E_0}{k_B T}\frac{T_R - T}{T_R R}\right)\frac{2L_G d_{CNT}}{W_{eff}} \tag{4.17}$$

4.4.3 Modélisation du courant de relaxation

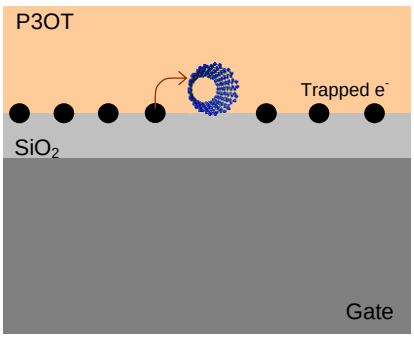
Nous raisonnons sur la relaxation des charges piégées à la température ambiante (figure 4.17a). Cette relaxation est quantifiée par la probabilité $Rate_{relax}$. Cette probabilité détermine la durée de l'état mémoire non-volatile. Ensuite, nous modélisons l'évacuation des charges relaxées via le nanotube (figure 4.17b). D'un point de vue électrique, la relaxation s'effectue entre les nœuds **Laser$_i$** et **CNT** via la conductance de P3OT selon un déchargement de type RC, ou plus précisément un courant de déchargement qui est en parallèle avec le courant de déchargement SRH (figure 4.18). Ce courant est proportionnel à la conductance et la probabilité de relaxation, s'écrit :

$$I_{relax} = V_{Laser_i,CNT} Y_{relax} Rate_{relax} \tag{4.18}$$

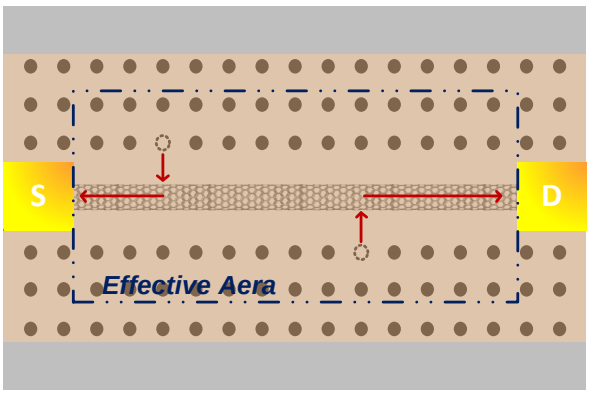
En introduisant eq. 4.17, il devient :

$$I_{relax} = V^2_{Laser_i,CNT} C_{Optic1}\mu_0 \exp\left(-\frac{E_0}{k_B T}\frac{T_R - T}{T_R R}\right)\frac{2L_G d_{CNT}}{W_{eff}} Rate_{relax} \tag{4.19}$$

$$\text{avec } Q_{Stored} = V_{Laser_i,CNT} C_{Optic1}$$



(a) RELAXATION AFTER ILLUMINATION



(b) CHARGE RELAXATION AND EVACUATION

Figure 4.17 – Relaxation de l'OG-CNTFET après l'écriture. (a) Un électron piégé relaxé en vue en coupe du nanotube. (b) Relaxation des charges et évacuation via le nanotube en vue de dessus.

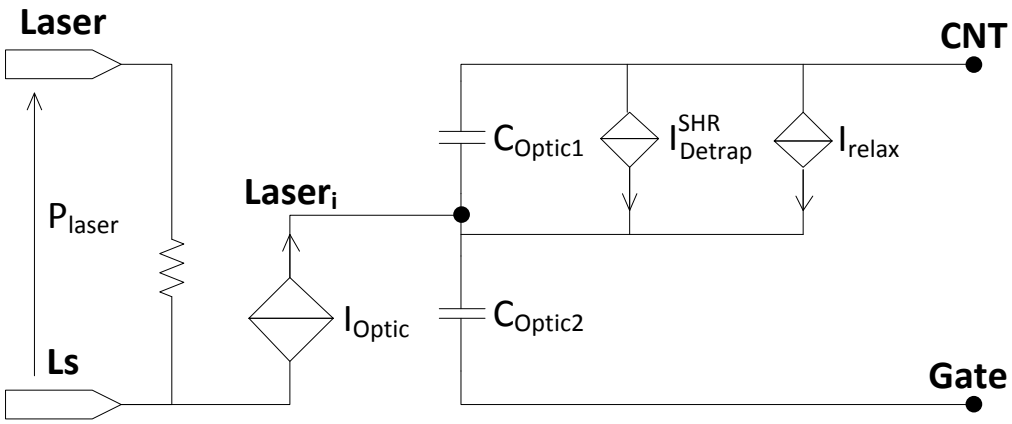


Figure 4.18 – Schéma équivalent du sous-circuit de l'OG-CNTFET avec la source de courant de la relaxation.

4.5 Implémentation d'OG-CNTFET dans le modèle compact du CNTFET conventionnel

La modélisation du fonctionnement de la mémoire non-volatile de l'OG-CNTFET est une partie relativement indépendante du fonctionnement. Il est facile à intégrer dans le modèle du CNTFET conventionnel au travers du calcul du bilan de charge (voir eq. 4.5). Notons que dans le modèle compact du CNTFET conventionnel, il existe le transistor intrinsèque et les éléments extrinsèques [84]. Dans la modélisation de l'OG-CNTFET, les charges piégées modulent directement le canal. Nous supposons que cet effet est direct sur le transistor intrinsèque. Ainsi, nous avons implémenté le modèle compact de la mémoire de l'OG-CNTFET entre les nœuds intrinsèques **G_i** et **CNT** du modèle compact de CNTFET conventionnel présenté figure 4.19.

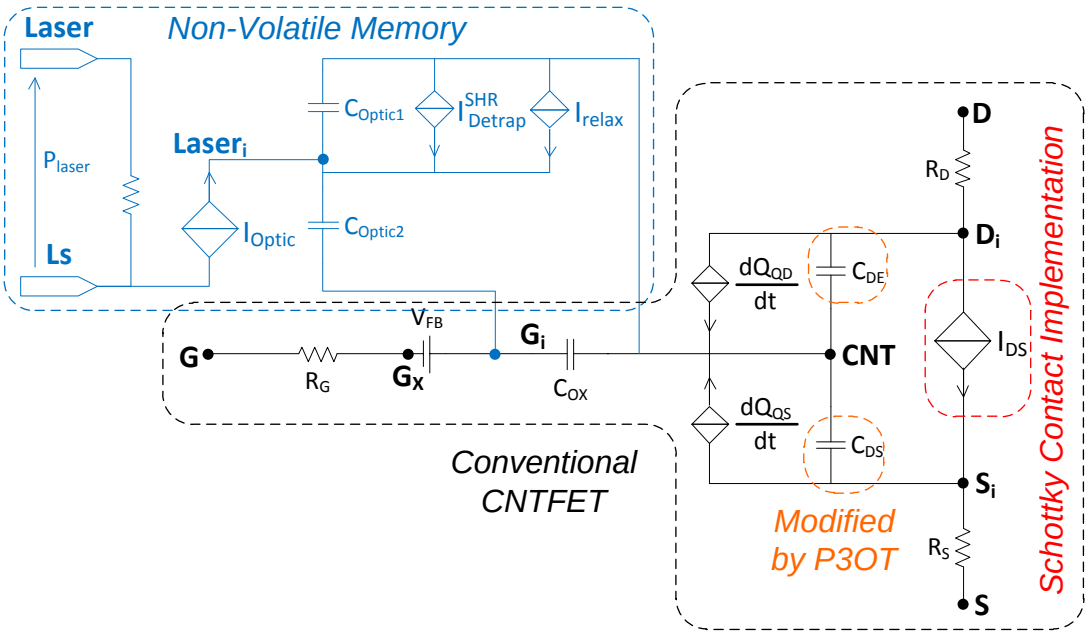


Figure 4.19 – Schéma équivalent du circuit électrique de l'OG-CNTFET avec l'implémentation du contact Schottky.

Dans la fig. 4.19, la partie noire est un CNTFET conventionnel. Les nœuds extrinsèque **G**, **D** et **S** représentent les électrodes de la grille, du drain et de la source, respectivement. R_G, R_D et R_S sont leurs résistances d'accès associées. Les nœuds $\mathbf{G_i}$, $\mathbf{D_i}$ et $\mathbf{S_i}$ définissent le transistor intrinsèque. Le nœud $\mathbf{G_X}$ et la tension V_{FB} représentent la tension de bande plate possible. C_{OX} est le condensateur la grille. Les courants dQ_{QD}/dt et dQ_{QS}/dt modélisent les évolutions des charges quantiques injectées par le drain et la source en régime dynamique, respectivement. Les condensateurs côté drain et côté source C_{DE} et C_{SE} représentent les capacités parasites électrostatiques. Due au dépôt de P3OT, leur valeur est modifiée [144]. La source de courant I_{DS} modélise le courant de drain. Dans le cadre de cette thèse, l'effet des contacts de type Schottky de côté drain et de côté source a été implanté dans I_{DS} (voir chap. 3).

La partie bleue modélise le fonctionnement de la mémoire avec la commande optique. Elle est aux bornes de C_{OX}, donc entre les $\mathbf{G_i}$ et **CNT** à la place de **Gate** et **CNT** (dans les paragraphes précédents). Cette partie est toujours en parallèle avec C_{OX}. Ensuite, le bilan de charge et le potentiel du canal ont été adaptés. Les eq. 4.6 et eq. 4.6 deviennent donc :

$$\Delta Q = C_{OX}\left(V_{G_i} - V_{CNT}\right) + C_{DE}\left(V_{D_i} - V_{CNT}\right) + C_{SE}\left(V_{S_i} - V_{CNT}\right) + C_{Optic1}\left(V_{Laser_i} - V_{CNT}\right) \quad (4.20)$$

$$V_{CNT} = \frac{C_{OX}V_{G_i} + C_{DE}V_{D_i} + C_{SE}V_{S_i} + C_{Optic1}V_{Laser_i} - \Delta Q}{C_{OX} + C_{DE} + C_{SE} + C_{Optic1}} \quad (4.21)$$

Cette méthode de modélisation et d'implémentation peut fonctionner indépendamment du modèle du CNTFET. Cependant, selon la variété du transistor CNTFET, elle peut intégrer de la même façon dans les modèles de CNTFET *MOS-like* [153], de CNTFET avec l'effet tunnel bande à bande (BTBT pour *Band to Band Tunneling*) et de CNTFET tenant compte des interactions dans le canal.

4.6 Étude de l'impact de la dispersion technologique sur la mémoire non-volatile

4.6.1 Comparaison des résultats du modèle avec des caractéristiques électriques mesurées

Notre modèle compact de l'OG-CNTFET est validé par deux types de comparaison, statique et dynamique. Ces deux types de comparaison sont étudiés dans les deux paragraphes suivants selon les données disponibles dans la référence [104], et selon les mesures de la programmation de l'état mémoire dans la référence [129].

4.6.1.1 Comparaison avec les mesures statiques

Borghetti *et al.* ont réalisé le premier OG-CNTFET basé sur un CNTFET avec grille arrière et mesuré ses caractéristiques I_D-V_G dans l'obscurité et sous illumination laser pour

montrer le fonctionnement de la commande par grille optique [104]. Ces mesures ont été obtenues pour un transistor planar sur une couche de SiO_2 de 10 nm avec une longueur inter-électrode de 100 nm. Les électrodes de drain/source sont en Pd. Le diamètre du canal est autour de 1,4 nm. La grille est polarisée de -2,5 à 2,5 V pour V_D égale à -400 mV. Ce CNTFET a été mesuré dans l'obscurité. Ensuite, après le dépôt de P3OT, cet OG-CNTFET a été mesuré dans l'obscurité une nouvelle fois et sous illumination du laser avec λ_{laser} = 457 nm pour des valeurs de puissance lumineuse égale à 6 nW, 60 nW et 6 µW. Comme notre modèle compact est conçu pour les SWNTs zigzag, les simulations sont réalisées pour un nanotube (17, 0) dont le diamètre est similaire en tenant compte des paramètres technologiques montrés dans le tableau 4.2. Dans ce tableau, les paramètres technologiques sont conformes à ceux du composant mesuré. Tandis que les paramètres électriques (résistances, condensateurs et tension de bande-flatte) ont été ajustés à partir des courbes mesurées. La comparaison entre les résultats de simulation et les mesures est présentée figure 4.21. Les paramètres définis pour simuler ce CNTFET sont identiques que ceux de l'OG-CNTFET, sauf C_{DE} = 25,16 aF, C_{SE} = 25,16 aF et Doping = 0 m^{-1}. Ce changement est justifié par la modification de l'environnent électrostatique dû au dépôt de P3OT qui n'est pas prise en compte dans le cas du CNTFET.

Paramètre	Signification de paramètre	Valeur et Unité
L_G	Longueur de grille (inter-électrode)	100 nm
ε_r	Constante diélectrique de l'oxyde de grille	3,9 (SiO_2)
t_{OX}	Epaisseur de l'oxyde de grille	10 nm
(n, m)	Chiralité du nanotube de canal	(17, 0)
Metal	Métal des électrodes	Pd
C_{DE}	Capacité électrostatique de drain	34 aF
C_{SE}	Capacité électrostatique de source	32 aF
R_D	Résistance d'accès de drain	6,5 kΩ
R_S	Résistance d'accès de source	6,5 kΩ
R_G	Résistance d'accès de grille	10 Ω
V_{FB}	Potentiel de bande flatte	0,18 V
f1	Efficacité de dépiégeage de V_{CNT}	10^{-9}
f2	Efficacité de dépiégeage de V_G	10^{-9}
f3	Inefficacité de dépiégeage d'E_A	10^{-9}
τ_{Detrap}	Durée d'évacuation d'un électron dépiégé	1 s
λ_{laser}	Longueur d'onde du laser incident	450 nm
spot	Diamètre du spot laser	2 µm
Doping	Dopage induit par la modification électrostatique du au dépôt de P3OT	$650 \cdot 10^{-6}$ m^{-1}

Table 4.2 – Liste des paramètres de la simulation statique pour comparaison avec les mesures dans [104].

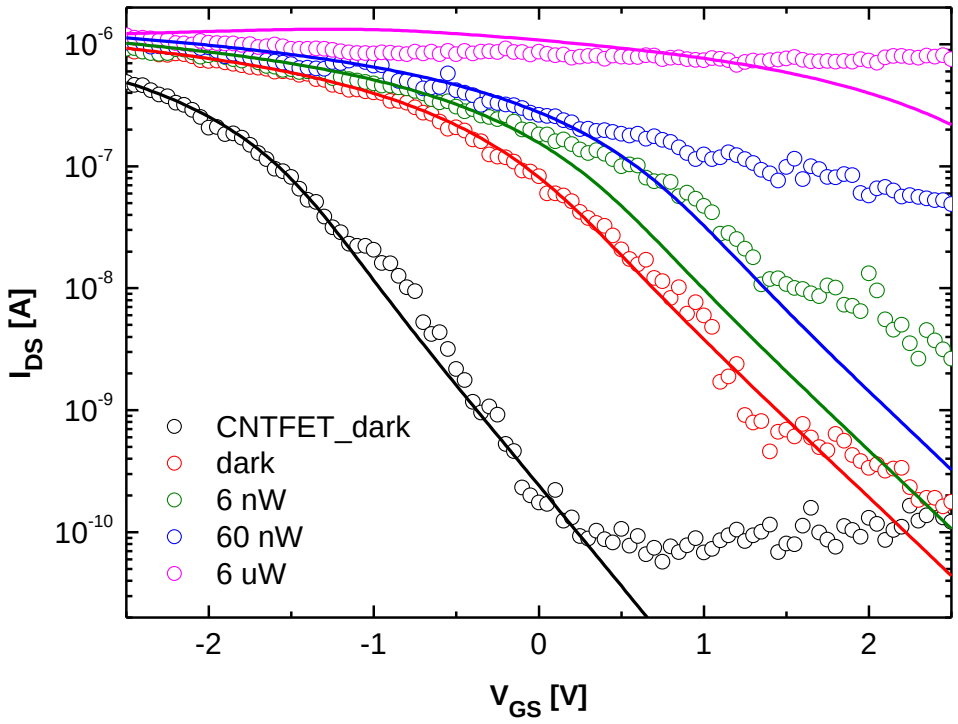


Figure 4.20 – Caractéristiques I_D-V_G d'un OG-CNTFET dans l'obscurité et sous illumination et du CNTFET associé. Les résultats de simulation (traits continus) sont comparés avec les mesures [104] (symboles). Les courbes noires et rouges représentent le courant I_D du CNTFET et de l'OG-CNTFET associé, respectivement. Les courbes vertes, bleues et violettes sont les courants I_D de l'OG-CNTFET sous illumination de 6 nW, 60 nW et 6 µW, respectivement. V_D est égale à -0,4 V pour les mesures et la simulation.

Dans la figure 4.20, nous observons que le courant de drain passant est limité ou saturé à 1,1 µA, cette valeur est dix fois plus faible que sa valeur théorique en transport balistique. Nous avons estimé que cela est dû au croisement des nanotubes entre les électrodes drain et source qui perturbent le transport. Pour cette raison, nous avons appliqué un facteur de 0,1 sur I_D.

Cette comparaison montre un bon accord entre les résultats de simulation et les expériences du CNTFET et de l'OG-CNTFET associé dans l'obscurité en changeant seulement les paramètres de l'environnement électrostatique. Pour les courants sous illumination, une bonne cohérence partielle est obtenue pour les moyennes et fortes polarisations (de 0 à -2,5 V). Elle montre que le calcul du courant de drain en prenant en compte les contacts Schottky fonctionne correctement. Un autre point particulier, dans la simulation, nous avons appliqué les puissances lumineuses : 0,3 nW, 0,6 nW et 4 nW pour les mesures de 6 nW, 60 nW et 6 µW, respectivement. En effet, le simulateur cherche la convergence de la solution en statique ce qui ne correspond pas l'équilibre de génération-recombinassions des paires électron-trous pendant l'illumination laser. Pour étudier l'influence de la puissance lumineuse, il faut travailler dans le régime dynamique.

4.6.1.2 Comparaison avec les mesures dynamiques

Zhao *et al.* ont montré pour la première fois le fonctionnement de la protection par une tension positive de grille pour la programmation par V_D [129]. Ces mesures ont été obtenues pour un transistor planar avec un canal de longueur de quelques microm ètres en multi-doigt de rubans de s-SWNTs. Cela ne correspond pas au fonctionnement d'un transistor avec un transport balistique, mais un compromis entre la technologique de fabrication à l'heure actuelle et le meilleur fonctionnement op érationnel. Cependant, nous avons simul é un OG-CNTFET avec des param ètres technologiques et électriques r éalistes pour reproduire les caract éristiques électriques similaires en r égime transitoire. Les param ètres utilis és dans la simulation sont r ésum és dans le tableau 4.3. Les r ésultats de simulation sont compar és avec les mesures [129] présentés figure 4.21. Dans la simulation, l'état mémoire de conductance initial de cet OG-CNTFET correspond à un courant de drain inf érieur à 0,1 nA. Puis il est pr é-écrit par le laser avec une puissance de 12,3 nW pendant 150 ms. Les valeurs impulsionnelles de la polarisation V_D, V_G et laser sont pr ésent ées dans le tableau 4.4.

Param ètre	Signification de param ètre	Valeur et Unit é
L_G	Longueur de grille (inter- électrode)	100 nm
ε_r	Constante diélectrique de l'oxyde de grille	3,9 (SiO_2)
t_{OX}	Epaisseur de l'oxyde de grille	10 nm
(n, m)	Chiralit é du nanotube de canal	(19, 0)
Metal	M étal des électrodes	Pd
C_{DE}	Capacit é électrostatique de drain	10 aF
C_{SE}	Capacit é électrostatique de source	10 aF
R_D	Résistance d'accès de drain	6,5 kΩ
R_S	Résistance d'accès de source	6,5 kΩ
R_G	Résistance d'accès de grille	10 Ω
V_{FB}	Potentiel de bande flatte	0,6 V
f1	Efficacit é de d épi égeage de V_{CNT}	0,02
f2	Efficacit é de d épi égeage de V_G	0,2
f3	Inefficacité de dépiégeage d'E_A	0,2
τ_{Detrap}	Durée d'évacuation d'un électron dépiégé	1 ms
λ_{laser}	Longueur d'onde du laser incident	450 nm
spot	Diam ètre du spot laser	2 µm
Doping	Dopage induit par la modification électrostatique du au d ép ôt de P3OT	0 m^{-1}

Table 4.3 – Liste de paramètres de la simulation dynamique pour comparaison avec les mesures dans [129].

Entr ée puls ée	V_D	V_G	laser
Valeur initiale	-0,4 V	0 V	0 W
Valeur puls ée	5,6 V	6 V	12,3 nW
d élai	30,9 s	10 s	-15 s
Temps de mont é	1 ms	5 s	1 ns
Temps de descend	1 ms	5 s	1 ns
Dur ée puls ée	5 s	75 s	150 ms
P ériode	10 s	200 s	200 s

Table 4.4 – Liste d'entrées pulsées de la simulation dynamique pour comparaison avec les mesures dans [129].

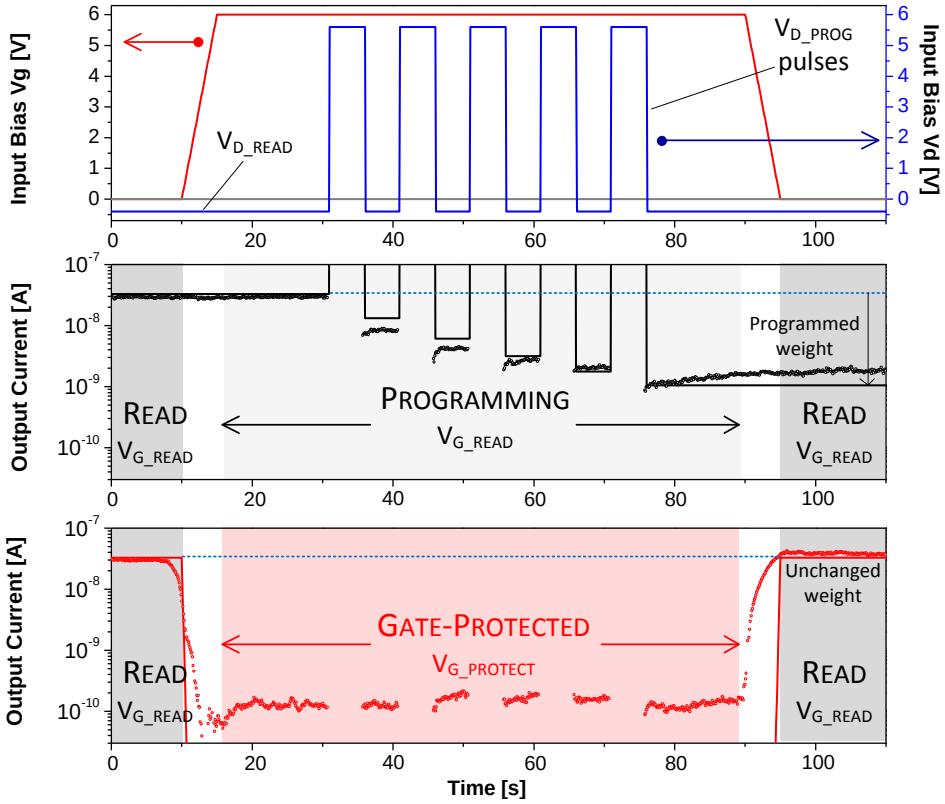


Figure 4.21 – Chronogrammes de la séquence de programmation par la tension de drain de la mémoire après écriture optique pour un OG-CNTFET sans (second chronogramme) et sous (troisième chronogramme) la protection de la programmation par grille. Les résultats de simulation (traits continus) sont comparés avec les mesures [129] (symboles). Les tensions de commande, V_G (grise et rouge) et V_D (bleue) sont présentées dans le premier chronogramme.

Dans la figure 4.21, l'OG-CNTFET est optiquement écrit à un état élevé de conductance correspondant à un courant de drain égal à 30 nA. Cet état haut est mémorisé grâce à une tension nulle appliquée sur la grille (V_{G_READ}). Dans le même temps, cet état peut être lu grâce à une tension de drain autour de zéro, -0,4 V (V_{D_READ}). Ensuite, deux types de programmation de l'état de conductance sont simulés :

- Sans la protection de grille : second chronogramme. Dans ce cas, la tension de polarisation de grille constante égale à V_{G_READ} autorise cinq impulsions de la tension de polarisation de drain égales à 5,6 V (V_{D_READ}) qui successivement programment l'état haut de la mémoire à un état intermédiaire (I_D = 1 nA).
- Sous la protection de grille : troisième chronogramme. À partir de 10 s, la tension de polarisation de grille est mise à 6 V ($V_{G_PROTECT}$). Les cinq impulsions V_D égales à V_{D_READ} qui ne sont pas capables de programmer l'état mémoire. En effet, la tension impulsionnelle V_{D_READ} n'est pas suffisante par rapport à $V_{G_PROTECT}$ pour effectuer la décharge. À partir de 95 s, les deux tensions V_G et V_D sont remises aux valeurs de lecture, et l'état de conductance de l'OG-CNTFET se stabilise à son état avant programmation (I_D = 30 nA).

Dans ces deux simulations, toutes les phases de lecture (V_G = V_{G_READ} et V_D = V_{D_READ}) conservent leur état de conductance avec une très légère diminution qui correspond à la relaxation de la mémoire non-volatile.

Cette comparaison montre un bon accord entre les résultats de simulation et les mesures de l'OG-CNTFET sur le fonctionnement de la programmation par V_D et le

fonctionnement de la protection par V_G en dynamique. L'efficacité de la programmation par V_D simulée est très similaire à celle des mesures. Cela implique que notre modèle compact est capable de reproduire le fonctionnement d'un OG-CNTFET dans le cas d'une mémoire résistive. De plus, ce modèle inclut la relaxation de la mémoire non-volatile ce qui permet aux utilisateurs de prendre une précaution dans le cas où la relaxation de l'OG-CNTFET évolue.

4.6.2 Adaptation du modèle selon la géométrie de l'OG-CNTFET

Les programmations de l'état mémoire d'OG-CNTFET présentés dans les travaux de l'équipe de CEA-LEM ont été réalisées à l'échelle de la seconde [104] [106] [129]. Cela n'est pas suffisamment rapide par rapport au temps d'apprentissage typique à l'échelle de la milliseconde pour un circuit neuromorphiques [154]. L'équipe CEA-LEM a confirmé qu'avec des OG-CNTFETs en configurant grilles arrières basées sur des nanofils de silicium (*Silicon Nanowire* ou SiNW), la programmation de la mémoire par V_{GS} à l'échelle de la microseconde est possible [146]. Ainsi, nous vérifions l'adaptation de notre modèle compact dans les mêmes conditions. Dans cette étude, nous réalisons d'abord la simulation à l'échelle milliseconde correspondant aux circuits neuromorphiques actuels. Ensuite, nous réalisons la simulation à l'échelle microseconde. Les paramètres technologiques, électriques et optoélectroniques sont présentés dans le tableau 4.5 et ils sont repris des valeurs du tableau 4.3. Seuls f_1 est modifié à 0,033 pour une programmation plus efficace et, τ_{Detrap} est changé à 1 ms et 1 µs pour milliseconde et microseconde, respectivement. Les valeurs impulsionnelles de la polarisation V_D, V_G et laser sont présentées les tableaux 4.6 et 4.7. La source et le nœud optique **ls** sont mis à la masse. Les résultats de simulations sont présentés figures 4.22 et 4.23.

Paramètre	Signification de paramètre	Valeur et Unité
L_G	Longueur de grille (inter-électrode)	100 nm
ε_r	Constante diélectrique de l'oxyde de grille	3,9 (SiO_2)
t_{OX}	Epaisseur de l'oxyde de grille	10 nm
(n, m)	Chiralité du nanotube de canal	(19, 0)
Metal	Métal des électrodes	Pd
C_{DE}	Capacité électrostatique de drain	10 aF
C_{SE}	Capacité électrostatique de source	10 aF
R_D	Résistance d'accès de drain	6,5 kΩ
R_S	Résistance d'accès de source	6,5 kΩ
R_G	Résistance d'accès de grille	10 Ω
V_{FB}	Potentiel de bande flatte	0,6 V
f1	Efficacité de dépiégeage de V_{CNT}	0,033
f2	Efficacité de dépiégeage de V_G	0,2
f3	Inefficacité de dépiégeage d'E_A	0,2
τ_{Detrap}	Durée d'évacuation d'un électron dépiégé	1 ms ou 1 µs
λ_{laser}	Longueur d'onde du laser incident	450 nm
spot	Diamètre du spot laser	2 µm
Doping	Dopage induit par la modification électrostatique du au dépôt de P3OT	0 m^{-1}

Table 4.5 – Liste de paramètres de la simulation dynamique pour l'étude de la faisabilité à l'échelle milliseconde.

Entrée pulsée	V_D	V_G	laser
Valeur initiale	-0,4 V	0 V	0 W
Valeur pulsée	5,6 V	6 V	1 uW
délai	120,9 ms	117,6 ms	10 ms
Temps de montée	500 us	1 ms	1 ns
Temps de descend	500 us	1 ms	1 ns
Durée pulsée	5 ms	39,5 ms	1,5 ms
Période	10 ms	200 ms	100 ms

Table 4.6 – Liste des grandeurs d'entrées pulsées de la simulation dynamique pour l'étude de la mise à l'échelle milliseconde.

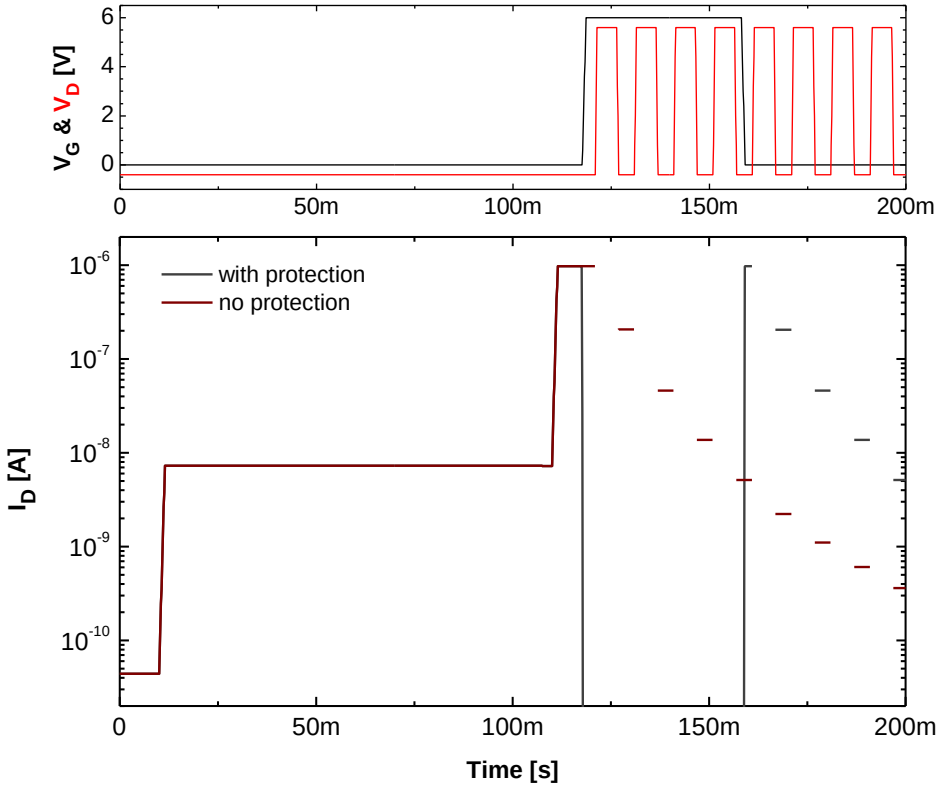


Figure 4.22 – Chronogrammes de la séquence de l'écriture optique et de la programmation par le drain de l'état de conductance (représenté par I_D) de la mémoire dans la gamme milliseconde.

Entrée pulsée	V_D	V_G	laser
Valeur initiale	-0,4 V	0 V	0 W
Valeur pulsée	5,6 V	6 V	300 µW
délai	120,9 µs	117,6 µs	10 µs
Temps de monté	500 ns	1 µs	1 ns
Temps de descend	500 ns	1 µs	1 ns
Durée pulsée	5 µs	39,5 µs	5 µs
Période	10 µs	200 µs	100 µs

Table 4.7 – Liste des grandeurs d'entrées pulsées de la simulation dynamique pour l'étude de la mise à l'échelle microseconde.

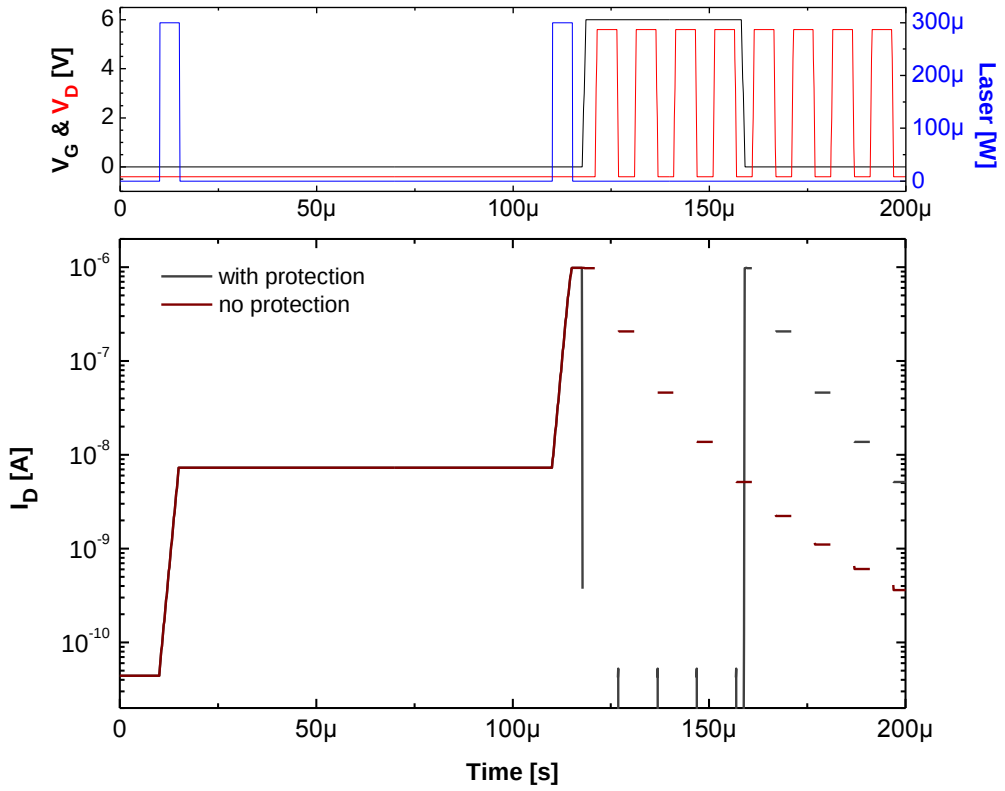


Figure 4.23 – Chronogrammes de la séquence d'écriture optique et de la programmation par le drain de l'état de conductance (représenté par I_D) de la mémoire dans la gamme microseconde.

Dans la figure 4.22, un OG-CNTFET est excité d'un état mémoire de conductance faible à un état de conductance élevée par deux impulsions laser de 1 µW avec une durée de 1,5 ms à 10 ms et 100 ms. Puis, il est progressivement programmé à l'état de faible conductance, i. e. l'état initial, par huit impulsions de V_{D_PROG} à partir de 120 ms. Chaque état de lecture et chaque phase de transition sont stables, sans oscillations, ni divergence.

Dans la figure 4.23, l'OG-CNTFET est excité d'un état mémoire de conductance faible à un état de conductance élevée par deux impulsions laser de 300 µW avec une durée de 5 µs à 10 µs et 100 µs. Puis, il est progressivement programmé à l'état de faible conductance, i. e. l'état initial, par huit impulsions de V_{D_PROG} à partir de 120 µs. Chaque état de lecture est stable. Les phases de transition commencent avoir des faibles pics d'oscillation. Mais il reste stable, sans divergence.

Par ces deux types de simulation, nous concluons que ce modèle compact est capable de prédire la performance dynamique des OG-CNTFETs avancés jusqu'à l'échelle de la microseconde. Il permet aux utilisateurs de l'appliquer dans leur conception de circuits neuromorphiques avec un temps d'apprentissage plus rapide.

4.6.3 Étude de l'impact de la dispersion technologique sur mémoire non-volatile

Une étude de l'impact de la dispersion technologique sur les caractéristiques statiques des CNTFETs avec contacts Schottky a été présentée dans le chapitre 3. Dans l'application de la mémoire non-volatile, nous étudions cette fois-ci l'impact dû à la dispersion technologique sur les caractéristiques dynamiques des OG-CNTFETs avec contacts Schottky. Nous reprendrons l'idée du chapitre 3, trois transistors avec différent nanotube ont été simulés : (11, 0), (17, 0) et (25, 0). Avec le métal d'électrodes drains source, les trois gammes de diamètre de nanotube comprises entre 0,8 et 2 nm : 0,86 nm, 1,33 nm et 1,96 nm représentent trois gammes de hauteur de barrière, respectivement. Notons que dans cette étude, nous ne nous intéressons pas à la fonction protection par la grille. En effet, elle conserve seulement la quantité d'électrons piégés et n'est pas influencée par les contacts Schottky. Les paramètres appliqués dans la simulation sont résumés dans le tableau 4.8. Le dopage induit par les impuretés dues au dépôt de P3OT est considéré comme nul. Les résultats de simulation sont comparés entre eux et présentés figure 4.24. Les valeurs impulsionnelles de la polarisation V_D, V_G et laser sont présentées tableau 4.9.

Paramètre	Signification de paramètre	Valeur et Unité
L_G	Longueur de grille (inter-électrode)	100 nm
ε_r	Constante diélectrique de l'oxyde de grille	3,9 (SiO_2)
t_{OX}	Epaisseur de l'oxyde de grille	10 nm
(n, m)	Chiralité du nanotube de canal	(25, 0), (17, 0), (11,0)
Metal	Métal des électrodes	Pd
C_{DE}	Capacité électrostatique de drain	10 aF
C_{SE}	Capacité électrostatique de source	10 aF
R_D	Résistance d'accès de drain	6,5 kΩ
R_S	Résistance d'accès de source	6,5 kΩ
R_G	Résistance d'accès de grille	10 Ω
V_{FB}	Potentiel de bande flatte	0,6 V
f1	Efficacité de dépiégeage de V_{CNT}	0,015
f2	Efficacité de dépiégeage de V_G	0,2
f3	Inefficacité de dépiégeage d'E_A	0,2
τ_{Detrap}	Durée d'évacuation d'un électron dépiégé	1 s
λ_{laser}	Longueur d'onde du laser incident	450 nm
spot	Diamètre du spot laser	2 µm
Doping	Dopage induit par la modification électrostatique du au dépôt de P3OT	0 m^{-1}

Table 4.8 – Liste des paramètres de la simulation dynamique pour l'étude de l'impact du diamètre du canal de l'OG-CNTFET sur la programmation de la mémoire due à la dispersion technologique.

Entrée pulsée	VD	VG	laser
Valeur initiale	-0,4 V	0 V	0 W
Valeur pulsée	5,6 V	-	12,3 ou 24,7 ou 56,7 nW
délai	120,9 µs	-	10 µs
Temps de montée	500 ns	-	1 ns
Temps de descend	500 ns	-	1 ns
Durée pulsée	5 µs	-	5 µs
Période	10 µs	-	100 µs

Table 4.9 – Liste d'entrées pulsées de la simulation dynamique pour l'étude de l'impact du diamètre de canal de l'OG-CNTFET sur la programmation de la mémoire due à la dispersion technologique.

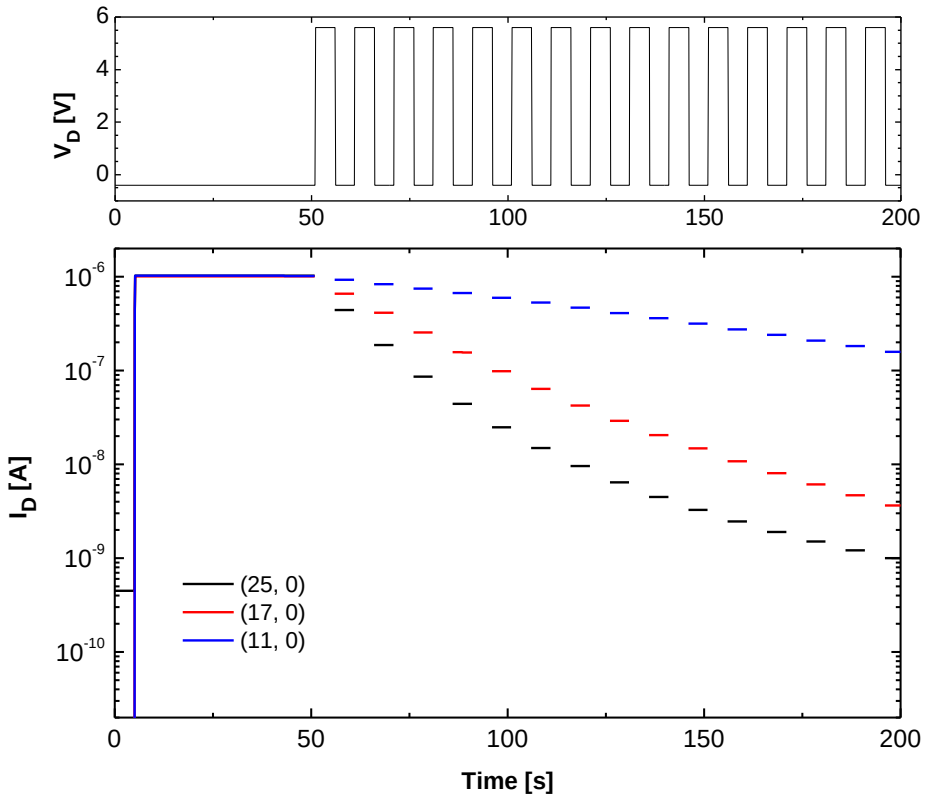


Figure 4.24 – Chronogrammes de la séquence de l'écriture optique et de la programmation par drain du l'état de conductance (représenté par I_D) de mémoire pour trois OG-CNTFETs avec le canal en s-SWNT zigzag, (25, 0) en noir, (17, 0) en rouge et (11, 0) en bleu, respectivement.

Figure 4.21, trois courants de drain sont montrés pour une séquence de l'écriture optique à un état haut de conductance correspondant à I_D égal à 1 µA et des programmations par V_{DS}. À l'instant 5 s : i) le transistor avec la chiralité (25, 0) est programmé de son état initial de faible conductance correspondant à I_D égal à 0,45 nA à l'état haut par une impulsion de laser de 12,3 nW ; ii) le transistor avec la chiralité (17, 0) est programmé de son état initial de faible conductance correspondant à I_D égal à 14 pA (non présenté dans fig. 4.24) à l'état haut par une impulsion de laser de 24,7 nW ; iii) le transistor avec la chiralité (11, 0) est programmé de son état initial de faible conductance correspondant à I_D égal à 24 fA (non présenté dans fig. 4.24) à l'état haut par une impulsion de laser de 56,7 nW . À partir de 50 s, les trois mémoires sont programmée par quinze impulsions de V_{D_PROG} de 5,6 V : i) la mémoire avec la chiralité (25, 0) est programmée jusqu'à un état final de faible conductance correspondant I_D égal à 1 nA ; ii) la mémoire avec la chiralité (17, 0) est programmée jusqu'à un état intermédiaire correspondant à I_D égal à 3,6 nA ; iii) la mémoire avec la chiralité (11, 0) est programmées jusqu'à un état haut correspondant à I_D égal à 158 nA.

Après cette étude, nous concluons sur l'impact du diamètre de canal de l'OG-CNTFET sur le fonctionnement de la mémoire due aux contacts Schottky sur deux parties :

- Dans la phase d'écriture optique, du fait de la tension de seuil différente pour les transistors avec différente chiralité de nanotube (voir chapitre 3), l'état de conductance de chaque mémoire est donc différent sous la même condition de polarisation dans le régime bloqué avant illumination. Ensuite, la mémoire avec une hauteur de barrière Schottky la plus importante, correspond à un état de conductance le plus faible. Pour écrire cette mémoire au même niveau par rapport aux autres transistors, elle demande une puissance

lumineuse plus importante. Cela correspond au cas de l'OG-CNTFET avec le nanotube (11, 0) dans cet exemple

- Dans la phase de la programmation par VD, la quantité réduite de porteurs injectés dans le canal par l'effet tunnel au travers de la barrière Schottky, implique une réduction du potentiel de canal pendant la programmation. La mémoire avec une hauteur de barrière Schottky la plus faible, permet une meilleure efficacité de programmation. Cela correspond au cas de l'OG-CNTFET avec le nanotube (25, 0) dans l'exemple. Par contre, la mémoire avec une hauteur de barrière plus importante présente une résolution plus fine de programmation (facilité de control de programmation).

Avec ces conséquences, les utilisateurs du modèle peuvent prévoir la différence des résultats de l'apprentissage entre la simulation de circuit et les mesures sur la réalisation de circuit dû à la dispersion du diamètre de nanotube. De plus, cette étude peux être appliquée dans la simulation de pire cas pour améliorer la conception de circuit en évitant l'influence des contacts Schottky sur chaque sous circuit de type synapse, par exemple.

4.7 Conclusion du chapitre

Dans ce chapitre, nous avons analysé le fonctionnement de l'OG-CNTFET en configuration de mémoire non-volatile incluant les fonctionnements : modulation de grille à la commande optique ou dit " écriture optique", le déchargement par la polarisation V_D ou dit "programmation par V_D" et l'autorisation du déchargement par la polarisation de grille ou dit "protection de la programmation par la grille".

Nous avons associé la modulation de grille à la commande optique et l'effet mémoire non-volatile avec les électrons photo-générés qui sont piégés profondément à l'interface P3OT/SiO_2. Nous les modélisons par un couplage d'une source de courant dépendante de la lumière incidente et d'un réseau de condensateurs équivalents. Nous avons expliqué le déchargement par la polarisation V_D comme le dépiégeage des électrons piégés à l'interface par le potentiel du canal, V_{CNT} conduit par V_{DS}. Nous avons expliqué ensuite l'autorisation du déchargement par la polarisation de grille comme l'équilibre électrostatique sur le dépiégeage entre le champ électrique du canal et le champ électrique de la grille. Nous modélisons ces deux fonctionnements par une source de courant de type recombinaison Shockley-Read-Hall surfacique contrôlée par V_{GS} et V_{CNT}.

Ensuite, nous avons étudié la relaxation de l'état mémoire de l'OG-CNTFET. Nous définissons le taux de relaxation de pièges à l'interface par l'effet thermodynamique. Puis nous simplifions le modèle de Poole-Frenkel sous la condition non-volatile à décrire la conductivité du passage d'électrons dépiegés dans P3OT. Avec ces deux notions, nous modélisons le courant de relaxation de l'OG-CNTFET.

En liant la source du courant de commande optique, la source du courant de recombinaison SRH, la source du courant de relaxation et le réseau de condensateurs de pièges d'interface et le potentiel du canal, nous avons déduit le bilan de charge dans le canal et donc, nous proposons un modèle contact d'OG-CNTFET. La modélisation des contacts Schottky est appliquée à l'OG-CNTFET.

Après la modélisation compacte, les résultats de simulation ont été comparés avec des mesures expérimentales en régime statique et plus spécifiquement en régime transitoire pour

l'application mémoire non-volatile. Ces comparaisons montrent des bonnes cohérences et impliquent une bonne validité du modèle compact. Ensuite, nous aboutissons à l'adaptation du modèle compact jusqu'à l'échelle microseconde et, obtenons des résultats de simulations stables. Finalement, une étude d'impact de la dispersion technologique sur les caractéristiques dynamique de l'OG-CNTFET a été réalisée pour plusieurs configurations de contacts Schottky. Cette étude permet de prédire l'influence des contacts Schottky sur la performance dynamique de mémoire et, aide les concepteurs de circuits neuromorphiques à prendre en compte ces variabilités et à dessiner des circuits avec l'apprentissage efficace et robuste.

Conclusion générale et perspectives

Les travaux dans le cadre de cette thèse concernent les caractérisations électriques et optoélectroniques des transistors à l'effet de champ basé sur nanotube de carbone. Ils comprennent quatre parties principales : les propriétés électroniques et optoélectroniques des nanotubes de carbone, les caractérisations électriques et optoélectroniques des CNTFETs et OG-CNTFET, la modélisation compacte des contacts Schottky de CNTFET et la modélisation compacte de l'OG-CNTFET. Les travaux de modélisation compacte du transistor ont été utilisés dans le cadre du projet ANR PANINI pour réaliser des simulations de circuits intégrés électroniques de type neuromorphiques.

Dans le chapitre 1, nous avons présenté la structure cristalline du nanotube de carbone et défini le nanotube monoparoi, SWNT et le nanotube multiparois, MWNT. La structure des bandes d'énergie de SWNT utilisés est liée à l'enroulement du nanotube, la chiralité, pour aboutir à un nanotube semi-conducteur, s-SWNT ou métallique, m-SWNT. Nous avons calculé la conductivité quantique, la quantification des bandes d'énergie, la densité d'état du CNT. Nous avons développé la valeur de la bande interdite d'un s-SWNT et les valeurs de chaque sous-bande associée à partir de sa chiralité. Le transport similaire des électrons et des trous est dû à la symétrie de la structure de bandes d'énergie. Le transport balistique donne lieu à un libre parcours moyen supérieur à 150 nm à la température ambiante. Comme les CNTs sont un matériau avec une bande interdite directe, les propriétés optoélectroniques du nanotube sont présentées en trois parties : l'électroluminescence, la photoconductivité et la photoluminescence. Ensuite, nous avons exposées quatre méthodes courantes de synthèse des nanotubes de carbone, particulièrement les SWNTs. Les méthodes CVD et HiPco® permettent de synthétiser des SWNTs à l'échelle d'une production industrielle. Les procédés courants de séparation des nanotubes métalliques et semi-conducteurs ont été expliqués principalement pour fournir des s-SWNTs homogènes pour les applications électroniques. À la fin du chapitre 1, les transistors à l'effet de champ basés sur CNT sont brièvement présentés : les CNTFETs conventionnels, les DG-CNTFETs et les SB-CNTFETs. Nous avons expliqué leur principe de fonctionnement, leur fabrication et les applications majeures associées.

Dans le chapitre 2, nous avons décrit trois générations de véhicule de test fabriquées par le CEA-LEM définies selon leur épaisseur de l'oxyde de grille. Pour chaque génération de véhicule de test, nous avons précisément présenté la structure des transistors en incluant OG-CNTFETs et CNTFETs, leurs layouts, le câblage électrique du bonding et les tests sous pointe. Ensuite, nous avons expliqué les méthodes de caractérisation en deux parties, la partie électrique et la partie optoélectronique. Le banc de test et les configurations matérielles et informatiques pour la caractérisation électrique ont été décrits. Les résultats des mesures de courant de drain I_{DS}-V_{GS} ont été figurés avec un rapport I_{ON}/I_{OFF} jusqu'à plus de trois ordres de grandeur pour une plage de V_{GS} comprise entre -3 et 3 V avec un V_{DS} de -0,4 V. Les caractéristiques I_{DS}-V_{GS} associées ont été également présentées. Ces caractéristiques ont été analysées. Le banc de test et les configurations matérielles et informatiques pour la caractérisation optoélectronique ont été démontrés. Cependant, nous n'avons pas obtenu des caractéristiques optoélectroniques exploitables. L'origine de l'endommagement des véhicules de test a été analysée et identifiée comme la conséquence de la décharge électrostatique due à la manipulation ou au déplacement des plaquettes. Nous proposons deux suggestions :

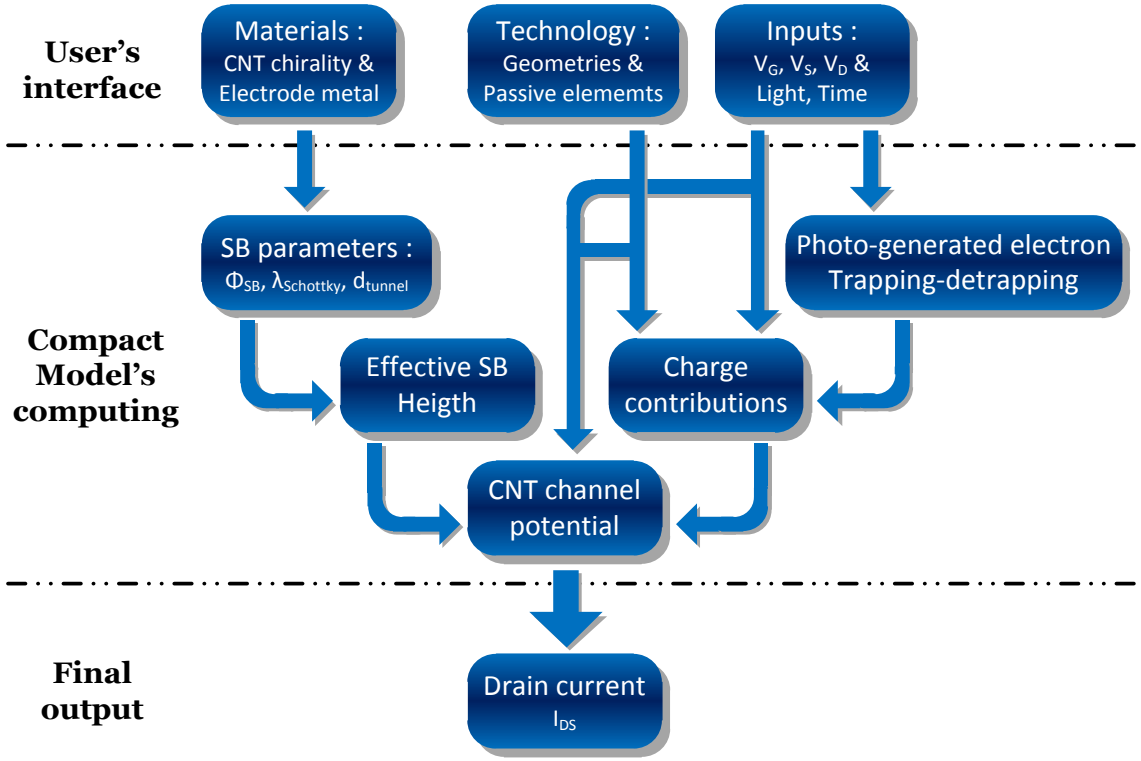
découper la plaquette par bloc de véhicule de test et/ou réaliser des gravures locales sur l'arrière de la plaquette pour isoler les grilles entre elles.

Nous avons étudié les contacts de type Schottky entre les électrodes et le canal de nanotube de carbone semi-conducteur intrinsèque dans le chapitre 3. Nous avons utilisé la méthode barrière Schottky effective pour modéliser l'effet tunnel traversant une barrière Schottky situé au contact métal/CNT issue des travaux de thèse de Montassar Najari [114]. Ensuite, nous avons calibré deux paramètres nécessaires à la description de la barrière Schottky effective, la longueur caractéristique de la barrière Schottky et la distance tunnel pour les s-SWNTs zigzag avec un diamètre entre 0,8 et 2 nm. La distance tunnel a été déduite comme une fonction des paramètres physiques, la masse effective d'électron et la hauteur de barrière pour une gamme de 0 à 0,7 eV à l'aide de la comparaison entre le courant de drain obtenu par notre modèle et celui obtenu par l'approximation WKB. Une fois la calibration des paramètres effectuée, la surestimation de la hauteur de barrière Schottky effective sous fortes polarisations du canal a été évaluée en analysant le rôle du coefficient de transmission. Nous avons proposé une correction comportementale pour assurer la validation de la barrière Schottky effective dans une gamme de polarisation typique comprise entre -2,5 à 2,5 V. Grâce à tous ces travaux, nous avons amélioré la modélisation compacte des contacts Schottky et l'avons intégré dans le modèle de CNTFET MOS-*like*. Les résultats de ce nouveau modèle ont été comparés avec des mesures expérimentales pour des CNTFETs avec différentes configurations de contacts Schottky. Ces comparaisons ont permis de valider notre modèle compact. À la fin du chapitre, nous avons étudié l'impact de la dispersion technologique sur les caractéristiques électriques du CNTFET pour plusieurs configurations de contacts Schottky. Le résultat de cette étude a prédit l'influence des contacts Schottky sur les performances du transistor ceci pour l'aider à comprendre et à dessiner des circuits optimisés. Par exemple, la tension de seuil et le courant de drain à la même condition de polarisations sont remarquablement différents pour deux transistors avec leurs canaux du nanotube différents.

Le chapitre 4 décrit la modélisation compacte de l'OG-CNTFET pour l'utilisation en tant que mémoire non-volatile dans l'apprentissage neuronal. Premièrement, nous avons analysé l'effet de la modulation de la grille par la commande optique, l'écriture optique et, l'effet des électrons photo-générés dans le P3OT piégés à l'interface P3OT/SiO_2 à proximité du canal du nanotube. La modélisation associée a été réalisée grâce à une source de courant dépendant de la puissance lumineuse chargeant les condensateurs équivalents aux pièges d'interface. Pour la décharge du transistor par V_{DS} ou par V_{GS} (programmation par V_D ou par V_G), nous avons les modélisé par le dépiégeage global des électrons piégés conduit par la force électrostatique du canal ou de la grille, respectivement. Puis, nous avons corrélé l'autorisation du dépiégeage par V_{DS} en polarisation positive de grille (protection de programmation par V_G) avec l'équilibre des forces électrostatiques de la grille et du canal. En groupant ces régimes de fonctionnement de programmation et de protection, nous avons réalisé une source de courant de recombinaison Shockley-Read-Hall surfacique commandée par la polarisation de grille et le potentiel du canal. Dans une troisième étape, nous avons modélisé la relaxation de l'état mémorisé par un courant qui traverse la résistance équivalente en interprétant la mobilité des électrons dans le P3OT sous la condition non-volatile. Toutes ces modélisations et celle des contacts Schottky ont été intégrées dans le modèle compact du CNTFET en tenant compte du bilan de charges de l'OG-CNTFET. Les résultats de simulation du modèle de l'OG-CNTFET ont été comparés avec des mesures statiques et, particulièrement avec des expériences dynamiques de la mémoire non-volatile. Ces comparaisons ont montré des très bons accords qui ont permis de valider notre modèle. De plus, nous avons vérifié

l'adaptation de ce modèle aux faibles dimensions de grille qui permet de réduisant le temps de fonctionnement jusqu'à la microseconde. À la fin du chapitre, nous avons étudié l'impact de la dispersion technologique sur les fonctionnements de type de mémoire de l'OG-CNTFET pour plusieurs configurations de contacts Schottky. Le résultat de cette étude a prédit l'influence des contacts Schottky sur les étapes d'écriture et de programmation (par exemple dans un apprentissage neuronal) pour aider les concepteurs à comprendre et à dessiner des circuits optimisés.

Pour conclure les travaux dans cette thèse, nous avons proposé un modèle compact physique de l'OG-CNTFET selon l'architecture suivante :



Pour utiliser ce modèle, les concepteurs doivent connaitre le(s) chiralité(s) de SWNT et le métal d'électrodes, saisir les géométries des transistors et les éléments passifs nécessaires pour les paramètres technologiques et choisir les entrées V_S, V_D, V_G, laser et temps. Le modèle compact calcule les points de fonctionnement de l'OG-CNTFET en prenant en compte les contacts Schottky de manière auto-cohérente. Les concepteurs obtiennent le résultat en courant de drain comme la sortie dans un temps de calcul de quelques secondes pour une simulation transitoire de deux mille points.

Dans les travaux de cette thèse, nous avons contribué aux démarches préliminaires. Par exemple, comme le CNTFET est une technologie émergeante, elle reste très loin d'être mature. Ainsi, nous ne pouvons pas faire des caractérisations ou des extractions de paramètres sur un nœud technologique industriel. Nous n'avons pas eu l'occasion d'étudier la réponse optoélectronique des CNTFETs ou des OG-CNTFETs du fait de l'endommagement des structures de test prototypes. Lorsque des structures de test de maturité technologique industrielle suffisante seront disponibles, les caractérisations électriques et l'extraction de paramètres de CNTFET seront une étape indispensable.

Le modèle compact des contacts Schottky compact du CNTFET a été calibré à partir du modèle SB-CNTFET de M. Najari [114] pour les premières sous-bandes d'énergie des s-SWNTs zigzag. Nous avons été limités par la connaissance physique du semi-conducteur de

CNT. Si la relation entre une chiralité quelconque d'un nanotube et sa masse effective est établie sous forme analytique simple, alors la méthode de la calibration pourra être reprise pour mettre en œuvre un modèle décrivant la transmission Schottky pour toutes les sous-bandes nécessaires. Nous obtiendrons alors un modèle de CNTFET plus précis et utilisable pour des canaux avec n'importe quelle chiralité.

Le modèle compact de l'OG-CNTFET est une première démarche avec des hypothèses sur l'environnement électrostatique du polymère (P3OT) et les pièges d'interface simplifiés. À l'heure actuelle, l'étude quantificative sur ces interfaces polymère/semi-conducteur et polymère/oxyde reste un point difficile. Si de futures travaux progressent dans ce domaine, nous intégrerons des relations sans hypothèses simplifiées et constituons un modèle de l'OG-CNTFET plus physique sur la dépendance de la puissance lumineuse et le temps nécessaire pour l'écriture et la programmation.

Un aspect important de notre modèle d'OG-CNTFET est qu'il s'agit un modèle compact d'une mémoire résistive non-volatile. La modélisation de l'effet mémoire peut donner une idée pour des autres types de ReRAM comme PCRAM (*Phase Change RAM*), CBRAM (*Conductive Bridge RAM*) et PMC (*Programmable Metal Cell*). En effet, cette famille de mémoire simple à réaliser est une remplaçante potentielle des mémoires flash pour la production des stockages massif des données et également dans les futures conceptions de circuits neuromorphiques.

Bibliographies

[Liao11] Si-Yu Liao, Jean-Marie Retrouvey, Guillaume Agnus, Weisheng Zhao, Cristell Maneux, Sebastien Fregonese, Thomas Zimmer, Senior Member, IEEE, Djaafar Chabi, Arianna Filoramo, Vincent Derycke, Christian Gamrat, and Jacques-Olivier Klein, "Design and modeling of a neuro-inspired learning circuit using nanotube-based memory devices", *IEEE Transactions on Circuits and Systems I*, 2011, in press.

[1] J. R. Chelikowsky, *"Introduction: Silicon in all its Forms", Silicon: evolution and future of a technology (Editors: P. Siffert, E. F. Krimmel)*. Springer, 2004.

[2] W. Heywang and K. H. Zaininger, *"Silicon: The Semiconductor Material", Silicon: evolution and future of a technology (Editors: P. Siffert, E. F. Krimmel)*. Springer, 2004.

[3] "Intel Museum – The Intel 4004." [Online]. Available: http://www.intel.com/about/companyinfo/museum/exhibits/4004/index.htm. [Accessed: 18-Feb-2011].

[4] "Intel Microprocessor Quick Reference Guide - Product Family." [Online]. Available: http://www.intel.com/pressroom/kits/quickreffam.htm. [Accessed: 18-Feb-2011].

[5] G. E. Moore, "Cramming more components onto integrated circuits, Reprinted from Electronics, volume 38, number 8, April 19, 1965, pp.114 ff.," *IEEE Solid-State Circuits Newsletter*, vol. 20, no. 3, pp. 33-35, 2006.

[6] "Intel® Core™ i7 Processor Extreme Edition – Overview." [Online]. Available: http://www.intel.com/products/processor/corei7EE/index.htm. [Accessed: 18-Feb-2011].

[7] "Silicon Technology from Intel." [Online]. Available: http://www.intel.com/technology/architecture-silicon/silicon.htm. [Accessed: 18-Feb-2011].

[8] T. Ghani, "Challenges and Innovations in Nano-CMOS Transistor Scaling," in *2010 IEEE Workshop on Microelectronics and Electron Devices*, pp. ix-ix, 2010.

[9] M. L. Lee and E. A. Fitzgerald, "Hole mobility enhancements in nanometer-scale strained-silicon heterostructures grown on Ge-rich relaxed Si[sub 1−x]Ge[sub x]," *Journal of Applied Physics*, vol. 94, no. 4, p. 2590, 2003.

[10] M. LaPedus, "Analyst offers peak into Intel 22nm litho roadmap." [Online]. Available: http://www.eetasia.com/ART_8800601312_480200_NT_7880fb29.HTM. [Accessed: 04-Oct-2010].

[11] "2009 ITRS." [Online]. Available: http://www.itrs.net/Links/2009ITRS/Home2009.htm. [Accessed: 18-Feb-2011].

[12] S. Iijima, "Helical microtubules of graphitic carbon," *Nature*, vol. 354, no. 6348, pp. 56-58, 1991.

[13] X. Wang et al., "Fabrication of Ultralong and Electrically Uniform Single-Walled Carbon Nanotubes on Clean Substrates," *Nano Letters*, vol. 9, no. 9, pp. 3137-3141, 2009.

[14] M. S. Dresselhaus, G. Dresselhaus, and P. Avouris, Eds., *Carbon Nanotubes*, vol. 80. Berlin, Heidelberg: Springer Berlin Heidelberg, 2001.

[15] Y. L. Kim et al., "Highly Aligned Scalable Platinum-Decorated Single-Wall Carbon Nanotube Arrays for Nanoscale Electrical Interconnects," *ACS Nano*, vol. 3, no. 9, pp. 2818-2826, 2009.

[16] W. Fu, L. Liu, K. Jiang, Q. Li, and S. Fan, "Super-aligned carbon nanotube films as aligning layers and transparent electrodes for liquid crystal displays," *Carbon*, vol. 48, no. 7, pp. 1876-1879, Jun. 2010.
[17] R. Landauer, "Electrical resistance of disordered one-dimensional lattices," *Philosophical Magazine*, vol. 21, no. 172, p. 863, 1970.
[18] T. Ando, "Excitons in Carbon Nanotubes," *Journal of the Physical Society of Japan*, vol. 66, pp. 1066-1073, 1997.
[19] S. Reich, C. Thomsen, and P. Ordejón, "Electronic band structure of isolated and bundled carbon nanotubes," *Physical Review B*, vol. 65, no. 15, p. 155411, Mar. 2002.
[20] R. Saito, G. Dresselhaus, and M. S. Dresselhaus, *Physical properties of carbon nanotubes*. Imperial College Press, 1998.
[21] H. Kajiura, A. Nandyala, U. C. Coskun, A. Bezryadin, M. Shiraishi, and M. Ata, "Electronic mean free path in as-produced and purified single-wall carbon nanotubes," *Applied Physics Letters*, vol. 86, no. 12, p. 122106, 2005.
[22] C. Maneux, J. Goguet, S. Fregonese, T. Zimmer, H. d'Honincthun, and S. Galdin-Retailleau, "Analysis of CNTFET physical compact model," in *International Conference on Design and Test of Integrated Systems in Nanoscale Technology, 2006. DTIS 2006.*, pp. 40-45, 2006.
[23] S. Heinze, J. Tersoff, and P. Avouris, "Carbon Nanotube Electronics and Optoelectronics," in *Introducing Molecular Electronics*, vol. 680, Springer Berlin Heidelberg, 2005, pp. 381-409.
[24] J. Guo and M. A. Alam, "Carrier transport and light-spot movement in carbon-nanotube infrared emitters," *Applied Physics Letters*, vol. 86, no. 2, p. 023105, 2005.
[25] M. Freitag et al., "Hot Carrier Electroluminescence from a Single Carbon Nanotube," *Nano Letters*, vol. 4, no. 6, pp. 1063-1066, Jun. 2004.
[26] P. Avouris, M. Radosavljević, and S. Wind, "Carbon Nanotube Electronics and Optoelectronics," in *Applied Physics of Carbon Nanotubes*, Berlin/Heidelberg: Springer-Verlag, 2005, pp. 227-251.
[27] P. Avouris and J. Chen, "Nanotube electronics and optoelectronics," *Materials Today*, vol. 9, no. 10, pp. 46-54, Oct. 2006.
[28] X. Qiu, M. Freitag, V. Perebeinos, and P. Avouris, "Photoconductivity Spectra of Single-Carbon Nanotubes: Implications on the Nature of Their Excited States," *Nano Letters*, vol. 5, no. 4, pp. 749-752, Apr. 2005.
[29] P. Avouris, J. Chen, M. Freitag, V. Perebeinos, and J. C. Tsang, "Carbon nanotube optoelectronics," *physica status solidi (b)*, vol. 243, no. 13, pp. 3197-3203, 2006.
[30] R. B. Weisman, "Simplifying carbon nanotube identification," *The Industrial Physicist*, vol. 10, no. 1, pp. 24-27, 2004.
[31] Y. Oyama et al., "Photoluminescence intensity of single-wall carbon nanotubes," *Carbon*, vol. 44, no. 5, pp. 873-879, Apr. 2006.
[32] Y. Miyauchi, S. Chiashi, Y. Murakami, Y. Hayashida, and S. Maruyama, "Fluorescence spectroscopy of single-walled carbon nanotubes synthesized from alcohol," *Chemical Physics Letters*, vol. 387, no. 1, pp. 198-203, Mar. 2004.
[33] R. Saito et al., "Chirality and energy dependence of first and second order resonance Raman intensity," presented at the NT06: 7th International Conference on the Science and Application of Nanotubes, Nagano, Japan, 2006.
[34] S. M. Bachilo, M. S. Strano, C. Kittrell, R. H. Hauge, R. E. Smalley, and R. B. Weisman, "Structure-Assigned Optical Spectra of Single-Walled Carbon Nanotubes," *Science*, vol. 298, no. 5602, pp. 2361 -2366, Dec. 2002.
[35] T. W. Ebbesen and P. M. Ajayan, "Large-scale synthesis of carbon nanotubes," *Nature*, vol. 358, no. 6383, pp. 220-222, 1992.

[36] T. Guo, P. Nikolaev, A. G. Rinzler, D. Tomanek, D. T. Colbert, and R. E. Smalley, "Self-Assembly of Tubular Fullerenes," *The Journal of Physical Chemistry*, vol. 99, no. 27, pp. 10694-10697, Jul. 1995.
[37] T. Guo, P. Nikolaev, A. Thess, D. Colbert, and R. Smalley, "Catalytic growth of single-walled manotubes by laser vaporization," *Chemical Physics Letters*, vol. 243, no. 1, pp. 49-54, Sep. 1995.
[38] P. G. Collins and P. Avouris, "Nanotubes for Electronics," *Scientific American Magazine*, pp. 62-69, Dec-2000.
[39] N. Inami, M. Ambri Mohamed, E. Shikoh, and A. Fujiwara, "Synthesis-condition dependence of carbon nanotube growth by alcohol catalytic chemical vapor deposition method," *Science and Technology of Advanced Materials*, vol. 8, no. 4, pp. 292-295, 2007.
[40] N. Ishigami, H. Ago, K. Imamoto, M. Tsuji, K. Iakoubovskii, and N. Minami, "Crystal Plane Dependent Growth of Aligned Single-Walled Carbon Nanotubes on Sapphire," *Journal of the American Chemical Society*, vol. 130, no. 30, pp. 9918-9924, Jul. 2008.
[41] W. Song et al., "Synthesis of Bandgap-Controlled Semiconducting Single-Walled Carbon Nanotubes," *ACS Nano*, vol. 4, no. 2, pp. 1012-1018, Feb. 2010.
[42] R. E. Smalley et al., "Single Wall Carbon Nanotube Amplification: En Route to a Type-Specific Growth Mechanism," *Journal of the American Chemical Society*, vol. 128, no. 49, pp. 15824-15829, Dec. 2006.
[43] D. Ogrin et al., "Amplification of Single-Walled Carbon Nanotubes from Designed Seeds: Separation of Nucleation and Growth†," *The Journal of Physical Chemistry C*, vol. 111, no. 48, pp. 17804-17806, Dec. 2007.
[44] J. H. Hafner et al., "Catalytic growth of single-wall carbon nanotubes from metal particles," *Chemical Physics Letters*, vol. 296, no. 1, pp. 195-202, Oct. 1998.
[45] M. J. Bronikowski, P. A. Willis, D. T. Colbert, K. A. Smith, and R. E. Smalley, "Gas-phase production of carbon single-walled nanotubes from carbon monoxide via the HiPco process: A parametric study," *Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films*, vol. 19, no. 4, p. 1800, 2001.
[46] P. Nikolaev et al., "Gas-phase catalytic growth of single-walled carbon nanotubes from carbon monoxide," *Chemical Physics Letters*, vol. 313, no. 1, pp. 91-97, Nov. 1999.
[47] P. Nikolaev, "Gas-phase production of single-walled carbon nanotubes from carbon monoxide: a review of the hipco process," *Journal of Nanoscience and Nanotechnology*, vol. 4, no. 4, pp. 307-316, Apr. 2004.
[48] T. Hiraoka et al., "Compact and Light Supercapacitor Electrodes from a Surface-Only Solid by Opened Carbon Nanotubes with 2 200 m2 g−1 Surface Area," *Advanced Functional Materials*, vol. 20, no. 3, pp. 422-428, 2010.
[49] M. S. Arnold, A. A. Green, J. F. Hulvat, S. I. Stupp, and M. C. Hersam, "Sorting carbon nanotubes by electronic structure using density differentiation," *Nat Nano*, vol. 1, no. 1, pp. 60-65, Oct. 2006.
[50] S. Ghosh, S. M. Bachilo, and R. B. Weisman, "Advanced sorting of single-walled carbon nanotubes by nonlinear density-gradient ultracentrifugation," *Nat Nano*, vol. 5, no. 6, pp. 443-450, Jun. 2010.
[51] T. Tanaka et al., "Simple and Scalable Gel-Based Separation of Metallic and Semiconducting Carbon Nanotubes," *Nano Letters*, vol. 9, no. 4, pp. 1497-1500, Apr. 2009.
[52] H. Liu, Y. Feng, T. Tanaka, Y. Urabe, and H. Kataura, "Diameter-Selective Metal/Semiconductor Separation of Single-wall Carbon Nanotubes by Agarose Gel," *The Journal of Physical Chemistry C*, vol. 114, no. 20, pp. 9270-9276, May. 2010.
[53] X. Tu, S. Manohar, A. Jagota, and M. Zheng, "DNA sequence motifs for structure-

specific recognition and separation of carbon nanotubes," *Nature*, vol. 460, no. 7252, pp. 250-253, Jul. 2009.

[54] L. Zhang, S. Zaric, X. Tu, X. Wang, W. Zhao, and H. Dai, "Assessment of Chemically Separated Carbon Nanotubes for Nanoelectronics," *Journal of the American Chemical Society*, vol. 130, no. 8, pp. 2686-2691, Feb. 2008.

[55] L. Zhang, X. Tu, K. Welsher, X. Wang, M. Zheng, and H. Dai, "Optical Characterizations and Electronic Devices of Nearly Pure (10,5) Single-Walled Carbon Nanotubes," *Journal of the American Chemical Society*, vol. 131, no. 7, pp. 2454-2455, Feb. 2009.

[56] M. A. Mohamed, N. Inami, E. Shikoh, Y. Yamamoto, H. Hori, and A. Fujiwara, "Fabrication of spintronics device by direct synthesis of single-walled carbon nanotubes from ferromagnetic electrodes," *Science and Technology of Advanced Materials*, vol. 9, no. 2, p. 025019, 2008.

[57] "Nanōmix - Breakthrough Detection Solutions with the Nanoelectronic Sensation Technology." [Online]. Available: http://www.nano.com/. [Accessed: 22-Feb-2011].

[58] Inho Kim, Gi-Hyeon Kim, Seong Dong Kim, and Hyang Hee Choi, "Gas detection using carbon nanotubes and metal ligand carbon nanotubes gas sensor," presented at the 2010 IEEE 3rd International Nanoelectronics Conference (INEC), Hong Kong, China, pp. 533-534, 2010.

[59] M. Guo, K. Wu, Y. Xu, R. Wang, and M. Pan, "Multi-Walled Carbon Nanotube-Based Gas Sensor for NH3 Detection at Room Temperature," presented at the 2010 4th International Conference on Bioinformatics and Biomedical Engineering (iCBBE), Chengdu, China, pp. 1-3, 2010.

[60] A. A. Kuznetzov, S. B. Lee, M. Zhang, R. H. Baughman, and A. A. Zakhidov, "Electron field emission from transparent multiwalled carbon nanotube sheets for inverted field emission displays," *Carbon*, vol. 48, no. 1, pp. 41-46, Jan. 2010.

[61] Y. Yang et al., "In situ fabrication of HfC-decorated carbon nanotube yarns and their field-emission properties," *Carbon*, vol. 48, no. 2, pp. 531-537, Feb. 2010.

[62] C. Woo et al., "Fabrication of flexible and transparent single-wall carbon nanotube gas sensors by vacuum filtration and poly(dimethyl siloxane) mold transfer," *Microelectronic Engineering*, vol. 84, no. 5, pp. 1610-1613, May. .

[63] H. Nong et al., "A direct comparison of single-walled carbon nanotubes and quantum-wells based subpicosecond saturable absorbers for all optical signal regeneration at 1.55 μm," *Applied Physics Letters*, vol. 96, no. 6, p. 061109, 2010.

[64] T. Hasan et al., "Nanotube-Polymer Composites for Ultrafast Photonics," *Advanced Materials*, vol. 21, no. 38, pp. 3874-3899, 2009.

[65] F. Xia, M. Steiner, Y. Lin, and P. Avouris, "A microcavity-controlled, current-driven, on-chip nanotube emitter at infrared wavelengths," *Nat Nano*, vol. 3, no. 10, pp. 609-613, Oct. 2008.

[66] Z. Sun et al., "A compact, high power, ultrafast laser mode-locked by carbon nanotubes," *Applied Physics Letters*, vol. 95, no. 25, p. 253102, 2009.

[67] Z. Sun, T. Hasan, F. Wang, A. G. Rozhin, I. H. White, and A. C. Ferrari, "Ultrafast stretched-pulse fiber laser mode-locked by carbon nanotubes," *Nano Research*, vol. 3, no. 6, pp. 404-411, 2010.

[68] C. Feng et al., "Flexible, Stretchable, Transparent Conducting Films Made from Superaligned Carbon Nanotubes," *Advanced Functional Materials*, vol. 20, no. 6, pp. 885-891, 2010.

[69] Eun-Suk Choi, Min-Ho Jeong, Kang Won Choi, Chaehyun Lim, and Seung-Beck Lee, "Flexible and transparent touch sensor using single-wall carbon nanotube thin-films," presented at the 2010 IEEE 3rd International Nanoelectronics Conference (INEC),

Hong Kong, China, pp. 718-719, 2010.
[70] H. Cazin d'Honincthun, S. Galdin-Retailleau, A. Bournel, P. Dollfus, and J. Bourgoin, "Monte Carlo study of coaxially gated CNTFETs: capacitive effects and dynamic performance," *Comptes Rendus Physique*, vol. 9, no. 1, pp. 67-77, Jan. 2008.
[71] H. Cazin d'Honincthun, H. Nguyen, S. Galdin-Retailleau, A. Bournel, P. Dollfus, and J. Bourgoin, "Influence of capacitive effects on the dynamic of a CNTFET by Monte Carlo method," *Physica E: Low-dimensional Systems and Nanostructures*, vol. 40, no. 7, pp. 2294-2298, May. 2008.
[72] Z. Zhang et al., "Self-Aligned Ballistic n-Type Single-Walled Carbon Nanotube Field-Effect Transistors with Adjustable Threshold Voltage," *Nano Letters*, vol. 8, no. 11, pp. 3696-3701, Nov. 2008.
[73] Changxin Chen, Dong Xu, Eric Siu-Wai Kong, and Yafei Zhang, "Multichannel Carbon-Nanotube FETs and Complementary Logic Gates With Nanowelded Contacts," *Electron Device Letters, IEEE*, vol. 27, no. 10, pp. 852-855, 2006.
[74] V. Derycke, R. Martel, J. Appenzeller, and P. Avouris, "Carbon Nanotube Inter- and Intramolecular Logic Gates," *Nano Letters*, vol. 1, no. 9, pp. 453-456, 2001.
[75] P. Avouris, Z. Chen, and V. Perebeinos, "Carbon-based electronics," *Nature Nanotechnology*, vol. 2, no. 10, pp. 605-615, Oct. 2007.
[76] V. Derycke, R. Martel, J. Appenzeller, and P. Avouris, "Controlling doping and carrier injection in carbon nanotube transistors," *Applied Physics Letters*, vol. 80, no. 15, p. 2773, 2002.
[77] P. Avouris, J. Appenzeller, R. Martel, and S. Wind, "Carbon nanotube electronics," *Proceedings of the IEEE*, vol. 9, no. 11, pp. 1772-1784, 2003.
[78] B. Chen et al., "A carbon nanotube field effect transistor with tunable conduction-type by electrostatic effects," *Solid-State Electronics*, vol. 50, no. 7, pp. 1341-1348, Jul. .
[79] J. Chen, C. Klinke, A. Afzali, and P. Avouris, "Self-aligned carbon nanotube transistors with charge transfer doping," *Applied Physics Letters*, vol. 86, no. 12, p. 123108, 2005.
[80] Z. Chen et al., "An Integrated Logic Circuit Assembled on a Single Carbon Nanotube," *Science*, vol. 311, no. 5768, p. 1735, Mar. 2006.
[81] L. Nougaret et al., "80 GHz field-effect transistors produced using high purity semiconducting single-walled carbon nanotubes," *Applied Physics Letters*, vol. 94, no. 24, p. 243505, 2009.
[82] J. Deng and H. P. Wong, "A Compact SPICE Model for Carbon-Nanotube Field-Effect Transistors Including Nonidealities and Its Application—Part II: Full Device Model and Circuit Performance Benchmarking," *IEEE Transactions on Electron Devices*, vol. 54, no. 12, pp. 3195-3205, 2007.
[83] J. Deng and H. P. Wong, "A Compact SPICE Model for Carbon-Nanotube Field-Effect Transistors Including Nonidealities and Its Application—Part I: Model of the Intrinsic Channel Region," *IEEE Transactions on Electron Devices*, vol. 54, no. 12, pp. 3186-3194, 2007.
[84] S. Fregonese et al., "Computationally Efficient Physics-Based Compact CNTFET Model for Circuit Design," *IEEE Transactions on Electron Devices*, vol. 55, no. 6, pp. 1317-1327, 2008.
[85] S. Fregonese, J. Goguet, C. Maneux, and T. Zimmer, "Implementation of Electron-Phonon Scattering in a CNTFET Compact Model," *IEEE Transactions on Electron Devices*, vol. 56, no. 6, pp. 1184-1190, 2009.
[86] S. Sinha, A. Balijepalli, and Y. Cao, "Compact Model of Carbon Nanotube Transistor and Interconnect," *IEEE Transactions on Electron Devices*, vol. 56, no. 10, pp. 2232-2242, 2009.
[87] T. J. Kazmierski, D. Zhou, B. M. Al-Hashimi, and P. Ashburn, "Numerically Efficient

Modeling of CNT Transistors With Ballistic and Nonballistic Effects for Circuit Simulation," *IEEE Transactions on Nanotechnology*, vol. 9, no. 1, pp. 99-107, 2010.

[88] J. Goguet, S. Fregonese, C. Maneux, and T. Zimmer, "A charge approach for a compact model of Dual Gate CNTFET," in *2008 3rd International Conference on Design and Technology of Integrated Systems in Nanoscale Era*, pp. 1-5, 2008.

[89] J. Goguet, S. Fregonese, C. Maneux, and T. Zimmer, "Compact Model of a Dual Gate CNTFET: Description and Circuit Application," in *2008 8th IEEE Conference on Nanotechnology*, pp. 388-389, 2008.

[90] S. Fregonese, C. Maneux, and T. Zimmer, "A Compact Model for Dual-Gate One-Dimensional FET: Application to Carbon-Nanotube FETs," *IEEE Transactions on Electron Devices*, vol. 58, no. 1, pp. 206-215, 2011.

[91] Y. Lin, J. Appenzeller, J. Knoch, and P. Avouris, "High-Performance Carbon Nanotube Field-Effect Transistor With Tunable Polarities," *IEEE Transactions On Nanotechnology*, vol. 4, no. 5, pp. 481-489, 2005.

[92] J. Liu, I. O?Connor, D. Navarro, and F. Gaffiot, "Design of a Novel CNTFET-based Reconfigurable Logic Gate," in *VLSI, IEEE Computer Society Annual Symposium on*, vol. 0, pp. 285-290, 2007.

[93] I. O'Connor et al., "CNTFET Modeling and Reconfigurable Logic-Circuit Design," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 54, no. 11, pp. 2365-2379, 2007.

[94] A. Javey et al., "Carbon Nanotube Field-Effect Transistors with Integrated Ohmic Contacts and High-κ Gate Dielectrics," *Nano Letters*, vol. 4, no. 3, pp. 447-450, Mar. 2004.

[95] M. P. Anantram and F. Léonard, "Physics of carbon nanotube electronic devices," *Reports on Progress in Physics*, vol. 69, no. 3, pp. 507-561, 2006.

[96] J. Appenzeller, J. Knoch, V. Derycke, R. Martel, S. Wind, and P. Avouris, "Field-Modulated Carrier Transport in Carbon Nanotube Transistors," *Physical Review Letters*, vol. 89, no. 12, p. 126801, 2002.

[97] M. Najari, S. Fregonese, C. Maneux, H. Mnif, N. Masmoudi, and T. Zimmer, "Schottky Barrier Carbon Nanotube Transistor: Compact Modeling, Scaling Study, and Circuit Design Applications," *IEEE Transactions on Electron Devices*, vol. 58, no. 1, pp. 195-205, 2011.

[98] S. Heinze, J. Tersoff, R. Martel, V. Derycke, J. Appenzeller, and P. Avouris, "Carbon Nanotubes as Schottky Barrier Transistors," *Physical Review Letters*, vol. 89, no. 10, p. 106801, 2002.

[99] M. Radosavljević, M. Freitag, K. V. Thadani, and A. T. Johnson, "Nonvolatile Molecular Memory Elements Based on Ambipolar Nanotube Field Effect Transistors," *Nano Letters*, vol. 2, no. 7, pp. 761-764, Jul. 2002.

[100] A. Kureshi and M. Hasan, "Performance comparison of CNFET- and CMOS-based 6T SRAM cell in deep submicron," *Microelectronics Journal*, vol. 40, no. 6, pp. 979-982, Jun. 2009.

[101] A. Hazeghi, T. Krishnamohan, and H. P. Wong, "Schottky-Barrier Carbon Nanotube Field-Effect Transistor Modeling," *IEEE Transactions on Electron Devices*, vol. 54, no. 3, pp. 439-445, 2007.

[102] M. Najari, S. Frégonèse, C. Maneux, H. Mnif, T. Zimmer, and N. Masmoudi, "Efficient physics-based compact model for the Schottky barrier carbon nanotube FET," *physica status solidi (c)*, pp. n/a-n/a, 2010.

[103] A. Raychowdhury, Jing Guo, K. Roy, and M. Lundstrom, "Design of a novel three-valued static memory using schottky barrier carbon nanotube FETs," in *5th IEEE Conference on Nanotechnology, 2005.*, pp. 661-664.

[104] J. Borghetti et al., "Optoelectronic Switch and Memory Devices Based on Polymer-Functionalized Carbon Nanotube Transistors," *Advanced Materials*, vol. 18, no. 19, pp. 2535-2540, 2006.
[105] J. Bourgoin et al., "Directed assembly for carbon nanotube device fabrication," in *2006 International Electron Devices Meeting*, pp. 1-4, 2006.
[106] G. Agnus et al., "Two-Terminal Carbon Nanotube Programmable Devices for Adaptive Architectures," *Advanced Materials*, vol. 22, no. 6, pp. 702-706, 2010.
[107] A. L. Antaris, J. T. Seo, A. A. Green, and M. C. Hersam, "Sorting Single-Walled Carbon Nanotubes by Electronic Type Using Nonionic, Biocompatible Block Copolymers," *ACS Nano*, vol. 4, no. 8, pp. 4725-4732, 2010.
[108] F. Essely et al., "Optimizing Pulsed OBIC Technique for ESD Defect Localization," *IEEE Transactions on Device and Materials Reliability*, vol. 7, no. 4, pp. 617-624, 2007.
[109] P. Jaulent, V. Pouget, D. Lewis, and P. Fouillat, "Study of Single-Event Transients in High-Speed Operational Amplifiers," *IEEE Transactions on Nuclear Science*, vol. 55, no. 4, pp. 1974-1981, 2008.
[110] S. Datta, *Electronic transport in mesoscopic systems*. Cambridge University Press, 1997.
[111] B. Majkusiak, "Gate tunnel current in an MOS transistors," *IEEE Transactions on Electron Devices*, vol. 37, no. 4, pp. 1087-1092, 1990.
[112] S. Gasiorowicz, *Quantum physics*. Wiley, 1996.
[113] A. Messiah, *Quantum mechanics*. Courier Dover Publications, 1999.
[114] M. Najari, "Modélisation compacte des transistors à nanotube de carbone à contacts Schottky et application aux circuits numériques," PhD Thesis, 2010.
[115] J. Knoch and J. Appenzeller, "Tunneling phenomena in carbon nanotube field-effect transistors," *physica status solidi (a)*, vol. 205, no. 4, pp. 679-694, 2008.
[116] R. Yan, A. Ourmazd, and K. Lee, "Scaling the Si MOSFET: from bulk to SOI to bulk," *IEEE Transactions on Electron Devices*, vol. 39, no. 7, pp. 1704-1710, 1992.
[117] R. Langlet, M. Arab, F. Picaud, M. Devel, and C. Girardet, "Influence of molecular adsorption on the dielectric properties of a single wall nanotube: A model sensor," *The Journal of Chemical Physics*, vol. 121, no. 19, p. 9655, 2004.
[118] Y. Li, S. V. Rotkin, and U. Ravaioli, "Electronic Response and Bandstructure Modulation of Carbon Nanotubes in a Transverse Electrical Field," *Nano Letters*, vol. 3, no. 2, pp. 183-187, Feb. 2003.
[119] D. Lu, Y. Li, U. Ravaioli, and K. Schulten, "Empirical Nanotube Model for Biological Applications," *The Journal of Physical Chemistry B*, vol. 109, no. 23, pp. 11461-11467, Jun. 2005.
[120] H. N. Nguyen, S. Retailleau, D. Querlioz, A. Bournel, and P. Dollfus, "Monte Carlo Study of Ambipolar Transport and Quantum Effects in Carbon Nanotube Transistors," in *2009 International Conference on Simulation of Semiconductor Processes and Devices*, pp. 1-4, 2009.
[121] D. Jiménez, X. Cartoixà, E. Miranda, J. Suñé, F. A. Chaves, and S. Roche, "A simple drain current model for Schottky-barrier carbon nanotube field effect transistors," *Nanotechnology*, vol. 18, no. 2, p. 025201, 2007.
[122] A. A. Odintsov, "Schottky Barriers in Carbon Nanotube Heterojunctions," *Physical Review Letters*, vol. 85, no. 1, p. 150, Jul. 2000.
[123] D. Jiménez, X. Cartoixà, E. Miranda, J. Suñé, F. A. Chaves, and S. Roche, "A drain current model for Schottky-barrier CNT-FETs," *Journal of Computational Electronics*, vol. 5, no. 4, pp. 361-364, 2006.
[124] R. H. Fowler and L. Nordheim, "Electron Emission in Intense Electric Fields,"

Proceedings of the Royal Society of London. Series A, vol. 119, no. 781, pp. 173 -181, May. 1928.

[125] Jing Guo, Jing Wang, E. Polizzi, S. Datta, and M. Lundstrom, "Electrostatics of nanowire transistors," *IEEE Transactions On Nanotechnology*, vol. 2, no. 4, pp. 329-334, 2003.

[126] G. Pennington and N. Goldsman, "Semiclassical transport and phonon scattering of electrons in semiconducting carbon nanotubes," *Physical Review B*, vol. 68, no. 4, p. 045426, Jul. 2003.

[127] G. Pennington and N. Goldsman, "Low-field semiclassical carrier transport in semiconducting carbon nanotubes," *Physical Review B*, vol. 71, no. 20, p. 205318, May. 2005.

[128] W. Zhao, G. Agnus, V. Derycke, A. Filoramo, C. Gamrat, and J. Bourgoin, "Functional Model of Carbon Nanotube Programmable Resistors for Hybrid Nano/CMOS Circuit Design," presented at the Nano-Net, p. 105, 2009.

[129] W. S. Zhao, G. Agnus, V. Derycke, A. Filoramo, J. Bourgoin, and C. Gamrat, "Nanotube devices based crossbar architecture: toward neuromorphic computing," *Nanotechnology*, vol. 21, no. 17, p. 175202, 2010.

[130] J. Retrouvey, J. Klein, Si-Yu Liao, and C. Maneux, "Electrical simulation of learning stage in OG-CNTFET based neural crossbar," in *5th International Conference on Design & Technology of Integrated Systems in Nanoscale Era*, pp. 1-5, 2010.

[131] T. Erb et al., "Structural and optical properties of both pure poly(3-octylthiophene) (P3OT) and P3OT/fullerene films," *Thin Solid Films*, vol. 450, no. 1, pp. 97-100, Feb. 2004.

[132] H. Hu, S. Kung, L. Yang, M. Nicho, and R. M. Penner, "Photovoltaic devices based on electrochemical-chemical deposited CdS and poly3-octylthiophene thin films," *Solar Energy Materials and Solar Cells*, vol. 93, no. 1, pp. 51-54, Jan. 2009.

[133] H. B. Peng, M. E. Hughes, and J. A. Golovchenko, "Room-temperature single charge sensitivity in carbon nanotube field-effect transistors," *Applied Physics Letters*, vol. 89, no. 24, p. 243502, 2006.

[134] M. S. Fuhrer, B. M. Kim, T. Dürkop, and T. Brintlinger, "High-Mobility Nanotube Transistor Memory," *Nano Letters*, vol. 2, no. 7, pp. 755-759, Jul. 2002.

[135] J. B. Cui, R. Sordan, M. Burghard, and K. Kern, "Carbon nanotube memory devices of high charge storage stability," *Applied Physics Letters*, vol. 81, no. 17, p. 3260, 2002.

[136] C. Anghel et al., "Nanotube Transistors as Direct Probes of the Trap Dynamics at Dielectric−Organic Interfaces of Interest in Organic Electronics and Solar Cells," *Nano Letters*, vol. 8, no. 11, pp. 3619-3625, Nov. 2008.

[137] C. Dimitrakopoulos and P. Malenfant, "Organic Thin Film Transistors for Large Area Electronics," *Advanced Materials*, vol. 14, no. 2, pp. 99-117, 2002.

[138] L. Chua et al., "General observation of n-type field-effect behaviour in organic semiconductors," *Nature*, vol. 434, no. 7030, pp. 194-199, Mar. 2005.

[139] S. Yang, C. Wu, C. Lee, and M. Liu, "Synthesis and luminescence of red MEH-PPV:P3OT polymer," *Displays*, vol. 29, no. 3, pp. 214-218, Jul. 2008.

[140] M. Shim, A. Javey, N. W. Shi Kam, and H. Dai, "Polymer Functionalization for Air-Stable n-Type Carbon Nanotube Field-Effect Transistors," *Journal of the American Chemical Society*, vol. 123, no. 46, pp. 11512-11513, Nov. 2001.

[141] Y. Zhou et al., "p-Channel, n-Channel Thin Film Transistors and p−n Diodes Based on Single Wall Carbon Nanotube Networks," *Nano Letters*, vol. 4, no. 10, pp. 2031-2035, Oct. 2004.

[142] S. Hur, C. Kocabas, A. Gaur, O. O. Park, M. Shim, and J. A. Rogers, "Printed thin-film transistors and complementary logic gates that use polymer-coated single-walled

carbon nanotube networks," *Journal of Applied Physics*, vol. 98, no. 11, p. 114302, 2005.
[143] M. Engel et al., "Thin Film Nanotube Transistors Based on Self-Assembled, Aligned, Semiconducting Carbon Nanotube Arrays," *ACS Nano*, vol. 2, no. 12, pp. 2445-2452, Dec. 2008.
[144] S. Liao, C. Maneux, V. Pouget, S. Frégonèse, and T. Zimmer, "Compact modeling of optically gated carbon nanotube field effect transistor," *physica status solidi (b)*, vol. 247, no. 8, pp. 1858-1861, 2010.
[145] C. Adessi et al., "Multiscale simulation of carbon nanotube devices," *Comptes Rendus Physique*, vol. 10, no. 4, pp. 305-319, May. 2009.
[146] G. Agnus, A. Filoramo, S. Lenfant, D. Vuillaume, J. Bourgoin, and V. Derycke, "High-Speed Programming of Nanowire-Gated Carbon-Nanotube Memory Devices," *Small*, vol. 6, no. 23, pp. 2659-2663, 2010.
[147] W. Shockley and W. T. Read, "Statistics of the Recombinations of Holes and Electrons," *Physical Review*, vol. 87, no. 5, p. 835, 1952.
[148] V. Kazukauskas, M. Pranaitis, V. Cyras, L. Sicot, and F. Kajzar, "Negative mobility dependence on electric field in poly(3-alkylthiophenes) evidenced by the charge extraction by linearly increasing voltage method," *Thin Solid Films*, vol. 516, no. 24, pp. 8988-8992, Oct. 2008.
[149] W. D. Gill, "Drift mobilities in amorphous charge-transfer complexes of trinitrofluorenone and poly-n-vinylcarbazole," *Journal of Applied Physics*, vol. 43, no. 12, p. 5033, 1972.
[150] P. M. Borsenberger and D. S. Weiss, *Organic photoreceptors for imaging systems*. M. Dekker, 1993.
[151] A. J. Mozer and N. S. Sariciftci, "Negative electric field dependence of charge carrier drift mobility in conjugated, semiconducting polymers," *Chemical Physics Letters*, vol. 389, no. 4, pp. 438-442, May. 2004.
[152] C. Im, H. Bässler, H. Rost, and H. H. Hörhold, "Hole transport in polyphenylenevinylene-ether under bulk photoexcitation and sensitized injection," *The Journal of Chemical Physics*, vol. 113, no. 9, p. 3802, 2000.
[153] S. Liao et al., "Optically-Gated CNTFET compact model including source and drain Schottky barrier," in *5th International Conference on Design & Technology of Integrated Systems in Nanoscale Era*, pp. 1-4, 2010.
[154] M. He, J. Klein, and E. Belhaire, "Design and electrical simulation of on-chip neural learning based on nanocomponents," *Electronics Letters*, vol. 44, no. 9, p. 575, 2008.

Produits scientifiques

ARTICLES DANS DES REVUES AVEC COMITE DE LECTURE

M. Najari, S.Y. Liao, H.N. Nguyen, S. Fregonese, C. Maneux1, S. Retailleau, P. Dollfus, and T. Zimmer, "Self-Consistent Compact Model Of One-Dimensional Carbon-Based Schottky Barrier Transistors", Nanoscale Research Letters, soumis.

S.Y. Liao, J.M. Retrouvey, G. Agnus, W.S. Zhao, C. Maneux, S. Fregonese, T. Zimmer, D. Chabi, A. Filoramo, V. Derycke, C. Gamrat, and J.O. Klein, "Design and modeling of a neuro-inspired learning circuit using nanotube-based memory devices", IEEE Transaction on Circuits And Systems I, 2011, accepté.

S.Y. Liao, C. Maneux, V. Pouget, S. Fregonese and T. Zimmer "Compact modeling of optically gated carbon nanotube field effect transistor", Physica Status Solidi (b), Vol. 247, 8, 1858–1861, 2010.

COMMUNICATIONS INTERNATIONALES AVEC ACTES

Jean-Marie Retrouvey, Jacques-Olivier Klein, Si-Yu Liao, and Cristell Maneux, "Electrical simulation of learning stage in OG-CNTFET based neural crossbar", IEEE Design and Technology of Integrated Systems in Nanoscale Era (DTIS), 2010, Hammamet, Tunisia.

Si-Yu Liao, Montassar Najari, Cristell Maneux, Sebastien Fregonese, Thomas Zimmer, Hassene Mnif, and Masmoudi Nouri, "Optically-Gated CNTFET compact model including source and drain Schottky barrier", IEEE Design and Technology of Integrated Systems in Nanoscale Era (DTIS), 2010, Hammamet, Tunisia.

COMMUNICATIONS INTERNATIONALES SANS ACTES

Si-Yu Liao, Montassar Najari, Cristell Maneux, Sebastien Fregonese, and Thomas Zimmer, "Non-volatile memory using Optically-Gated Carbon Nanotube FET: Description of carrier mobility model in P3OT and source-drain Schottky barrier", Trend in Nanotechnology (TNT), September 06-10, 2010, Braga, Portugal.

Si-Yu Liao, Cristell Maneux, Vincent Pouget, Sebastien Fregonese, and Thomas Zimmer, "Compact modeling of Optically-Gated Carbon NanoTube Field Effect Transistor", Trend in Nanotechnology (TNT), September 07-11, 2009, Barcelona, Spain.

COMMUNICATIONS NATIONALES SANS ACTES

Si-Yu Liao, Montassar Najari, Cristell Maneux, Sebastien Fregonese, and Thomas Zimmer, "Source and drain Schottky barrier implementation in Optically-Gated CNTFET compact modeling", GNR SIPSOC, 2010, Cergy.

Si-Yu Liao, Cristell Maneux, Vincent Pouget, Sebastien Fregonese, and Thomas Zimmer, "Modélisation compacte des piégeage et dépiégeage sur des CNTFETs commandées optiquement fonctionné comme une mémoire non-volatile", JNRDM Journées Nationales du Réseau Doctoral en Microélectronique, 2010, Montpelier.

Si-Yu Liao, Cristell Maneux, Vincent Pouget, Sebastien Fregonese, and Thomas Zimmer, " Modélisation compacte basée sur la dynamique de charges commandée optiquement des CNTFETs photosensibles", GDR NANO SIPSOC, 2009, Bordeaux.

Si-Yu Liao, Cristell Maneux, Sebastien Fregonese, and Thomas Zimmer, "Toward compact model of Optical-Gated Carbon Nanotube Field Effect Transistor (OG-CNTFET)", JNTE 08, French Symposium on Emerging Technologies for micro-nanofabrication, 2008, Toulouse.

Si-Yu Liao, Cristell Maneux, Sebastien Fregonese, and Thomas Zimmer, "Modélisation analytique du photo-courant dans le transistor à effet de champ à base de Nanotube de Carbone (CNTFET)", JNRDM Journées Nationales du Réseau Doctoral en Microélectronique, 2008, Bordeaux.

Résumé

Afin de permettre de développer un modèle de mémoire non-volatile basée sur le transistor à nanotube de carbone à commande optique qui est utilisée dans des circuits électroniques neuromorphiques, il est nécessaire de comprendre les physiques électroniques et optoélectroniques des nanotubes de carbone, en particulier l'origine de l'effet mémoire que présente ces transistors. C'est dans ce contexte général que cette thèse s'intègre. Le travail est mené sur trois plans :

- Caractériser électriquement et optoélectroniquement des structures de test des CNTFETs et des OG-CNTFETs.
- Développer un modèle compact pour les contacts Schottky dans les transistors à nanotube de carbone de la façon auto-cohérente basé sur le diamètre et la nature du métal d'électrode en utilisant la méthode de la barrière effective avec les paramètres nécessaires calibrés.
- Modéliser l'OG-CNTFET selon les régimes de fonctionnement, lecture, écriture, effacement ou programmation pour application à une mémoire non-volatile en intégrant le mécanisme de piégeage et dépiégeage à l'interface polymère/oxyde.

Mots-clés : modélisation compact, transistor à nanotube de carbone, barrière Schottky, OG-CNTFET, mémoire non-volatile, piégeage, dépiégeage

Abstract

This PhD thesis presents a computationally efficient physics-based compact model for optically-gated carbon nanotube field effect transistors (OG-CNTFETs), especially in the non-volatile memory application. This model includes memory operations such as "read", "write", "erase" or "program", and "reset" which are modeled using trapping and detrapping mechanisms at the polymer/oxide interface. The relaxation of the memory state is taken into account. Furthermore, the self-consistent modeling of Schottky barriers at contacts between the carbon nanotube channel and metal electrodes is integrated in this model applying the effective Schottky barrier method. The Schottky contact model can be included in CNTFET based devices for a typical biasing range of carbon nanotube transistors. This compact model is validated by the good agreement between simulation results and experimental data (I-V characteristics). In the non-volatile memory application, this model can fully reproduce device behaviors in transient simulations. A prediction study of the key technological parameter, the CNT diameter variety is established to expect its impact on the transistor performance, and more importantly, on the memory operation. In the other hand, this thesis presents a preliminary electric characterization (I-V) of CNTFETs and OG-CNTFETs for the device modeling database. A preliminary optoelectronic characterization method is proposed.

Keywords: compact modeling, SPICE simulation, CNTFET, Schottky barrier, OG-CNTFET, non-volatile memory, trapping, detrapping