HAL
open science

Technique de Caractérisation sur puce de Circuits N-ports en utilisant un VNA à deux accès

Yamen Jaballi, Sébastien Quintanel, Emmanuelle Bourdel, Daniel Pasquet, Jean-Luc Gautier, Cédric Duperrier

To cite this version:

Yamen Jaballi, Sébastien Quintanel, Emmanuelle Bourdel, Daniel Pasquet, Jean-Luc Gautier, et al.. Technique de Caractérisation sur puce de Circuits N-ports en utilisant un VNA à deux accès. 17èmes Journées Nationales Microondes BREST 2011, May 2011, Brest, France. pp.6B-3. hal-00670829

HAL Id: hal-00670829

https://hal.science/hal-00670829

Submitted on 16 Feb 2012

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Technique de Caractérisation sur puce de Circuits N-ports en utilisant un VNA à deux accès

Yamen Jaballi[1], Sébastien Quintanel[1], Emmanuelle Bourdel[1], Daniel Pasquet[2], Jean-Luc Gautier[1], Cédric Duperrier[1]

[1]*ETIS, 6 avenue du Ponceau, 95014 Cergy-Pontoise Cedex*
[2]*LaMIPS, 2 rue de la Girafe, 14050 Caen*
yamen.jaballi@ensea.fr

Résumé

Dans cet article une méthode simple et pratique de caractérisation sur puce des circuits passifs à N ports en utilisant un analyseur de réseau vectoriel à deux accès est présentée. Elle permet de retrouver les paramètres S d'un circuit à plusieurs ports dans ses plans de références. En laissant les N-2 ports chargés par un circuit-ouvert, elle permet de réduire les coûts en termes de surface de wafer et d'équipements. Cette technique est appliquée à la caractérisation d'un coupleur Branchline fonctionnant aux fréquences millimétriques.

1. Introduction

Les circuits passifs à N ports sont très utilisés dans les applications radiofréquences. Aux fréquences millimétriques, la caractérisation d'une manière précise de ce type de circuit est très importante. Depuis quelques années, il est possible d'utiliser un analyseur de réseau vectoriel (VNA) à 4 ports pour caractériser les circuits à 4 accès. Toutefois, la procédure de caractérisation devient coûteuse en termes d'équipements. Généralement, la caractérisation des circuits dont N > 2 est accomplie en effectuant plusieurs mesures à 2 ports connectés aux deux accès du VNA. Dans ce cas les autres ports sont fermés par des charges bien adaptées pour éviter les réflexions [1-3]. Seulement ceci est très difficile à réaliser d'une manière précise, et en particulier aux fréquences millimétriques, à cause de la difficulté de réalisation de ces charges d'adaptation.

Dans cet article, une méthode de caractérisation pratique et simple est présentée. Elle consiste à laisser les N-2 ports non connectés au VNA en circuit ouvert. En prenant en compte l'admittance vue du plan de référence du circuit sous test dans la procédure d'épluchage, les paramètres-S du circuit dans ses plans de références peuvent alors être déterminés avec précision. Cette technique, en utilisant un VNA à deux accès, permet de réduire le coût de caractérisation des multipôles.

2. Extraction des paramètres du modèle des accès

Pour les substrats à pertes, il est difficile d'effectuer un étalonnage TRL (Thru Reflect Line) à cause de l'impédance de référence complexe du standard "Line". On propose alors d'effectuer un calibrage LRM (Line Reflect Match) sur un substrat CS5 sur alumine. Les accès entre les plans de référence du calibrage et les plans de référence du multipôle sont modélisés par les impédances Z_1, Z_2, Z_3 et Z_4 (fig.1).

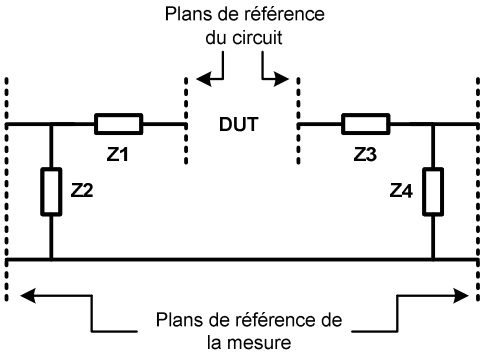


Figure 1. Modèle simplifié des accès

Une technique d'épluchage est nécessaire pour extraire les mesures dans les plans de référence du multipôle. Elle est réalisée à partir de la mesure de standards "open" et "short" définis sur la puce (fig.2). La longueur des accès (donc la demi longueur du standard "Thru" (fig.2)) est ajustée de manière à obtenir des valeurs d'impédances Z_1 et Z_3 très faibles.

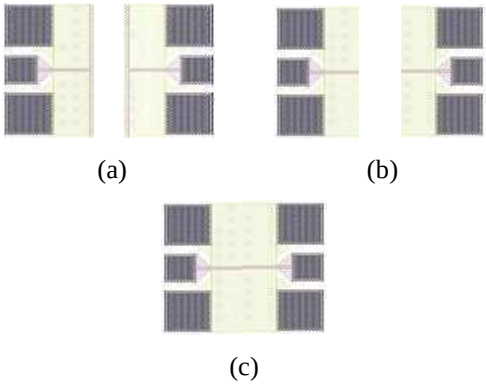


Figure 2. Standards "Short", "Open" et "Thru" définis sur la puce

2.a. Détermination de Z_2 et Z_4 :

La mesure du standard "Open" permet de caractériser les éléments parallèles Z_2 et Z_4. Le protocole expérimental utilisé est le suivant :

1) Nous laissons les plans de référence du DUT en circuit ouvert et nous mesurons la matrice notée $[S_{CO}]$.

2) Nous effectuons la transformation de passage de la matrice [S] vers [Y], il en résulte alors l'obtention de la matrice notée $[Y_{CO}]$,

Les valeurs de Z_2 et Z_4 valent donc :

$Z_2 = 1/Y_{CO11}$ et $Z_4 = 1/Y_{CO22}$

2.b. Détermination de Z_1 et Z_3 :

L'objectif est de déterminer les éléments séries Z_1 et Z_3. La mesure du standard "Short" où les plans de référence en entrée et en sortie du DUT sont en court-circuit permet de mesurer la matrice $[S_{CCa}]$.

1) La transformation de passage de la matrice [S] vers la matrice [Y] donne la matrice $[Y_{CCa}]$

2) Nous enlevons les éléments parallèles Z_2 et Z_4 par la soustraction de la matrice $[Y_{CO}]$. Il en résulte la matrice notée $[Y_{CC}]$:

$$[Y_{CC}] = [Y_{CCa}] - [Y_{CO}] \quad (1)$$

Les valeurs de Z_1 et Z_3 seront données par :

$Z_1 = 1/Y_{CC11}$ et $Z_3 = 1/Y_{CC22}$

Finalement, les différentes impédances Z_1, Z_2, Z_3 et Z_4 du modèle des accès sont déterminées. Elles seront prises en compte dans la procédure du de-embedding.

3. Procédures de caractérisation d'un multipôle

Pour caractériser un circuit à N ports à l'aide d'un VNA classique à deux accès, il faut effectuer N(N-1)/2 mesures entre les différents ports. Chaque mesure donne une matrice S de dimension 2x2 dont les éléments dépendent de la charge placée aux autres ports, c'est-à-dire la ligne d'accès et le circuit ouvert. Les ports qui ne sont pas connectés au VNA sont en fait chargés par une admittance vue du plan de référence du circuit vers la terminaison du port en circuit ouvert. Cette admittance notée Y_T est la même pour tout les accès non connectés au VNA. Il faut la déterminer pour la prendre en compte dans la procédure de caractérisation du multipôle dans ses plans de références.

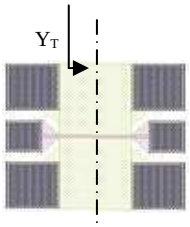


Figure 3. Détermination de Y_T

L'extraction de Y_T peut être effectuée en mesurant les paramètres-S du motif "Thru" constitué de deux accès associées en transmission dont un est laissé en circuit ouvert (fig. 3).

La procédure d'extraction de Y_T à partir de la mesure brute est la suivante :

1) Mesure du paramètre S_{11T} du "Thru",

2) Transformations de S_{11T} en paramètre Y, pour obtenir le paramètre Y_{Ta}

3) Soustraction de l'élément parallèle Y_4, Nous obtenons alors $Y_{Tb} = Y_{Ta} - Y_{CO22}$ (2)

4) Transformation de paramètres Y aux paramètres Z, on obtient alors le paramètre $Z_{Tb} = 1/Y_{Tb}$

5) Soustraction de l'élément série Z_3 pour obtenir Z_T :

$$Z_T = Z_{Tb} - Z_3 \quad (3)$$

Finalement, Y_T est donné par : $Y_T = 1/Z_T$.

Chaque matrice [S] de dimension 2x2 est transformée en matrice impédance. Après élimination des effets des impédances des accès Z_1 et Z_3, chaque matrice Z obtenue est transformée en matrice admittance pour éliminer l'effet des admittances $(1/Z_2)$ et $(1/Z_4)$ des accès (procédure d'épluchage). A cette étape de la caractérisation du circuit, le traitement effectué sur les mesures correspond à la configuration représentée sur la figure 4.

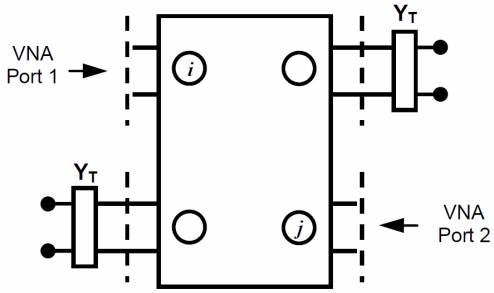


Figure 4. Configuration d'une mesure

Nous rajoutons ensuite ces admittances Y_T au niveau des ports i et j qui ont été connectés au VNA pour chaque configuration de mesure 2 ports (fig.5).

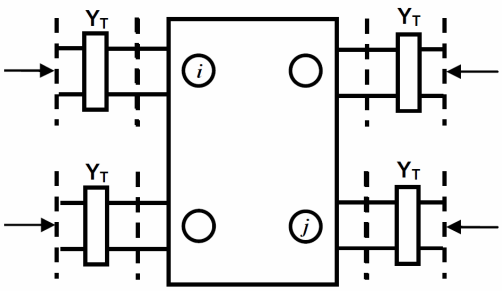


Figure 5. Reconstitution du multipôle avec ses accès

La transformation des différentes N(N-1)/2 matrices en matrices impédance permet de reconstituer alors la matrice impédance totale du circuit à N ports notée $[Z_E]$. Pour cela il suffit de considérer tous les couples {ij} décrits précédemment.

Afin de se ramener dans les plans de références du multipôle, on élimine toutes les admittances Y_T présentes aux N ports après transformation de la matrice $[Z_E]$ en matrice admittance $[Y_E]$:

$$[Y] = [Y_E] - Y_T.[I] \quad (4)$$

Avec [I] matrice identité

On obtient alors la matrice admittance de dimension (NxN) du multipôle dans ses plans de références. Il est donc possible avec une simple transformation d'obtenir la matrice [S] totale du multipôle dans ses plans de références.

4. Application à la caractérisation d'un octopôle

Afin de valider le protocole de mesure mis en place, un coupleur passif branchline a été conçu. Il est réalisé en technologie silicium (AMS BiCMOS S35).

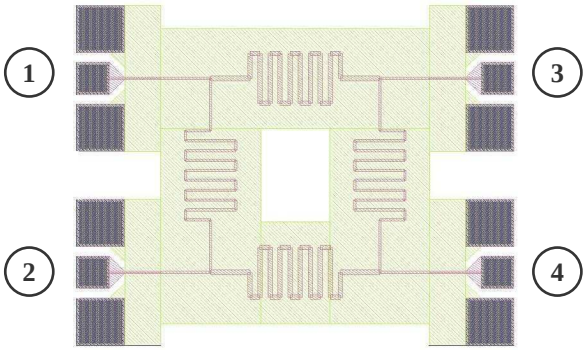
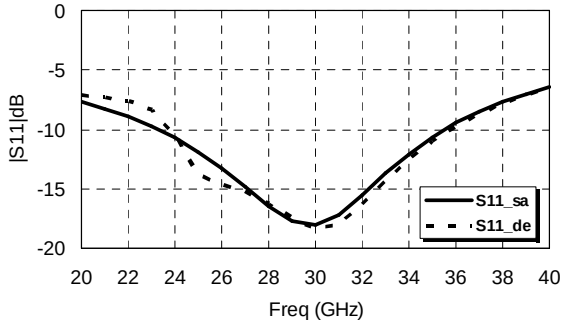


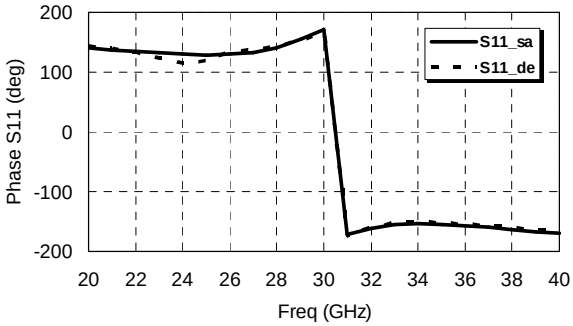
Figure 6. Layout du coupleur branchline

Dans un premier temps, afin de valider ce protocole de mesure, nous avons effectué une comparaison entre des simulations électromagnétiques des différentes configurations du circuit, qui correspondent aux différentes étapes de la caractérisation (S_{ij_de}), et la simulation directe du circuit au niveau de ses plans de références (S_{ij_sa}). Les résultats obtenus montrent une très bonne concordance entre les différents paramètres (fig. 8-11).

Dans un deuxième temps, un VNA à 4 accès a été utilisé pour caractériser directement le circuit. Les accès du coupleur ont été modifiés en GSGSG. La mesure est effectuée au LAAS (Toulouse). L'extraction des résultats de comparaison entre les paramètres S obtenus avec ce VNA à 4 accès et ceux déjà obtenus à l'aide d'un VNA à 2 accès en appliquant la méthode proposée est en cours. Ils seront présentés lors de la présentation orale.

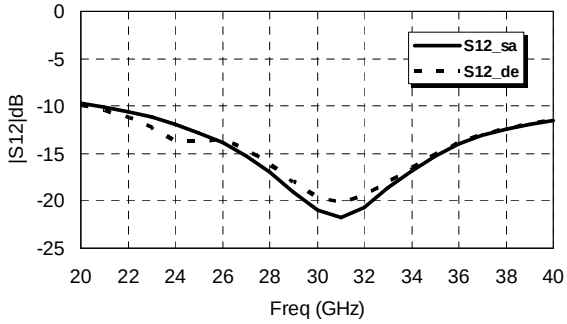


(a)

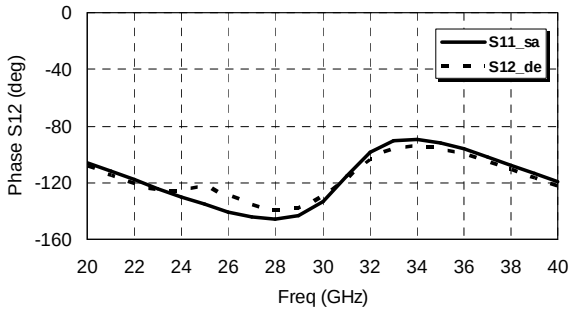


(b)

Figure 7. Module et phase du paramètre S_{11}

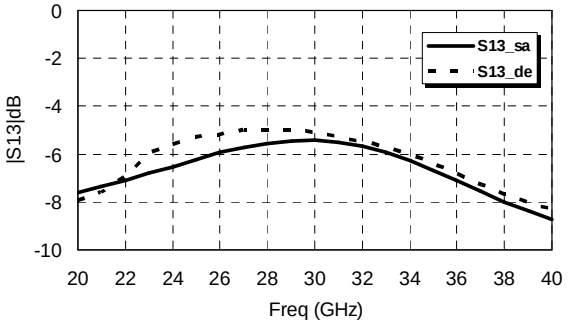


(a)

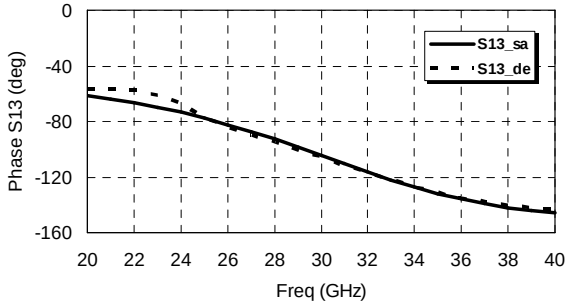


(b)

Figure 8. Module et phase du paramètre S_{12}

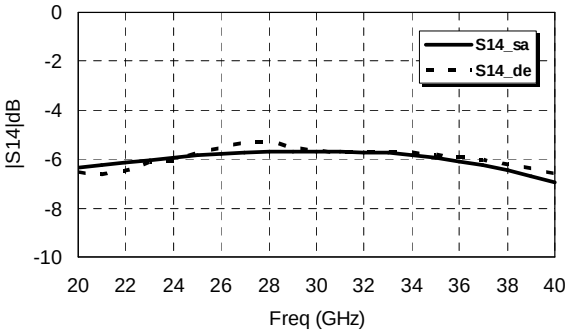


(a)

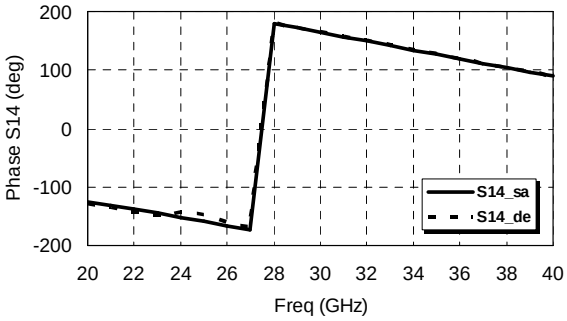


(b)

Figure 9. Module et phase du paramètre S_{13}



(a)



(b)

Figure 10. Module et phase du paramètre S_{14}

5. Conclusion

Nous avons présenté une technique permettant de retrouver la matrice [S] d'un multipôle passif dans ses plans de références en utilisant un VNA à 2 accès. Les résultats de simulation de la procédure de mesure, ainsi que la comparaison des mesures de paramètres S du circuit effectuées en appliquant cette technique et les mesures effectuées directement à l'aide d'un VNA 4-ports, montrent l'efficacité de la méthode. Plusieurs précautions doivent toutefois être prises pour pouvoir la mettre en place. Il est nécessaire de :

- Concevoir les accès de manière à minimiser Z_1 et Z_3
- Y_T ne doit pas décrire plus d'un demi-tour sur l'abaque de Smith (limitation de la fréquence)
- Pour les circuits actifs, laisser des accès en circuit ouvert peut engendrer des instabilités électriques. La seule solution consiste à s'assurer de la stabilité du dispositif durant la phase de conception.

6. Remerciements

Les auteurs souhaitent remercier Thierry Parra, Laurent Bary et Christophe Viallon pour leur contribution à la caractérisation du circuit effectué au LAAS à l'aide d'un banc de mesure 4 ports. Ce travail entre dans le cadre du projet FINEST financé par la fondation de recherche pour l'aéronautique et l'espace.

7. Bibliographie

[1] L. Betts, *«Theory and analysis of differential measurement techniques»*, Applied Microwave and Wireless magazine, Vol. 13, December 2001, pp. 71–76.

[2] K. Jung, L-A. Hayden, O-D. Crisalle, W-R. Eisenstadt, R-M. Fox, P. Hanaway, R-L. Campbell, C. McCuen, M. Lewis. *«A new characterization and calibration method for 3-dBcoupled on-wafer measurements»* IEEE transactions on Microwaves Theory and Techniques, vol. 56, no. 5, pp.1193–1200, May 2008.

[3] C-J. Chen, T-H. Chu, *«Virtual auxiliary termination for multiport scattering matrix measurement using two-port network analyzer»*, IEEE transactions on Microwaves Theory and Techniques, vol. 55, no. 8, August 2007.