Approche de modélisation distribuée appliquée aux composants semi-conducteurs bipolaires de puissance en VHDL-AMS. Application à la diode PIN de puissance et à l'IGBT

Adnan Hneine

▶ **To cite this version:**

Adnan Hneine. Approche de modélisation distribuée appliquée aux composants semi-conducteurs bipolaires de puissance en VHDL-AMS. Application à la diode PIN de puissance et à l'IGBT. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2012. Français. NNT : . tel-00735553

HAL Id: tel-00735553

https://theses.hal.science/tel-00735553

Submitted on 26 Sep 2012

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Université de Toulouse

THESE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par *l'Université Toulouse III - Paul Sabatier*
Discipline ou spécialité : *Micro-nanoélectronique*

Présentée et soutenue par *Adnan HNEINE*
Le *18 Juin 2012*

Titre : *Approche de modélisation distribuée appliquée aux composants semi-conducteurs bipolaires de puissance en VHDL-AMS. Application à la diode PIN de puissance et à l'IGBT.*

JURY

Nicolas NOLHIER	*Président du jury*	*Professeur, Université Toulouse III*
Daniel ALQUIER	*Rapporteur*	*Professeur, Université de Tours*
Frédéric SAIGNE	*Rapporteur*	*Professeur, Université de Montpellier*
Florent MILLER	*Examinateur*	*Ingénieur, EADS Suresnes*
Patrick AUSTIN	*Directeur de thèse*	*Professeur, Université Toulouse III*
Jean-Luc MASSOL	*Co-directeur de thèse*	*Maître de conférence, IUT de Tarbes*

Ecole doctorale : *GEET*
Unité de recherche : *LAAS-CNRS*
Directeur(s) de Thèse : *Patrick AUSTIN et Jean-Luc MASSOL*
Rapporteurs : *Daniel ALQUIER et frédéric SAIGNE*

Remerciements

Ce travail a été réalisé à Toulouse au sein du groupe « Intégration de Systèmes de Gestion de l'Energie » (ISGE) au Laboratoire d'Analyse et d'Architecture des Systèmes, Centre National de la Recherche Scientifique (LAAS-CNRS).

Dans ce cadre, je remercie Messieurs Jean-Louis Sanchez et Jean Alert, directeurs successifs du LAAS-CNRS et Madame Marise Bafleur, responsable du groupe ISGE.

Je tiens à remercier particulièrement Monsieur Patrick AUSTIN, professeur à l'université Paul Sabatier de Toulouse, pour la confiance qu'il m'a témoignée en acceptant la direction scientifique de nos travaux de recherche, pour m'avoir accordé une grande liberté dans la conduite de mes travaux de recherche ainsi que pour ses encouragements réguliers au cours de ma thèse, qui a constitué pour moi une difficile tentative d'exploration de nouvelles approches, à la frontière entre des disciplines scientifiques distinctes.

Ma profonde gratitude va à Monsieur Jean-Luc MASSOL, maître de conférence à l'Institut Universitaire de Technologie (IUT) de Tarbes et co-directeur de cette thèse. Merci de m'avoir donner la confiance, de m'avoir encadré, d'avoir su donner de votre temps lorsque c'était nécessaire et de m'avoir apporté votre aide dans la rédaction de ce document.

Je suis très honoré de la présence à mon jury de thèse et je tiens à remercier : Monsieur Nicolas NOLHIER, professeur à l'université Paul Sabatier de Toulouse, pour avoir accepté de présider le jury de ma soutenance. Monsieur Daniel ALQUIER, professeur à l'université de Tours et Monsieur Frédéric SAIGNE, professeur à l'université de Montpellier, pour avoir rapporté cette thèse et participé au jury de ma soutenance. Monsieur Florent MILLER, ingeénieur de recherche à EADS à Suresnes d'avoir accepté d'examiner mes travaux.

Ces années éreintantes de travail furent aussi l'occasion de très agréables moments grâce à la présence de nombreux amis du LAAS. Je remercie particulièrement mes meilleurs amis Elias, Sari et Serge, leur présence, leur plaisanteries et leur amitié m'ont encouragé jour par jour ; Hikmat et Micheline, Arbess, Alona, E ?milie pour leur amitié et leur disponibilité.

Enfin, j'aimerais clore cette partie en adressant un profond remerciement à ma famille et en particulier à mes parents. Vous pouvez être fiers de l'éducation et des valeurs de générosité et d'abnégation que vous m'avez transmises, et sans lesquelles je n'aurais pu mener à bien ce projet. Je vous aime.

Table des matières

Table des matières i

Remerciements 1

Introduction générale 3

1 Electronique de puissance et prototypage virtuel 7
1.1 Introduction . . . 7
1.2 Problématique de la conception en électronique de puissance . . . 8
1.2.1 L'intégration en électronique de puissance . . . 8
1.2.1.1 L'intégration hybride . . . 10
1.2.1.2 L'intégration monolithique . . . 11
1.2.1.3 Synthèse . . . 12
1.2.2 Effets Thermiques . . . 13
1.3 Les interrupteurs de puissance . . . 14
1.3.1 Les composants de puissance unipolaires . . . 14
1.3.2 Les composants de puissance bipolaires . . . 15
1.3.2.1 Schématisation des structures bipolaires . . . 15
1.3.2.2 La diode de puissance PIN . . . 16
1.3.2.3 Principe de fonctionnement de la diode PIN . . . 16
1.3.2.4 L'Insulated Gate Bipolar Transistor . . . 17
1.4 La modélisation . . . 20
1.4.1 Objectifs de la modélisation . . . 20
1.4.2 Les différentes approches de modélisation [Bonnet 03] . . . 21
1.4.2.1 Modélisation comportementale . . . 22
1.4.2.2 Modélisation physique . . . 23
1.4.2.3 Modélisation à éléments finis [Austin 03] . . . 28
1.5 Les langages descriptifs et outils de simulation . . . 29
1.5.1 Outils de constructeurs . . . 29
1.5.1.1 IPOSIM-Infineon . . . 30
1.5.1.2 MELCOSIM-Mitsubishi . . . 30
1.5.2 Les différents langages de modélisation . . . 31
1.5.2.1 SysML . . . 31
1.5.2.2 Mast . . . 31
1.5.2.3 Modelica . . . 32
1.5.2.4 VHDL-AMS . . . 32
1.5.2.5 Verilog-AMS . . . 35
1.5.3 Le choix du langage de modélisation . . . 36
1.5.3.1 Comparaison des différentes langages descriptifs . . . 36
1.5.3.2 Choix du VHDL-AMS . . . 36
1.5.4 Outils de simulation . . . 39
1.5.4.1 SPICE . . . 39
1.5.4.2 Questa-ADMS . . . 39

1.5.4.3 SystemVision . . . 40
1.5.4.4 Simplorer . . . 41
1.6 Objectifs de la thèse . . . 42
1.6.1 Bibliothèque des sous modèles . . . 42
1.7 Conclusion . . . 43

2 Présentation de la bibliothèque des sous modèles 45
2.1 Introduction . . . 45
2.2 Approche distribuée de la modélisation des structures bipolaires . . . 46
2.2.1 Hypothèses simplificatrices/Approche unidimensionnelle . . . 46
2.2.2 Comportement électrique de la région de base . . . 49
2.3 L'équation de diffusion ambipolaire . . . 50
2.3.1 Principe de résolution de l'équation de diffusion ambipolaire . . . 50
2.3.2 Représentation à l'aide de lignes RC [Gillet 95] . . . 51
2.3.3 Calcul de la concentration des porteurs aux frontières . . . 53
2.3.4 Évolution des frontières par asservissement . . . 53
2.3.4.1 Régime de saturation . . . 54
2.3.4.2 Régime de désaturation [Austin 03, De Maglie 07] . . . 54
2.3.5 Troncatures des lignes ; limitation du nombre de cellules . . . 55
2.4 Modélisation des différents régions électriques . . . 56
2.4.1 Les émetteurs . . . 58
2.4.1.1 Les émetteurs classiques fortement dopés . . . 59
2.4.1.2 Les émetteurs minces fortement dopés . . . 59
2.4.1.3 Les émetteurs associés à une couche tampon . . . 60
2.4.1.4 Présentation du code VHDL-AMS de l'émetteur classique 61
2.4.2 Les zones de charge d'espace . . . 61
2.4.2.1 Description comportementale . . . 61
2.4.2.2 Présentation du code VHDL-AMS des zones de charge d'espace . . . 65
2.4.3 Section MOS . . . 65
2.4.3.1 Description comportementale . . . 65
2.4.3.2 Présentation du code VHDL-AMS de la section MOS . . . 71
2.4.4 Caisson P/P^+ . . . 71
2.4.4.1 Prise en compte des courants latéraux et verticaux . . . 71
2.4.4.2 Claquage par avalanche . . . 74
2.4.4.3 Présentation du code VHDL-AMS du caisson P/P^+ . . . 74
2.5 Influence de la température. Présentation des paramètres thermosensibles. 76
2.5.1 Concentration intrinsèque . . . 77
2.5.2 Mobilité des porteurs . . . 77
2.5.3 Vitesse limite des porteurs . . . 78
2.5.4 Durée de vie des porteurs . . . 78
2.5.5 Paramètres de recombinaison surfacique . . . 79
2.5.6 Paramètres du MOS . . . 80
2.5.6.1 Tension de seuil . . . 80
2.5.6.2 Facteur de pente . . . 80
2.6 Conclusion . . . 81

3 Mise en œuvre et exploitation de la bibliothèque 83
3.1 Mise en œuvre . . . 83
3.1.1 Règles élémentaires de la modélisation en VHDL-AMS . . . 84
3.1.1.1 Représentation des grandeurs analogiques . . . 84
3.1.1.2 Attributs . . . 85
3.1.1.3 Alternatives . . . 86
3.1.1.4 Discontinuités . . . 86
3.1.1.5 Domaine de simulation . . . 87
3.1.2 Assemblage des différentes zones physiques / Sous modèles . . . 87
3.1.2.1 Continuité des courants aux interfaces . . . 88
3.1.2.2 Calcul de la chute de tension totale entre électrodes . . . 90
3.1.3 Méthode d'implémentation sous VHDL-AMS . . . 90
3.1.4 Modèle de la diode PIN de puissance . . . 94
3.1.4.1 Description du modèle de la diode PIN . . . 94
3.1.4.2 Problématique de modélisation par sous-modèles . . . 97
3.1.4.3 Présentation du code VHDL-AMS de la diode PIN . . . 98
3.1.5 Modèles de l'IGBT-NPT et IGBT-PT planar . . . 100
3.1.5.1 Description du modèle de l'IGBT à contrôle d'injection (non punch through) ou NPT . . . 100
3.1.5.2 Description du modèle de l'IGBT à limitation de charge d'espace (punch through) ou PT . . . 103
3.1.5.3 Implantation par approche régionale . . . 104
3.1.5.4 Implantation par approche globale . . . 107
3.2 Exploitation . . . 112
3.2.1 Simulation de la diode PIN de puissance . . . 112
3.2.1.1 Présentation du circuit électrique . . . 112
3.2.1.2 Présentation des différents composants testés . . . 113
3.2.1.3 Présentation du code VHDL-AMS du circuit de test de la diode PIN (*testbench*) . . . 114
3.2.1.4 Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS. Configuration redresseur . . . 115
3.2.1.5 Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS. Configuration roue libre. . . . 121
3.2.1.6 Influence du nombres de cellules sur les formes d'ondes . . . 123
3.2.1.7 Conclusion . . . 125
3.2.2 Simulation statique de l'IGBT-NPT . . . 126
3.2.2.1 Présentation du circuit électrique . . . 126
3.2.2.2 Présentation du code VHDL-AMS du circuit de test de l'IGBT-NPT . . . 127
3.2.2.3 Résultats de simulation du modèle VHDL-AMS de l'IGBT-NPT sous Questa-ADMS . . . 127
3.3 Simulation dynamique de l'IGBT-NPT . . . 131
3.4 Conclusion . . . 133

Conclusion générale et perspectives 135

Bibliographie 139

A Les interrupteurs de puissance **143**
A.1 Les composants de puissance unipolaires . . . 143
A.1.1 Le MOSFET de puissance . . . 143
A.1.1.1 Fonctionnement à l'état passant . . . 144
A.1.1.2 Fonctionnement à l'état bloqué . . . 144
A.1.2 Le transistor VDMOS . . . 145
A.1.3 Le transistor LDMOS . . . 146
A.1.4 Le transistor MOS de puissance à superjonction . . . 148

B Codes modèles VHDL-AMS **149**
B.1 La diode PIN de puissance . . . 149
B.1.1 Modèle de l'émetteur P^+ . . . 149
B.1.2 Modèle de la zone de charge d'espace . . . 150
B.1.3 Modèle de la base large et peu dopée . . . 151
B.1.4 Modèle de zone de drift . . . 156
B.1.5 Modèle de l'émetteur N^+ . . . 157
B.1.6 Modèle de la diode PIN . . . 159
B.1.7 Modèle du générateur pulse . . . 160
B.1.8 Modèle de l'interrupteur *(Switch)* . . . 161
B.1.9 Modèle du signal *Clock* . . . 162
B.1.10 Modèle du diode idéale . . . 163
B.1.11 Modèle du circuit de test (testbench) de la diode PIN . . . 164
B.2 Le transistor IGBT-NPT . . . 164
B.2.1 Calcul de l'équation de diffusion ambipolaire et des lignes RC . . . 164
B.2.2 Calcul des paramètres de l'IGBT-NPT . . . 170
B.2.3 Modèle de l'IGBT-NPT . . . 175

Listes des publications **185**

Introduction générale

À l'heure actuelle, la demande en l'électronique de puissance ne cesse d'augmenter en raison de l'augmentation du nombre d'utilisateurs et du nombres d'applications possibles. De plus, cette augmentation s'inscrit dans le cadre du développement d'énergies alternatives aux énergies fossiles. En conséquence, la performance, la fiabilité et l'intégration sont de plus en plus importantes et correspondent à des préoccupations actuelles de la communauté de recherche. Les dispositifs à semi-conducteurs doivent donc rester efficaces, non seulement dans des conditions normales de fonctionnement, mais aussi dans des conditions extrêmes. Ces conditions inhabituelles de fonctionnement sont, par exemple, la surcharge transitoire, le régime de court-circuit, le champ électromagnétique, le stress thermique, etc...

La simulation des systèmes a un rôle majeur dans la vérification du bon fonctionnement d'un circuit électronique. Le processus de simulation des systèmes nécessite un langage qui permette de décrire d'une façon bien adaptée les différents éléments du système étudié. VHDL-AMS (IEEE 1076-1999) permet de décrire des modèles multi-abstractions, multi-disciplinaires (diagrammes d'états, modèle Spice, modélisation thermique, modèles électromécaniques, etc..), hiérarchiques à temps continu et à évènements discrets dans des librairies externes. D'autre part, ce langage permet la modélisation des objets élémentaires dans des domaines physiques appropriés (électronique, optique, mécanique) de manière à ce que ces objets puissent être reliés ensemble d'une manière simple par l'ingénieur de conception.

La mise en place d'une méthodologie de conception passe par le développement de modèles spécifiques des structures de puissance. Il existe trois approches de modélisation possibles en fonction de l'objectif et du degré de raffinement souhaités : la modélisation comportementale, la modélisation physique et la modélisation à éléments finis. Ces approches de modélisation trouvent naturellement leur place dans un environnement de conception dédié aux systèmes de puissance.

Les modèles comportementaux permettent d'obtenir une analyse rapide et simple de la fonctionnalité étudiée et ce de façon globale. Les modèles analytiques sont basés sur l'analyse simplifiée des phénomènes physiques internes des semi-conducteurs. Ces modèles per-

mettent de retranscrire d'une façon très précise les interactions composant/circuit qu'il est indispensable de prendre en compte, par exemple, pour l'exploitation de nouvelles fonctionnalités. La troisième approche concerne la simulation bidimensionnelle (ou tridimensionnelle) qui utilise des méthodes de résolution numérique à différences où éléments finis. Chacune des méthodes possèdent donc des avantages et des inconvénients. Cependant, la modélisation physique permet un niveau de simulation adapté pour les phénomènes microscopiques sur des temps courts. Ainsi, il est donc possible de déterminer, par exemple, des pertes en commutation des composants de puissance à semi-conducteur sans contraintes de domaine de validité comme dans le cas des modèles comportementaux.

La principale difficulté de la modélisation physique des composants bipolaires de puissance et des structures issues du concept de l'Intégration Fonctionnelle réside dans la prise en compte des phénomènes liées aux stockages des porteurs dans la région de base large et faiblement dopée de type N^- qui permet de supporter la tension aux bornes du composant. La dynamique des charges stockées $p(x,t)$ dans cette région est, entre autre, à l'origine des retards du courant par rapport à la tension lors des phénomènes d'ouvertures.
L'équation de diffusion ambipolaire permet de décrire la nature distribuée de la dynamique de charge présentes dans la région de base. Une méthode de résolution de cette équation applicable à tous les composants bipolaire de puissance a été établie par Ph. LETURCQ et J.L MASSOL au début des années 90. Le principe de résolution de cette équation repose sur le fait que la solution $p(x,t)$ est considérée comme une décomposition en série de Fourier en cosinus.

Les premiers modèles ont été développée avec le logiciel SABER à l'aide de langage MAST (langage spécifique utilisé par les modèles développés sous SABER). La diode PIN et l'IGBT ont donc été modélisés avec succès et ont permis de construire des méthodes de conception performantes. À l'heur actuel, ce logiciel SABER est en perte de vitesse à la fois dans le milieu industriel et académique. Il est petit à petit remplacé par le langage VHDL-AMS.

L'objectif de cette thèse porte donc sur l'application d'une approche de modélisation distribuée aux composants bipolaires de puissance en VHDL-AMS tels que la diode PIN de puissance et l'IGBT. L'outil de simulation Questa-ADMS de Mentor Graphics sera le

principal logiciel support de nos travaux.

Le mémoire est organisé en trois grandes chapitres. L'objet du premier chapitre est de présenter les différents modes d'intégration en électronique de puissance ainsi que les différentes approches de modélisations possibles. Le choix de support pour la solution physique sera abordé par une cartographie des différents langages de modélisation. Ainsi dans un premier temps, une étude comparative des langages de modélisation sera présentée. Un choix de candidat sera effectué avec l'évocation de l'utilisation de la norme IEEE 1076. 1999 VHDL-AMS comme étant le langage standard de modélisation le plus adapté pour répondre à nos besoins.

Afin de faciliter le travail de conception, nous présenterons la démarche de développement d'une bibliothèque de modèle de composants permettant la capitalisation et la réutilisation des différents modèles VHDL-AMS. Cette bibliothèque servira à documenter des modèles de composants de puissance qui sont les éléments de base de l'électronique de puissance utiliser dans le "design" des convertisseurs.

Le chapitre 2 est consacré à la présentation du principe de résolution de l'équation de diffusion ambipolaire ainsi que sa représentation analogique en termes de cellules RC et de sources contrôlées. Cependant, nous présenterons la modélisation des différents régions semi-conductrices entourant la région de base N^- des différents composants de puissance. Ces régions (émetteurs, base étroite ou couche tampon, section MOS, etc...) sont beaucoup plus étroite que la région de base et stockent donc relativement peu de porteurs et leur rôle sont décrit sur la base d'approximations localisées, de type "contrôle de charge".
La dépendance en température des différents paramètres physiques alimentant les modèles physiques analytiques sera représentée.

La mise en œuvre et la démarche de validation de la diode PIN et des différents types d'IGBT sont les thèmes abordés dans le chapitre 3. Les différents principes de fonctionnement et de modélisation seront données ainsi que les équations physiques mises en jeu au sein de chaque composant. Ces modèles font appel à divers paramètres physiques et géométriques qui sont hiérarchisés en deux niveaux. Le premier présente les paramètres accessible par l'utilisateur des modèles au moyen d'une interface graphique (concentration, durée de vie des porteurs dans la régions de base, etc...) tandis que le deuxième concerne les paramètres calculés de façon implicite par les modèles en fonction des paramètres

du premier niveau. Les résultats de simulation des modèles VHDL-AMS simulés sous Questa-ADMS seront confrontés à d'autres résultats obtenus sous SABER et à des relevés expérimentaux afin d'établir la validité des modèles lors des régimes statiques, dynamiques et extrêmes.

Chapitre 1

Electronique de puissance et prototypage virtuel

Sommaire

1.1 Introduction 7
1.2 Problématique de la conception en électronique de puissance . . 8
1.3 Les interrupteurs de puissance 14
1.4 La modélisation 20
1.5 Les langages descriptifs et outils de simulation 29
1.6 Objectifs de la thèse 42
1.7 Conclusion 43

1.1 Introduction

L'évolution des performances électriques des composants semi-conducteurs bipolaires de puissance, tant au niveau des faibles que des fortes puissances, permet aujourd'hui d'augmenter la fiabilité et de simplifier la réalisation matérielle des fonctions de l'électronique de puissance. Cette évolution permet par la suite de synthétiser de nouvelles fonctions. Pour autant, les solutions d'intégration des fonctions de puissance sont hybrides et monolithiques. Cependant, deux mode d'intégration monolithique se présente : l'intégration "Smart-Power" et "l'intégration fonctionnelle". Dans le premier mode, on utilise des techniques d'isolation électrique introduites dans le silicium tandis que dans le second mode, la fonction résulte des interconnexions de surface mais aussi des interactions électriques entre différentes régions semi-conductrices judicieusement agencées et dimensionnées.

À l'heure actuelle, la mise en place d'une méthodologie de conception passe, dans un premier temps, par le développement de modèles de structures de puissance. Il existe trois approches de modélisation dépendant de l'objectif de conception souhaité ; la modélisation

comportementale, la modélisation physique et à éléments finis. Ces approches de modélisation trouvent leur place dans un environnement de conception dédié à l'Intégration Fonctionnelle.

Dans les structures de puissance possédant un comportement de type bipolaire, le mécanisme du transport des charges dans le cristal est de nature distribuée et obéit à l'équation aux dérivées partielles dite "équation de diffusion ambipolaire". Le stockage des porteurs se fait dans la région profonde et faiblement dopée dite région de base qui permet la tenue en tension de la structure. L'épaisseur de cette région est telle que les temps de transit des porteurs sont comparables aux temps de commutation et élimine de fait les modélisations utilisant l'approximation par constantes localisées.

Le but de cette première partie est de définir le cadre général de l'intégration de puissance, Dans un premier temps, les principales fonctions de l'électronique sont présentées ainsi que les différents mode d'intégration et, dans un deuxième temps, la résolution exacte de l'équation de diffusion ambipolaire régissant les phénomènes électriques dans les régions de stockages.

1.2 Problématique de la conception en électronique de puissance

1.2.1 L'intégration en électronique de puissance

En électronique de puissance, les fonctions sont principalement liées aux opérations de contrôle et de conversion de l'énergie électrique. Ainsi, les semi-conducteurs de puissance sont principalement destinés à des fonctions d'interrupteur dans la mise en œuvre des convertisseurs d'énergie (redresseur, hacheur, onduleur, etc.). Toutefois, des fonctions spécifiques de protection des équipements électriques mettent également en jeu des semi-conducteurs de puissance.

Les premiers composants de puissance (diodes, transistors bipolaires, thyristors) permettant de contrôler des tensions et des courants élevés furent commercialisés dans les années 1950 et, depuis, les composants semi-conducteurs se sont progressivement substitués aux solutions électromécaniques pour la réalisation des convertisseurs d'énergie.

Dans les années 1970, les structures de type MOS (Métal/Oxyde/ Semi-conducteur), caractérisées par une impédance d'entrée élevée, ont permis de s'affranchir des commandes en courant des dispositifs de puissance purement bipolaires.
Les premiers transistors MOS de puissance ont donc vu le jour, préfigurant les nombreux composants de puissance basés sur l'association des technologies MOS et bipolaires. Les topologies des dispositifs ont commencé ainsi à se simplifier et de nouvelles possibilités d'intégration sont apparues. Ainsi, au cours des années 1980, un pas technologique fut franchi avec l'IGBT (Insulated Gate Bipolar Transistor) qui est devenu le composant de puissance le plus utilisé pour les applications de moyenne puissance [Sanchez 07].

Depuis une trentaine d'années, l'intégration en électronique de puissance s'est développée, tirée par des marchés spécifiques comme l'automobile, l'éclairage ou l'électroménager. Suivant les niveaux de puissance et les contraintes à supporter, les solutions d'intégration sont monolithiques ou hybrides. Au sein de ce dernier type d'intégration, deux approches existent : l'une réservée aux moyennes puissances (Intégration fonctionnelle) [Sanchez 99] et l'autre pour les faibles puissances ("Smart Power" et H.V.I.C.) [Pezzani 95].

Les paragraphes suivants présentent de manière plus précise ces modes d'intégration afin de donner les tendances actuelles de l'électronique de puissance. Bien que les performances à optimiser pour les composants de puissance soient différentes de celles des circuits intégrés, l'évolution des composants de puissance au cours des vingt dernières années est étroitement liée aux progrès des technologies microélectroniques réalisés dans le domaine des circuits intégrés. En effet, l'essor important des circuits intégrés du traitement du signal et de l'information s'est accompagné d'un important effort de recherche qui a conduit au développement de nouveaux procédés technologiques et à la réduction des dimensions.

La synergie entre les domaines de la puissance et du traitement du signal a été déclenchée par l'introduction des technologies MOS dans les dispositifs de puissance. Les performances en termes de résistance à l'état passant des structures MOS verticales de puissance (VDMOS) [Decelercq 77, Decelercq 76] ont été nettement améliorées par la réduction des dimensions qui a permis d'augmenter le nombre de cellules par unité de surface.
L'IGBT [Baliga 82], qui est actuellement l'un des dispositifs les plus utilisés en électronique

de puissance, est une retombée directe de ces travaux. Les dispositifs « Smart Power » mixant des dispositifs de puissance à commande MOS et des circuits de traitement du signal illustrent parfaitement cette tendance.

La réalisation technologique de ces nouvelles fonctions de puissance intégrées peut se traiter de deux façons soit en favorisant l'optimisation de la partie puissance, soit en privilégiant la fonctionnalité aux dépens des éléments de puissance. Les dispositifs « Smart Power » et HVIC (« High Voltage Integrated Circuits ») correspondent davantage à la première approche et sont réalisés à partir de filières technologiques de type circuits intégrés (CMOS ou BiCMOS). Les dispositifs de puissance discrets intelligents et l'intégration fonctionnelle procèdent de la deuxième approche et sont basés sur des technologies de type composants de puissance.

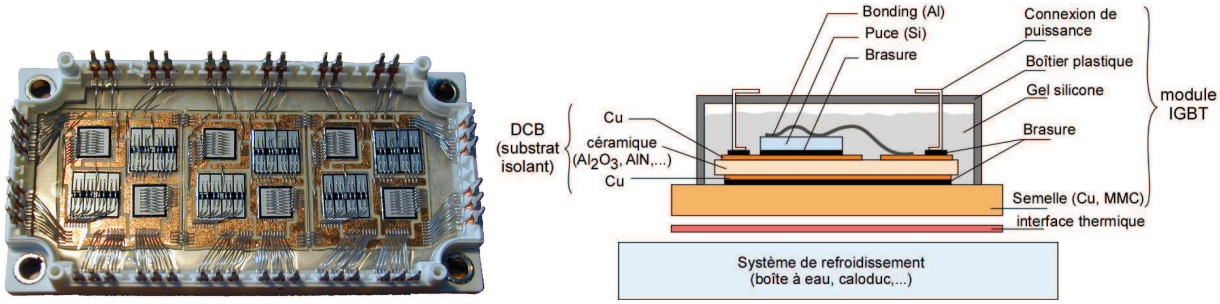
1.2.1.1 L'intégration hybride

L'intégration hybride se situe à mi-chemin entre l'intégration monolithique et 'assemblagee discret. Cette intégration permet d'associer sur un même substrat, et grâce à un montage en surface adapté, différents types d'éléments de puissance combinés à des systèmes de contrôle. Le substrat doit présenter à la fois une bonne conductivité thermique et une bonne isolation électrique.
Ce mode d'intégration est adapté aux applications fonctionnant dans des gammes de puissances élevées, typiquement pour des courants supérieurs à 100 A et des tenues en tension de plus de 1200 V, cette intégration est typiquement destinée aux domaines de la traction ferroviaire et aux applications industrielles. (figure 1.1)

Deux degrés d'intégration apparaissent alors : les modules standards et les modules de puissance intelligents (IPM).

– Le premier type de modules se limite à la mise en parallèle d'IGBT et de diodes de roue libre associées, visent les applications très fortes tensions (jusqu'à 3 kvolts) et très forts courants (entre 100 Ampères et 2k Ampères).

  Soumis à des sollicitations thermiques sévères ce type de module tend, au bout d'un nombre élevé de cycles de fonctionnement, à se détériorer. Cette fatigue thermique, directement liée aux matériaux et aux technologies utilisés au niveau de l'assemblage



(a) Module convertisseur intégré à IGBT (b) schéma d'assemblage du module électronique de puissance ouvert (200A-600V)

FIGURE 1.1 – Exemple de module IGBT utilisé dans la traction ferroviaire [Inrets 10].

et des interconnexions, s'avère contraignante et limitative en termes de fonctionnement. Les études réalisées sur les nouveaux matériaux et les nouvelles méthodes d'assemblage sont la clé d'une augmentation des puissances commutées par ce type de modules.

– Le second type de modules intègre une partie "intelligente", capable de gérer les commandes ou d'intégrer des systèmes de protection. La gamme en courant de ce type de module est comprise entre 3 et 100 A pour des tensions allant de 600 volts à 1200 volts. Dans ces gammes de puissance, il est avant tout nécessaire de recourir à un mode d'intégration conduisant à une bonne évacuation de la chaleur et à une isolation galvanique parfaite entre les différents éléments.

1.2.1.2 L'intégration monolithique

L'intégration monolithique consiste à réaliser au sein d'une même puce un ou plusieurs interrupteurs associés à des fonctions auxiliaires de commande, de protection ou de contrôle. Le domaine de puissance couvert par l'intégration monolithique se limite aux faibles et moyennes puissances. Ce type d'intégration se voit divisé donc en deux approches technologiques : Les "Smart Power" (H.V.I.C) et l'Intégration Fonctionnelle (IF).

(a) Les "Smart Power" ou H.V.I.C : Cette approche est adaptée aux domaines des faibles puissances et est employée principalement pour le développement de composants destinés à l'automobile et la téléphonie. Ces dispositifs sont réalisés à partir de techno-

logies CMOS et BiCMOS permettant d'intégrer sur la même puce des composants de puissance, des circuits logiques et analogiques qui assurent des fonctions de commande, de diagnostic et de protection.
Dans ce mode d'intégration, la fonction est clairement privilégiée par rapport au composant de puissance, et on obtient des puces dont la surface est occupée majoritairement par les circuits intégrés et non par la partie puissance.

(b) L'intégration fonctionnelle : Cette approche est destinée aux applications domestiques et couvre le domaine des moyennes puissances. Ce mode particulier d'intégration, basé initialement sur des associations bipolaire/bipolaire (TRIAC), s'est rapidement développé, grâce notamment à l'introduction des technologies MOS.
Dans ce mode d'intégration monolithique, la fonctionnalité résulte des interconnexions de surface et des interactions entre les différentes couches semi-conductrices qui constituent le composant. Cette fonctionnalité ne résulte donc pas de l'interconnexion de composants discrets isolés les uns des autres.
L'optimisation de ce mode d'intégration passe par l'agencement et le dimensionnement judicieux de couches semi-conductrices qui permet leur interaction pour la réalisation de nouveaux composants et de nouvelles fonctions. Les composants ainsi créés peuvent intégrer de nombreuses fonctions de contrôle et de protection au sein même de la partie puissance. La diminution importante des interconnexions mécaniques par rapport à celles des composants "Smart Power" permet à l'intégration fonctionnelle d'être plus fiable et moins coûteuse en occupation de surface en rapport des niveaux de puissance.

Un exemple bien connu de l'Intégration Fonctionnelle est le thyristor, réalisé à partir de la mise en commun de la région de base de deux transistors bipolaires complémentaires et non de l'association discrète de ces deux mêmes transistors. Des exemples marquants d'applications du mode d'Intégration Fonctionnelle ont permis la réalisation pour la première fois de manière monolithique de la fonction "thyristor dual". Cette fonction est réalisée par l'association hybride de composants de puissance.

1.2.1.3 Synthèse

Le tableau 1.1 permet de classer les différents types d'intégration en électronique de puissance cités ci-dessus en fonction de leurs gammes de courant et de tension et des

grands domaines d'application.

Modes d'intégration	Gammes de courant et de tension	Applications
Intégration Hybride : 1. Standard 2. IPM	Courant supérieur à 100 A, Tension inférieure à 6.5 kV	Traction ferroviaire Alimentations industrielles
Intégration Monolithique : 1. Intégration fonctionnelle 2. Smart Power	Courant inférieur à 50 A et Tension inférieure à 3.3 kV Courant inférieur à 10 A et Tension inférieure à 1 kV	Applications domestiques, automobile Téléphones mobiles, automobile

TABLEAU 1.1 – Synthèse des différents modes d'intégration en électronique de puissance.

1.2.2 Effets Thermiques

Dans les composants de puissance, le comportement thermique est lié aux fonctionnement électrique de ce dernier. Cela est dû d'une part aux propriétés électriques des semi-conducteurs qui sont affectées par la variation de la température et d'autre part à la température de la jonction qui varie en fonction de la puissance dissipée et de l'environnement de refroidissement. Ainsi, la température de fonctionnement conditionne le comportement électrique des composants électroniques actifs et le cyclage thermique engendre des phénomènes de fatigue des structures menant à des défaillances.

Afin d'augmenter la fiabilité des composants et des systèmes électroniques et de bien optimiser leur conception thermique (boîtiers, conditions de fonctionnement, emplacement des composants sur les circuits imprimés, etc...), il faut avoir une bonne estimation du comportement électrothermique des circuits et des composants.

Il est nécessaire afin de prendre en considération le couplage électrothermique des composants électroniques de créer des modèles électrique des composants (diode, IGBT, MOS, etc...) en définissant les paramètres électriques affectés par la variation de la température (Mobilité de porteurs, concentration des porteurs, durée de vie, etc...) et de développer un modèle thermique de toute la structure qui constitue le composant, son boîtier et son refroidissement puis à établir une communication entre ces différents modèles.

1.3 Les interrupteurs de puissance

1.3.1 Les composants de puissance unipolaires

Dans les composants semi-conducteurs unipolaires, le transport du courant est assuré par les seuls porteurs majoritaires de la région de base large et peu dopée qui constitue le cœur d'un composant de puissance. Cette région, que nous désignons comme région de base, est souvent de type N, correspond à la région centrale des diodes, à la base large des thyristors et à la région de collecteur des transistors bipolaires. Elle joue un rôle principal dans le comportement statique et dynamique du composant : elle offre à la charge d'espace de la jonction bloquante la place de se développer et détermine donc la tenue en tension. Elle constitue à l'état passant une part importante de la résistance apparente du dispositif d'autant que, en l'absence d'injection de porteurs minoritaires, il n'y a pas d'effet modérateur de modulation de conductivité. Cette région de base n'est donc pas modulée en conductivité ; aussi le compromis de performances offert entre tension bloquée et courant passant est a priori moins favorable, pour une même surface de cristal, que pour les composants bipolaires.
Par contre, en l'absence de phénomènes de stockage de porteurs minoritaires, les composants unipolaires sont intrinsèquement plus rapides [Leturcq 01]. Deux grands avantages peuvent être présentés :

- Une forte résistance d'entrée des dispositifs commandés (transistors), grâce à la possibilité de contrôler le flux de porteurs majoritaires par effet de champ (effet de champ de jonction, effet de champ Métal Oxyde Semi-conducteur)
- Une grande stabilité thermique latérale sous polarisation directe, en raison du coefficient de température négatif de la mobilité des porteurs. Cette stabilité autorise la réalisation de composants de fort calibre en courant, avec une grande surface active, par intégration parallèle de cellules élémentaires.

La région de base N^- permet de supporter la tension grâce à l'étalement de la zone de charge d'espace en polarisation inverse. C'est la raison pour laquelle cette région doit être profonde et faiblement dopée pour tenir des tensions élevées.
Parmi les composants de puissance unipolaires il existe les diode Schottky à contact redresseur métal-semiconducteur, transistor à effet de champ de jonction ou JFET (Junction-

Field-Effect-Transistor), transistor à effet de champ Métal-Oxyde-Semiconducteur (MOS), les transistors vertical double-diffusé MOS (VDMOS), les transistors latéral double-diffusé MOS (LDMOS) et les transistors MOS à superjonction. Nous ne détaillerons pas plus ces différents composants unipolaires car notre travail de thèse ainsi que notre approche de modélisation est appliquée sur les composants de type bipolaire. Pour le lecteur intéressé nous le renvoyons à l'annexe A.

1.3.2 Les composants de puissance bipolaires

1.3.2.1 Schématisation des structures bipolaires

La compréhension du fonctionnement des composants semi-conducteurs de puissance bipolaires est largement facilitée si on admet l'unidimensionnalité des phénomènes principaux et la possibilité de partition de la structure en régions physiquement et électriquement typées.

Rappelons que les régions encadrant la région de base et peu dopée ont pour rôle d'injecter dans cette dernière les porteurs (électrons et trous) de charge nécessaires à la conduction. Ces régions, émettrices ou collectrices, sont généralement beaucoup plus minces et fortement dopées que la région de base. Pour ces deux raisons, nous pouvons, en première analyse, y négliger la charge des porteurs en excès. Dans les diodes de puissance, les zones encadrant la zone de base sont des zones émettrices de type P^+ et N^+, fortement dopées. Dans les thyristors et les transistors, l'une des régions est composite, associant à un émetteur N^+ une couche de commande P. Les structures types sont ainsi $N^+/PN^-/P^+$ pour les thyristors et $N^+/PN^-/N^+$ pour les transistors. La région de base d'épaisseur W_B, peut, à son tour, être subdivisée en plusieurs zones qui, selon les régimes de fonctionnement, correspondent à des zones de charge d'espace et de drift.

Ainsi, nous soulignons deux aspects particulièrement importants du comportement de la région de base. Le premier s'appuie sur la nature distribuée des phénomènes électriques. Le second est la nature mouvante des frontières de la région de stockage. En effet, les frontières de la zone de stockage coïncident avec les jonctions métallurgiques en régime de saturation. Lors de la phase de désaturation, la zone de charge d'espace supportant la tension et éventuellement une zone de "drift" apparaissent de part et d'autre des charges stockées.

1.3.2.2 La diode de puissance PIN

La diode PIN est le composant élémentaire de l'électronique de puissance. Elle utilise le phénomène d'injection de porteurs grâce à deux émetteurs de type P^+ (anode) et N^+ (cathode). Elle est indispensable soit pour assurer les fonctions de redressement dans les convertisseurs statiques alternatif/continu (redresseur) soit pour assurer la continuité du courant (phase de roue libre) dans les cellules élémentaires de commutation.

L'ajustement de la durée de vie des porteurs de base et des efficacités d'injection des émetteurs permettent de régler les performances de la diode PIN en considérant le compromis performances statiques/performances dynamiques. Pour la première, le réglage s'effectue par l'introduction de centres recombinants tel que l'or ou par irradiation de particules à forte énergie [Berraies 98]. D'autre part, un émetteur semi-transparent dont l'efficacité d'injection est réduite est substitué à un émetteur de type P^+ relativement épais et fortement dopé.

1.3.2.3 Principe de fonctionnement de la diode PIN

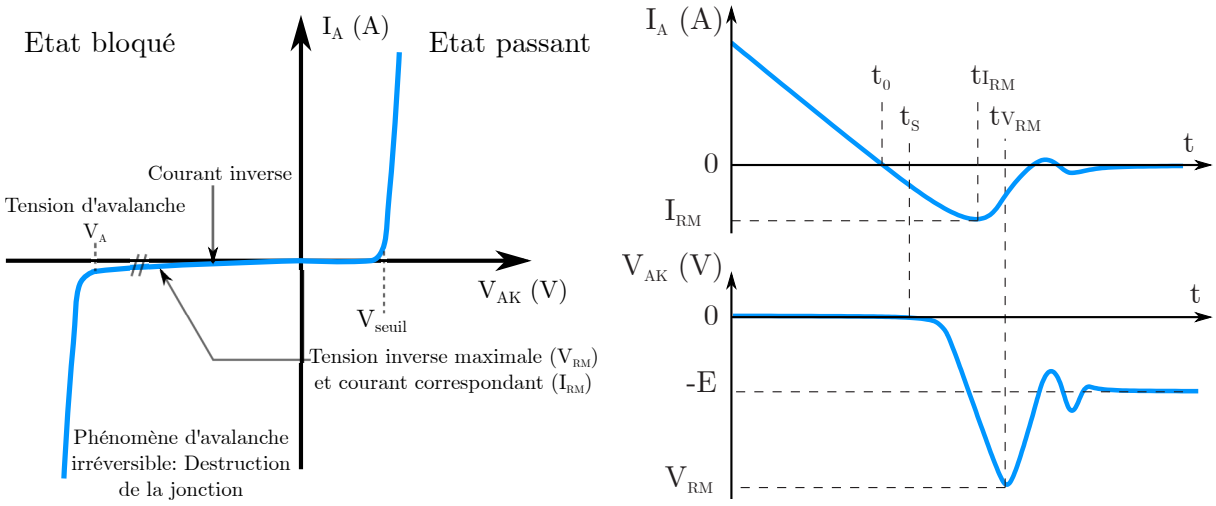
(a) Fonctionnement en régime statique : La diode PIN est constituée de deux émetteurs de types P^+ et N^+ et d'une base profonde et peu dopée de type N^-. À l'état passant et en raison de son faible dopage, la région de base se retrouve en haut niveau d'injection. La charge stockée est importante et permet une augmentation de la conductivité avec pour conséquence une faible chute de tension à l'état passant.
La disparition de la charge d'espace se fait par recombinaison et se caractérise électriquement par un courant de recouvrement important qui ralentit à la fois les vitesses de commutation et augmente les pertes dynamiques.

D'après les caractéristiques statiques de la diode PIN présenté dans la figure 1.2.a, on peut distinguer deux modes :

- Un mode "passant" pour une tension totale V_{AK} supérieure à la tension de seuil (V_{seuil}) de la diode.
- Un mode "bloqué" pour une tension totale V_{AK} inférieure à la tension de seuil de la diode. Dans ce dernier cas, c'est la jonction P^+/N^- qui est polarisée en inverse. C'est l'extension de la zone de charge d'espace dans la région de base qui va déterminer au premier ordre la tenue en tension.

(b) Fonctionnement en régime dynamique : Lorsqu'on inverse le sens du courant traversant la diode PIN, un certain temps s'écoule avant que la diode ne retrouve son pouvoir bloquant. Ce temps dit de recouvrement correspond à l'évacuation de la charge précédemment stockée dans la base pendant la phase de conduction. Le mécanisme de recouvrement inverse s'accompagne d'une dissipation d'énergie puisque la tension inverse apparaît aux bornes du composant alors que le courant circule encore. Les formes d'ondes en courant et en tension observées au recouvrement inverse peuvent être, pour un même composant, fort diverses en fonction des conditions d'utilisation et des caractéristiques du circuit [Massol 93].

La figure 1.2.b présente les caractéristiques de courant et tension du recouvrement inverse de la diode PIN. Un circuit classique de test sera présenté en détaille au chapitre 3.



(a) Caractéristique statique de la diode PIN (b) Recouvrement inverse de la diode PIN

FIGURE 1.2 – Caractéristique statique et dynamique de la diode de puissance PIN.

1.3.2.4 L'Insulated Gate Bipolar Transistor

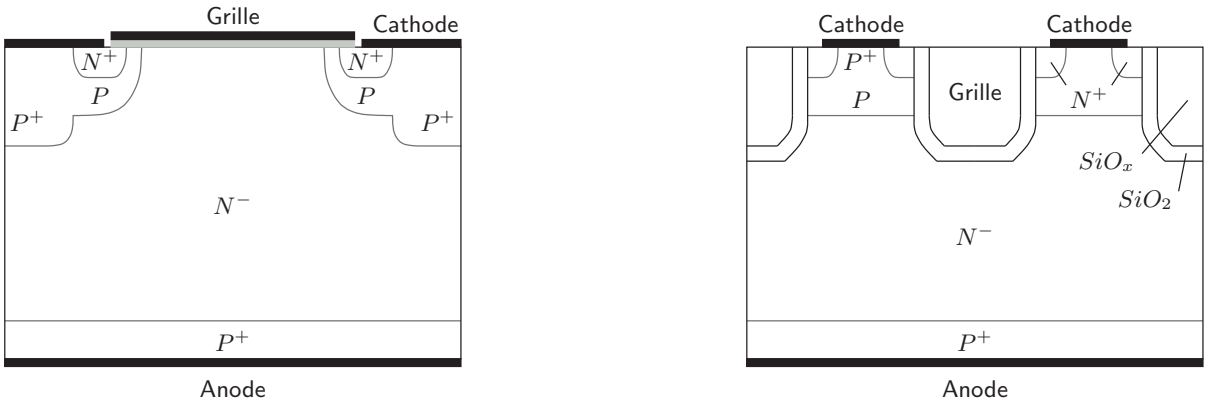
L'IGBT (Insulated Gate Bipolar Transistor) est un dispositif semi-conducteur qui associe les avantages d'une commande MOS et les performances en conduction des structures bipolaires. Pour ces raisons, l'IGBT est devenu le composant majeur de l'électronique de puissance pour des applications allant jusqu'à 10 kW sous des fréquences pouvant aller jusqu'à 20 kHz.

L'IGBT à été proposé pour la première fois par Baliga en 1979 et depuis, de nombreux travaux ont été réalisés afin d'améliorer ses performances. Introduit commercialement pour la première fois en 1983, il est aujourd'hui proposé par de nombreux fabricants (Eupec, Mitsubishi Electrics, Toshiba, Siemens, ...) de manière discrète ou sous forme de modules. Les modules IGBT couvrent une large gamme en tension de 600 V à 6500 V, pour des capacités en courant jusqu'à 1200 A.

Il existe à l'heure actuelle deux grandes familles de géométrie de grille : les IGBTs à grille planar et les IGBTs à grille en tranchées. Il existe également dans ces deux grandes familles plusieurs types de design de l'anode : les IGBT à contrôle d'injection IGBT-NPT et les IGBT à limitation de charge IGBT-PT. D'autre part, les IGBTs à grille en tranchée ou "IGBT Trench" représente à l'heure actuelle une large part du marché. La figure 1.3 comparent respectivement les structures verticales des IGBT à grille "planar" et à grille en tranchées. L'IGBT à tranchées est une structure quatre couches $PNPN$ avec une région de base large et faiblement dopée N^-, une anode P^+, un caisson P et une cathode N^+. La différence comparent aux structures "planar" se situe au niveau de la géométrie de la grille. Dans le cas de l'IGBT à tranchées, l'oxyde du canal MOS est positionné verticalement. La réalisation des tranchées se fait grâce à la technologie RIE (Reactive Ion Etching) et a été appliquée en premier pour des dispositifs MOS. Les avantages d'une telle technique sont d'une part, l'augmentation de la densité d'intégration dû à la largeur de la cellule élémentaire qui est plus courte dans un IGBT à tranchées que celle d'un IGBT "planar" permettant d'augmenter, en effet, la gamme en courant, et d'autre part, une diminution de la chute de tension à l'état passant en raison de la suppression de la résistance d'accès.

Concernant le niveau de courant de latch-up, celui-ci se trouve être de valeur bien supérieure à celle présentée par les structures de type "planar". En effet, l'amélioration de la trajectoire des flux de trous, au sein du composant, ainsi que la dimension plus réduite des caissons amènent une réduction de la résistance de latch-up.

(a) L'IGBT Non-Punch-Through : L'IGBT NPT (figure 1.4.a) comporte un émetteur mince, modérément dopé, de façon à limiter l'injection des porteurs dans la région de base large et faiblement dopée. Le niveau de charge stockée dans la région de base reste raisonnable et le compromis chute de tension à l'état passant/performance dynamique

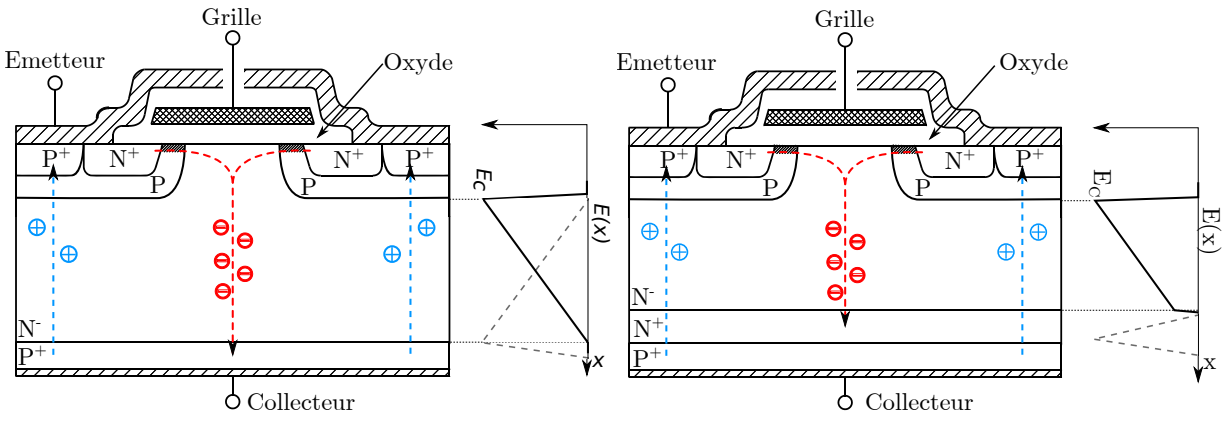


(a) Technologie 'planar' (b) Technologie à tranchées

FIGURE 1.3 – Représentation des structures planar et à tranchées.

reste acceptable.

Lorsque l'IGBT est en mode de conduction, le canal du MOSFET injecte des électrons dans la base et permet un effet transistor dans la partie bipolaire PN^-/P^+. Par rapport au courant total, le courant d'électrons circulant dans le canal du transistor MOSFET est réduit de la quantité du courant de trous circulant directement de la base N^- vers l'émetteur P.



(a) Structure NPT (b) Structure PT

FIGURE 1.4 – Vue en coupe de structures IGBT Non Punch Through (NPT) et Punch through (PT) ainsi que la répartition du champ électrique en polarisation directe (lignes continues) et inverse (lignes discontinues) [Alam 11].

(b) L'IGBT Punch-Through : Les technologies PT (figure 1.4.b) permettent d'obtenir des chutes de tension à l'état passant plus faibles que pour des IGBT-NPT tout en conservant des tenues en tension identiques. En effet, l'ajout d'une couche dite "couche

tampon" permet de réduire l'épaisseur de la région de base et de diminuer ainsi la résistance apparente en phase de conduction. La "couche tampon" est fortement dopée homo type à la région de base et est prise en sandwich entre cette dernière et l'émetteur P^+.
Dans la structure PT, la zone de charge d'espace peut occuper totalement la région de base large et faiblement dopée de type N^- ; c'est donc une jonction tronquée qui assure dans ce cas la tenue en tension. Dans cette technologie, l'épaisseur de la région N^- peut être minimisée pour améliorer à la fois les performances dynamiques et en conduction.
La technologie Punch Through est donc identique à celle des technologies Non Punch Through si ce n'est la prise en compte des modifications concernant les courants injectés dans la région de base côté anode et sur la tenue en tension.
L'inconvénient principal de la structure PT est le coût de fabrication des couches épitaxiées, en particulier pour des tensions de blocage élevées ($V_{AK} > 1.2\,kV$).

1.4 La modélisation

La modélisation et la simulation représentent une partie essentielle sur le chemin de la conception des systèmes de puissance. La modélisation permet d'envisager des quantités non mesurables sur des composants réels et d'optimiser le coût de développement et de fabrication. L'évolution de la conception des composants semi-conducteurs de puissance permettent leur utilisation pour des équipement de plus en plus puissants, demandant un effort préalable de modélisation plus important. Ainsi, il est nécessaire de modéliser les systèmes complets de puissance dans leur environnement, en prenant en compte leur complexité et leur pluridisciplinarité.

1.4.1 Objectifs de la modélisation

La modélisation des composants à semi-conducteurs a pris aujourd'hui un essor considérable et le besoin de simulation est devenu actuellement indispensable en électronique. Cette modélisation permet à la fois de réduire le temps et les coûts de développement des composants, comme elle permet par la suite d'accroître la fiabilité des circuits conçus. Actuellement, les exigences accrues de performances, de conception et de fiabilité imposent la prise en compte des comportements non idéaux des composants et de leurs répercussions

sur le fonctionnement global des circuits et des systèmes. Les modèles des composants bipolaires n'ont longtemps retenu, dans l'étude fonctionnelle des structures, que le comportement tout ou rien. Ce comportement n'est plus suffisant lorsqu'il s'agit d'analyser les phénomènes de commutation et donc de traiter correctement la conception des circuits.

1.4.2 Les différentes approches de modélisation [Bonnet 03]

Depuis de nombreuses années, les développements de modèles de composants de puissance bipolaires ont été menés par de nombreuses équipes de recherche. Cependant, la nature distribuée des répartitions de porteurs présents dans la base des composants de type bipolaire n'est souvent pas prise en compte. Ceci était acceptable par le passé du fait de la faible fréquence de fonctionnement des circuits étudiés et donc du peu d'intérêt qui était porté aux phénomènes de transport de charges lors des commutations.

Aujourd'hui, la volonté d'atteindre des fréquences de fonctionnement toujours plus élevées pousse les concepteurs de circuits à s'y intéresser, et par conséquent, à réduire les pertes en commutation (proportionnelles aux fréquences de fonctionnement). C'est pourquoi depuis quelques années, un certain nombre de modèles a été développé retenant une description plus ou moins précise de ces phénomènes intervenant lors des phases d'ouverture notamment.

Dans les paragraphes suivants, nous présenterons différentes approches de modélisation de composants de puissance plus ou moins bien adaptées au développement et à l'analyse de composants ou de circuits. En effet, même si un réel intérêt à été porté par les concepteurs d'outils de simulation (SABER, Analogy, Mentor, Microsim,...) à la création de modèles de composants de puissance, il est difficile d'obtenir un bon compromis rapidité/précision de simulation de circuits.

Il est possible, face à ce compromis mais aussi en fonction de l'objectif visé par la simulation, de classer les modèles suivant trois catégories (figure 1.5) :

- Modèles comportementaux,
- Modèles physiques,
- Résolutions numériques : éléments finis et différence finies.

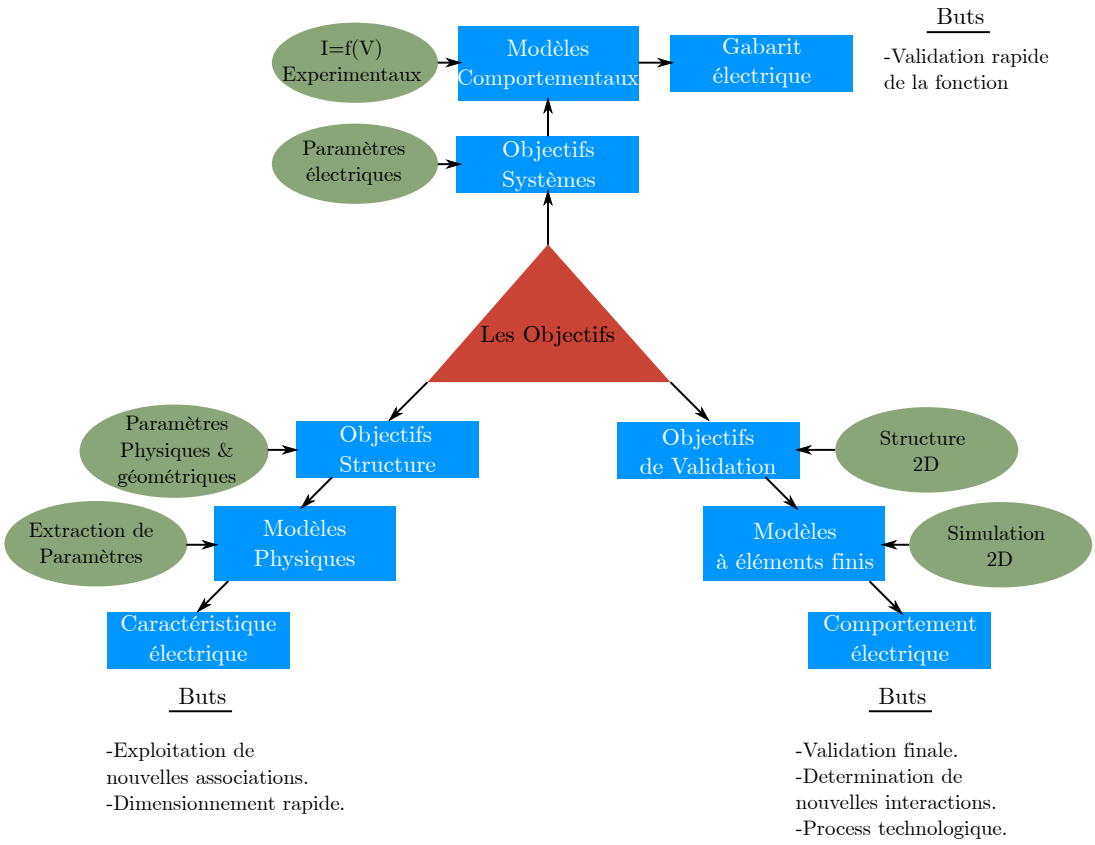


FIGURE 1.5 – Les différentes approches de modélisation et leurs intérêts.

1.4.2.1 Modélisation comportementale

Dans la hiérarchie des approches de modélisation, la modélisation comportementale correspond au niveau le plus élevé (macroscopique) de description [Bordignon 00]. En effet, le comportement d'une structure est vu dans sa globalité sur un domaine de validité figé sans tenir compte des mécanismes physiques mis en jeu. La modélisation comportementale se définit donc comme un « cliché de fonctionnement » du dispositif concerné. Le modèle qui découle de cette définition est donc représenté comme une « boîte noire » possédant des bornes d'entrée et de sortie liées par un jeu de paramètres ajustables.

La procédure de description comportementale adoptée permet d'assurer deux principaux objectifs. Le premier est l'utilisation de paramètres uniquement électriques afin d'être en accord avec l'approche des concepteurs du système global. Ces paramètres sont facilement modifiables et leur impact sur la fonctionnalité de la structure est rapidement observable. Le second objectif résulte d'un compromis optimisant la rapidité de simulation d'un circuit avec les modèles de composants.

Les modèles sont basés sur la formulation mathématique du comportement électrique

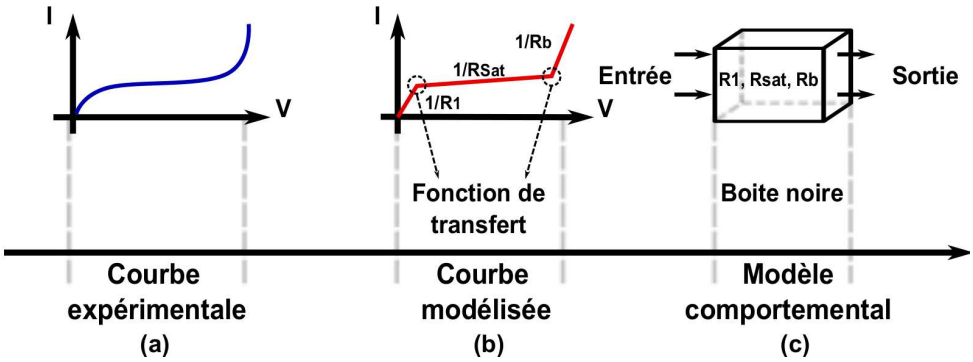


FIGURE 1.6 – Principe de la modélisation comportementale.

et sur l'extraction expérimentale des paramètres électriques vus au travers des bornes d'entrée et de sortie de la cellule. La caractéristique électrique est découpée en une succession de courbes définies par des équations simples comme des droites, des paraboles ou encore des hyperboles. Le modèle comportemental est alors une représentation par blocs de la caractéristique électrique reliés entre eux par des fonctions de transfert spécifiques comme le montre la figure 1.6. Ces fonctions de transfert permettent de diminuer les problèmes de convergence liés aux nombreux changements d'équations dans la description du modèle. En effet, elles fournissent au simulateur une fonction globale qui est bijective et présente une dérivée continue. L'écart entre deux points de calcul consécutifs est ainsi minimisé.

A chacune de ces équations mathématiques sont donc associés des paramètres dont les valeurs sont obtenues à partir de procédures d'extractions effectuées sur des dispositifs tests. Il est donc fondamental lors de la phase de modélisation d'inclure la prise en compte de la procédure d'extraction associée afin d'utiliser des paramètres facilement accessibles.

1.4.2.2 Modélisation physique

L'approche utilisée pour modéliser les composants (ou structures) actifs de l'électronique de puissance est fondamentale puisqu'elle conditionne la performance des outils de conception. Seule une approche physique peut permettre d'atteindre des objectifs « ambitieux » de prédiction des formes d'ondes quelles que soient les conditions de fonctionnement et quel que soit l'environnement matériel proche. De plus, considérer comme secondaire l'environnement informatique et les approches de résolutions numériques utilisées comme support d'implantation des différents modèles serait rédhibitoire au dévelop-

pement des outils de conception.

Les modèles analytiques font référence à une analyse basée sur la physique interne des semi-conducteurs. La première hypothèse de cette approche porte sur le caractère unidimensionnel (1D) du transport des charges entre contacts terminaux. Cette approximation est valable tant que la largeur de la base reste faible devant les autres dimensions de la structure. La modélisation physique des structures semi-conductrices est, depuis les travaux fondamentaux de Shockley, Ebers, Moll, Spenke, structurée autour d'une approche régionale. Les composants sont décomposés en régions délimitées par des frontières considérées comme abruptes dans lesquelles un certain nombre d'approximations des équations fondamentales de transport de charges peut être consenti. Les différentes régions peuvent être définies à l'aide de considérations de nature physique (émetteurs fortement dopés, grille de MOS, couche tampon,...) ou bien de nature électrique (région de charge d'espace, région de stockage, région d'accumulation,...).

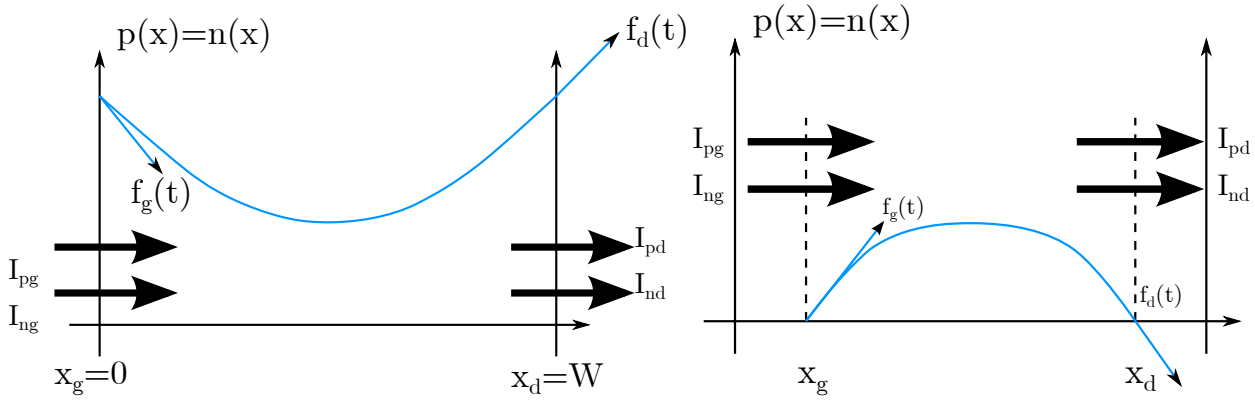
La principale difficulté de la modélisation physique des structures de puissances porte sur l'éventuelle présence de régions de type « bipolaire » et notamment des zones de stockage de porteurs minoritaires (régions de base). En effet, l'évolution des porteurs extraits de la base lors de phase d'ouverture de la structure introduit un retard du courant par rapport à la montée de la tension donc des pertes en commutation.

Avec les hypothèses justifiées d'unidimensionnalité [Napieralski 93, Palm 85], de quasi-neutralité et de haute injection, l'équation régissant la dynamique des porteurs dans la région de base, appelée « équation de diffusion ambipolaire » (eq. 1.1), est obtenue aisément à la fois à partir des expressions générales des densités de courants de trous et d'électrons et des équations de continuité.

$$\frac{\partial p(x,t)}{\partial t} + \frac{p(x,t)}{\tau} = D\frac{\partial^2 p(x,t)}{\partial x^2} \tag{1.1}$$

$$\text{avec } D = \frac{2D_n D_p}{D_n + D_p} \tag{1.2}$$

où $p(x,t)$ est la concentration des porteurs, τ leur durée de vie et D la constante de diffusion ambipolaire. D et τ sont supposées indépendantes de la position x. Deux exemples de répartition de porteurs sont donnés figure 1.7a et 1.7b en régime de saturation et de



(a) Base en régime de saturation (b) Base en désaturation

FIGURE 1.7 – Répartition des porteurs dans la région de base profonde et faiblement dopée.

désaturation avec comme conditions aux limites les équations 1.3 et 1.4 à gauche et à droite de la zone de stockage.

$$f_g(t) = \left.\frac{\partial p(t)}{\partial x}\right|_{x_g} = \frac{1}{2qS}\left(\frac{I_{ng}}{D_n} - \frac{I_{pg}}{D_p}\right) \tag{1.3}$$

$$f_d(t) = \left.\frac{\partial p(t)}{\partial x}\right|_{x_d} = \frac{1}{2qS}\left(\frac{I_{nd}}{D_n} - \frac{I_{pd}}{D_p}\right) \tag{1.4}$$

où S représente la surface active du composant, (I_{ng}, I_{pg}) et (I_{nd}, I_{pd}) les courants d'électrons et de trous au frontières x_g et x_d respectivement.

La densité de courant totale J_{AK} qui traverse la région de base est simplement déterminée en éliminant le champ électrique entre les équations donnant les densités de courant d'électrons J_n et de trous J_p (eq. 1.5). Ce courant pourrait être entièrement déterminé par la résolution de l'équation (eq. 1.1). Malheureusement, cette équation ne possède une solution analytique relativement simple que pour le régime statique [Leturcq 99].

$$J_{AK} = \left(1 + \frac{\mu_p}{\mu_n}\right)\left(J_n - qD\frac{dp}{dx}\right) \tag{1.5}$$

La méconnaissance de l'évolution exacte des répartitions de porteurs dans la région de base est donc la principale difficulté rencontrée lors de la modélisation des structures de puissance de type bipolaire. La première approche utilisée afin de contourner cette difficulté correspond à celle qui avait été historiquement employée dans le cadre de la

modélisation des composants de la microélectronique dédiés au traitement du signal et de l'information. Cette approche consiste à intégrer l'équation (1.1) sur la région de base. Ainsi, et compte tenu du régime de haute injection, l'intégrale conduit à l'expression différentielle, linéaire et du premier ordre appelée « équation à contrôle de charge » (eq. 1.6).

$$J_{nd} - J_{ng} = J_{pg} - J_{pd} = \frac{Q_s(t)}{\tau} + \frac{\partial Q_s(t)}{\partial t} \tag{1.6}$$

$$\text{avec } Q_s(t) = q \int_{xg}^{xd} p(x,t)dx \tag{1.7}$$

où $Q_s(t)$ représente la charge totale stockée dans la région de base, (J_{nd}, J_{pd}) et (J_{ng}, J_{pg}) sont les couples des densités de courants d'électrons et de trous entrant et sortant de la région de base. Ils sont donc déterminés à partir des phénomènes physiques imposés par les régions adjacentes à la région de stockage des porteurs.

Cette approche permet de ramener les équations aux dérivées partielles du transport de charges à des équations simplement différentielles, c'est à dire en supprimant la variable d'état espace (x dans le cas de 1D) par la variable correspondant à la charge Q_s stockée dans la région de base. Elle peut être considérée comme valable si les variations de la charge stockée en fonction du temps sont rapides devant les autres constantes de temps comme, par exemple, la durée de vie des porteurs. C'est le cas pour les composants en « traitement du signal » puisque les bases sont généralement très étroites. Il est à noter que les modèles développés selon ce principe sont appelés à « contrôle de charge » ou à « approximation quasi-statique » et sont donc à constantes localisées.

Dans les modèles développés selon cette approche, l'évolution de la charge stockée Q_s est prise en compte de manière globale sans tenir compte de la répartition réelle des porteurs dans la base et, par corollaire, de l'influence de l'évolution de l'extension de la zone de charge d'espace. Le courant dans la région de base est alors considéré comme simplement proportionnel à la charge stockée. Or, contrairement aux dispositifs classiques de la micro-électronique, les temps de transit (liés à la durée de vie des porteurs) étant de l'ordre de grandeur des périodes d'excitations (temps de commutation) toutes les finesses en termes d'interactions entre le composant de puissance et le circuit ne peuvent pas être

reproduites par ce genre de modèle.

Dans le but d'améliorer le réalisme des modèles à approximation quasi-statique des composants de puissance de type bipolaire, différentes solutions ont été développées. Elles sont principalement basées sur un découpage de la région de stockage en « n » zones dans lesquelles l'allure de la répartition des porteurs est considérée connue (droite affine, exponentielle...). À la limite, si « n » tend vers l'infini, le modèle devient à constantes distribuées. Dans la majeure partie des cas, le nombre de zones « n » dépasse rarement trois pour des raisons de convergence.

Malgré tout, les limitations de ces modèles « améliorés » sont celles qui sont inhérentes aux modèles à contrôle de charge : comportement dynamique peu réaliste, simulation de circuit caricaturale au regard des besoins de l'électronique de puissance, domaine d'utilisation réduit à des simulations non prédictives permettant l'analyse du comportement uniquement dans une application donnée, etc...

Pour autant, des modèles à constantes localisées « améliorés » des structures de puissance ont été développés et sont encore couramment utilisés aujourd'hui. L'exemple le plus probant est le modèle d'IGBT développé par Hefner [Hefner Jr 02] considéré par la communauté comme une référence.

Les modèles à constantes purement localisées (sans répartition des porteurs dans la base) trouvent néanmoins leur utilité dans le cadre de l'environnement de conception dédié à l'Intégration Fonctionnelle. Leur robustesse dans le domaine statique a été démontrée et permet d'explorer rapidement de nouvelles solutions d'associations de cellules afin d'aboutir à une fonctionnalité spécifique. L'intérêt principal est de pouvoir dimensionner rapidement avec suffisamment de précision les structures étudiées. Afin d'illustrer cette approche l'exemple du « thyristor MOS » est présenté. Cette cellule de base se retrouve tout ou en partie dans la plupart des circuits équivalents associés aux structures étudiées en Intégration Fonctionnelle de puissance. L'assimilation classique de deux transistors couplés, l'un NPN l'autre PNP, conduit aux schémas équivalents de la figure 1.8. Cette structure bipolaire 4 couches découle du circuit équivalent du thyristor qui est basé sur l'association de deux transistors modélisés à partir des équations d'Ebers-Moll.

La conclusion naturelle qui vient à l'esprit concernant la modélisation physique est

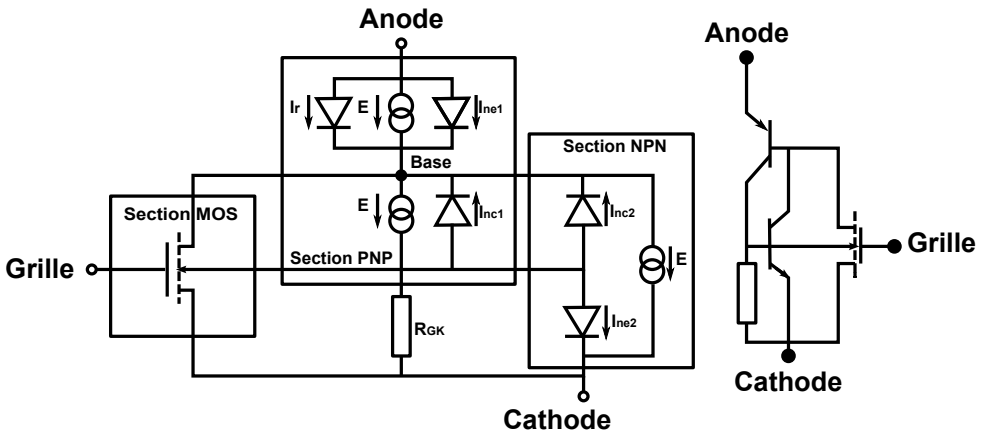


FIGURE 1.8 – Schéma électrique équivalent d'une structure thyristor MOS.

qu'il faut la compléter par des modèles qui tiennent compte de façon plus réaliste des aspects distribués des régions de base des structures de puissance de type bipolaire. Cette conclusion avait été établie dès la fin des années 80 au LAAS par Ph.Leturcq qui avait alors initié un axe de recherche fondamental sur cette thématique. Une méthode originale permettant de prendre en compte le caractère distribué des répartitions des porteurs dans les régions de stockage a donc été développée. Cette modélisation s'appuie principalement sur une résolution analogique de l'équation ambipolaire de diffusion à partir d'une décomposition en série de Fourier de la répartition des porteurs présents dans la base.

1.4.2.3 Modélisation à éléments finis [Austin 03]

Les modèles utilisés pour la simulation numérique sont basés, à partir des équations fondamentales, sur une description très fine en deux ou trois dimensions de la physique mise en jeu dans le cristal. Les solutions sont obtenues à partir de la discrétisation de la région étudiée en un nombre fini de points constituant un maillage et par application de la méthode des éléments finis ou de la méthode des différences finies. Les résultats de simulation donnent une vision locale ou globale du comportement de la région étudiée permettant l'analyse de phénomènes microscopiques inaccessibles par la mesure. La mise en œuvre est lourde puisque les paramètres de simulation sont nombreux et correspondent pour la plupart à des données fines de structure et de technologie. Ces modèles numériques sont donc destinés à l'analyse et à la conception des structures semi-conductrices elles-mêmes.

Deux catégories de logiciels sont utilisées. La première catégorie permet l'étude préparatoire à la mise en œuvre d'un processus technologique. Les paramètres d'entrée sont les temps de redistribution, les températures, les doses, les énergies d'implantation et les types de gaz pour les différentes étapes technologiques (oxydation, diffusion, métallisation, etc...). La simulation permet de valider les processus technologiques après avoir étudié l'influence de l'enchaînement de toutes les étapes technologiques sur les profils de dopage, les concentrations en surface, les résistances par carré des couches, les épaisseurs d'oxyde, etc... La seconde catégorie de logiciels utilisée permet de simuler le comportement électrique de structures définies par leur technologie. Avant toute simulation, il convient de définir un maillage bidimensionnel adapté à la structure étudiée en prenant soin de détailler les zones influentes (jonctions, canal de transistor MOS).

Ces logiciels fournissent des résultats précis mais après des temps de calculs très longs, le plus souvent rédhibitoires dans un contexte de conception où seul n'interviendrait que ce type de modélisation. En effet, les dispositifs intégrés réalisés dans le cadre de l'Intégration Fonctionnelle utilisent de nombreuses cellules et imposent un nombre important de points de maillage. D'autre part, il convient de définir un dimensionnement adapté à l'application dédiée et donc de réaliser la simulation électrique du dispositif dans un environnement système. Néanmoins, ces outils de simulations bidimensionnelles sont indispensables pour mettre en évidence les phénomènes physiques complexes qui ont lieu dans les structures (répartition des charges, étude du champ électrique, interactions électriques,...). L'intérêt réside également dans le couplage de ces deux catégories de logiciels permettant de déterminer l'influence des paramètres technologiques sur les caractéristiques électriques.

1.5 Les langages descriptifs et outils de simulation

1.5.1 Outils de constructeurs

Indépendamment des logiciels de simulation système, certains constructeurs proposent des outils simplifiés pour choisir le meilleur composant pour des applications standard données. Parmi ces logiciels citons le simulateur de structures de puissance IPOSIM d'Infineon et MELCOSIM de Mitsubishi.

1.5.1.1 IPOSIM-Infineon

IPOSIM [Infineon] est un logiciel de simulation d'Infineon d'aide au choix de modules bipolaires ainsi que de modules IGBT adapté aux applications des onduleurs ou convertisseurs. IPOSIM effectue un calcul approximatif des pertes de commutation et de conduction pour des IGBT et des diodes de roue libre dans une configuration onduleur triphasé sous l'hypothèse d'un courant de sortie sinusoïdal et de charge inductive. Avec cet outil, une sélection rapide d'un module adapté Infineon IGBT pour une application est possible en tenant compte de ses pertes moyennes et des notes thermique. Les conditions thermiques peuvent être adaptés par l'utilisateur, définissant les dissipateurs thermiques. Outre les points de fonctionnement complets, les cycles de charge peuvent être calculée. Les résultats seront affichés dans la représentation de tableaux et de graphiques et peuvent être sauvegardés pour révision ultérieure ou imprimés sous forme de fichier pdf.

1.5.1.2 MELCOSIM-Mitsubishi

MELCOSIM [Mitsubishi] est un logiciel conçu pour le calcul des pertes survenant dans les modules de puissance sous des conditions spécifiques d'application utilisateur et pour la température de jonction s'élève comme une conséquence de perte en puissance. Les algorithmes utilisés dans MELCOSIM sont basés sur les données spécifiées et sur une approche numérique permettant d'obtenir l'état d'équilibre dynamique et les pertes. La dynamique spécifiée données sur la résistance thermique des modules de puissance est utilisée pour le calcul de la croissance de la température de jonction. MELCOSIM nécessite neuf entrées que l'on appelle les "conditions d'application" afin d'être en mesure de calculer les pertes et la température de jonction.

Les résultats de calcul donne les informations suivantes : pertes moyennes pour l'IGBT et la diode de roue libre, divisées en parties statique et dynamique, les pertes totales pour le module de puissance, la température du boîtier, la température moyenne et maximale de la jonction dans le transistor et dans la diode de roue libre.

D'autre part, la sortie graphique offre la possibilité d'analyser les pertes et la température de jonction en changeant un paramètre des conditions d'application dans les limites des spécifications. Tous les résultats des calculs peuvent être exportés dans un fichier texte formaté.

1.5.2 Les différents langages de modélisation

1.5.2.1 SysML

SysML (Systems Modeling Language) est un langage de modélisation spécifique au domaine de l'ingénierie système. Il permet la spécification, l'analyse, la conception, la vérification et la validation de nombreux systèmes. À l'origine, SysML a été développé dans le cadre d'un projet de spécification open source, et inclut une licence open source pour sa distribution et son utilisation. SysML se définit comme une extension d'un sous-ensemble d'UML (Unified Modeling Language) via l'utilisation du mécanisme de profil défini par UML [SysML].

SysML, spécialisé dans la modélisation de systèmes, offre aux ingénieurs systèmes plusieurs améliorations notables par rapport à UML, qui est plus centré sur le logiciel :

- la sémantique de SysML est plus riche et flexible : SysML impose moins de restrictions liées à la vision d'UML centrée sur le logiciel, et ajoute deux nouveaux types de diagrammes : Le diagramme d'exigence utilisable dans un contexte de gestion des exigences alors que le diagramme paramétrique peut être utilisé pour l'analyse des performances et l'analyse quantitative,
- SysML est capable de modéliser une large gamme de systèmes, incluant tant du matériel, que du logiciel, de l'information, des processus, du personnel, ou des équipements,
- SysML est un langage plus réduit qu'UML ce qui facilite son apprentissage et son utilisation. SysML supprime beaucoup de concepts d'UML trop liés à sa vision centrée sur le logiciel. L'ensemble du langage SysML est plus petit, tant en nombre de types de diagrammes qu'en nombre de concepts,
- SysML gère mieux les notations tabulaires. Il fournit des tableaux d'allocations flexibles qui supportent l'allocation des exigences, l'allocation fonctionnelle et structurelle, ce qui facilite l'automatisation de la vérification et de la validation.

1.5.2.2 Mast

Le langage MAST [Mas 4], proposé par Analogy® en 1990 en complément de leur simulateur Saber®, est la première tentative réussie de définition d'un langage de description comportementale réellement orienté systèmes multi-technologiques (essentiellement

électromécaniques) pour la simulation analogique et signaux mixtes. Il est encore utilisé dans l'industrie, mais présente des inconvénients, comme :

- son absence de normalisation par l'IEEE,
- sa syntaxe éloignée du VHDL et du Verilog,
- sa mauvaise adaptation à la description des systèmes numériques.

Tous les modèles présentés dans la bibliothèque standard de Saber sont codés en langage Mast. Afin d'aider à la convergence, Saber fournit une option qui permet à l'utilisateur d'arrêter et de relancer la simulation pour observer les résultats intermédiaires et changer certains paramètres des composants sans quitter l'environnement de simulation.

1.5.2.3 Modelica

Modelica, développé par "Modelica Association" depuis 1997, est un langage informatique de modélisation orienté objet. Comme Mast, il est bien adapté au cas des systèmes multi-technologiques, très peu à celui des systèmes mixtes analogiques/numériques [Fritzson 02].

L'usage de Modelica se rapproche de celui des langages VHDL-AMS et Verilog-AMS dans le sens où il décrit un système sous la forme d'un ensemble d'équations. En effet, Modelica est un langage trop "informatique". Il ne supporte pas la modélisation numérique ni le "User-friendly".

Le simulateur associé a pour rôle de résoudre le systèmes d'équations à chaque pas temporel. Il a cependant une vocation plus généraliste que ses concurrents et bénéficie des avantages de son orientation objet. Par contre, son usage reste pour l'instant assez limité en électronique de puissance, domaine de prédilection du langage VHDL-AMS.

1.5.2.4 VHDL-AMS

Le langage VHDL-AMS est quant à lui un standard IEEE (IEEE 1076.1-1999). C'est un dérivé du langage de description matériel VHDL (norme IEEE 1076-1993), permettant la modélisation et la simulation des circuits et des systèmes analogiques et mixtes logiques-analogiques [Vachoux 02].

(a) Description du langage : VHDL-AMS est un langage de description hiérarchique qui permet de simuler des systèmes continus et mixtes. C'est un standard dont l'apparition à rendu possible le couplage du niveau HDL (multi-abstraction) entre les domaines analogiques et les domaines numériques en terme de modélisation.

VHDL-AMS permet la description et la modélisation des systèmes conservatifs continus et mixtes (continus/discontinus) aussi bien que non-conservatifs continus et mixtes (continus/discontinus). Les algorithmes de simulation ne font pas partie du langage. Il permet la modélisation sur trois niveaux : comportemental, fonctionnel et physique. Cette modélisation peut être appliquée dans différents domaines électriques et non électriques (multi- technologie : thermique, mécanique, hydraulique,....., etc.). Les modèles écrits en VHDL-AMS autorisent tous les types d'analyse : DC, transitoire, petits signaux, etc...

VHDL-AMS permet ainsi de modéliser et de simuler le système de puissance complet. Les circuits analogiques modélisés sont décrits par des systèmes d'équations ordinaires différentielles algébriques (par rapport au temps) : EDA (Equations ordinaires Différentielles Algébriques). Il supporte les transformations de Laplace et en Z.

VHDL-AMS sert à décrire des systèmes mixtes continus/discrets. Le caractère continu de ces systèmes est décrit par des EDAs où le temps est considéré variable indépendante. La norme VHDL-AMS ne décrit pas d'algorithme de résolution des EDAs, mais fournit une notation pour ces EDAs, il suffit que VHDL-AMS décrive le type de système d'EDA décrit par le modèle. Le VHDL-AMS ne fait que caractériser les résultats que doit obtenir l'algorithme de la solution appelé solveur analogique.

Dans le domaine numérique, les inconnues des EDAs signaux et variables, obtiennent leurs valeurs par affectation séquentielle. Mais dans le domaine analogique, les inconnues des EDAs sont des fonctions analytiques du temps, individuellement continues avec un nombre fini de discontinuités. Le solveur trouve des solutions pour toutes les inconnues en fonction du temps en convertissant d'abord, pour des valeurs précises du temps, la partie différentielle des EDAs en équations aux différences en utilisant des méthodes adéquates, puis, en résolvant simultanément les équations aux différences [Alali 98].

Les systèmes, qui étaient modélisés sous Matlab, VHDL et SPICE peuvent être aujourd'hui modélisés sous VHDL-AMS en utilisant un seul langage simple et puissant puisqu'il offre la possibilité de faire travailler simultanément un simulateur à événements discrets

et un solveur d'équations différentielles.

(b) Avantages du langage : le langage VHDL-AMS est un produit standard et normalisé par l'IEEE qui tend à être reconnu par le plus grand nombre. L'utilisation généralisée de ce langage facilite la communication entre les différents domaines scientifiques grâce à son approche multi-domaines native qui permet aussi bien à un électronicien qu'à un mécanicien ou même un chimiste de modéliser la partie d'un dispositif qui le concerne directement sans problème de dialogue avec les autres parties du système [Pêcheux 05]. La normalisation non unilatérale du langage, basée sur une étude de plusieurs années alliant industriels et chercheurs, a permis de généraliser son utilisation et de rendre les projets indépendants des fournisseurs de logiciels choisis, ce qui est primordial pour les entreprises qui étaient extrêmement dépendantes de ce lien auparavant.

Le langage VHDL-AMS donne la possibilité pour les concepteurs d'aborder leurs modèles à différents niveaux d'abstraction. En effet, VHDL-AMS propose des mécanismes permettant de gérer aussi bien les abstractions comportementales, que les abstractions structurelles (le système est divisé en sous-ensembles qui peuvent eux-mêmes être modélisés au moyen de différentes abstractions, ...) ou bien de type work-flow (enchaînement de blocs fonctionnels dont les entrées n'ont pas d'influence sur les sorties des blocs précédents).

Les modèles créés avec VHDL-AMS peuvent être aussi bien descriptifs que prédictifs. D'autres caractéristiques du langage VHDL-AMS peuvent se présenter, telles que, le traitement des équations implicites et à travers celles-ci, l'utilisation des lois de Kirchhoff généralisées, fondement des relations implicites entre les différents nœuds du système complet.

(c) Inconvénients et limitations : VHDL-AMS est un langage puissant et général donc complexe ; les constructions possibles sont nombreuses et les premiers pas sont assez difficiles.

Les modèles écrits en VHDL-AMS ne peuvent pas être exprimés avec des équations différentielles partielle d/dx avec x différent de t. Seules les dérivées temporelles sont acceptées par le langage, ce qui rend délicat les modélisations géométriques ou à constantes reparties.

Par ailleurs, même si le langage est à même de supporter des palliatifs à ses manques grâce à ses possibilités d'interface avec d'autres langages (notamment le langage C/C^{++}), la forme de ces interfaces n'est pas standardisée. De ce fait, les modèles ayant recours à des langages extérieurs à VHDL-AMS ne sont généralement pas portables.

Comme nous l'avons présenté par ailleurs, VHDL-AMS laisse aux utilisateurs la possibilité de définir leurs propres natures, mais il n'offre pas d'alternative possible à la sémantique de connexion faisant intervenir les lois de Kirchhoff généralisées. Cela devient une contrainte lorsque l'on veut traiter d'autres systèmes de relations physiques. Par exemple, il n'est pas possible de traiter la propagation des ondes électromagnétiques au moyen des terminaux, car les règles associées à cette propagation ne vérifient pas les lois de Kirchhoff traitées par le langage VHDL-AMS.

Enfin, le fait que les simulateurs actuels soient basés souvent sur des extensions et des modifications d'anciens simulateurs, et non pas sur de nouvelles techniques de simulation spécifiques, implique des limitations dans les possibilités de simulation qui empêchent l'implémentation de certaines instructions du langage.

Notons que, plusieurs moyens sont mis en œuvre pour arriver à exprimer en VHDL-AMS des modèles décrits par des équations différentiels partielles dans les travaux de P. V. Nikitin [Nikitin 07, Nikitin 03] et A. Castellazzi [A. Castellazzi 07].

- Les travaux de [Nikitin 07, Nikitin 03] montrent la description de deux approches de modélisation de systèmes mixtes composés des circuits électriques reliés à des sous systèmes décrits par des équations aux dérivées partielles.
- Les travaux de [A. Castellazzi 07] présentent une méthode de discrétisation pour transformer l'équation de la chaleur (PDE, équations aux dérivées partielles) en équations différentielles algébriques (EDA) qui sont supportées par le langage VHDL-AMS.

1.5.2.5 Verilog-AMS

Verilog-AMS [Accellera 98] est un dérivé du langage de description matériel Verilog, créé sous la tutelle d'Accellera (organisation de normalisation EDA). Il comprend des extensions analogiques et des signaux mixtes (en anglais analog and mixed-signal, AMS) afin de définir le comportement des systèmes à signaux analogiques et mixtes. La norme

Verilog-AMS a été instaurée dans l'intention de permettre aux concepteurs de systèmes à signaux analogiques et mixtes et de circuits intégrés de pouvoir créer et d'utiliser des modules qui encapsulent les descriptions de comportement de haut niveau, aussi bien que des descriptions structurelles de systèmes et de composants. Verilog-AMS définit un langage de modélisation standardisé par l'industrie pour les circuits à signaux mixtes. Il fournit à la fois le temps-continu et les sémantiques de modélisation d'événements. Il est donc approprié pour les circuits analogiques, numériques et mixtes. Il est important de noter que le Verilog ne constitue pas un langage de programmation. Il s'agit d'un langage de description du matériel.

1.5.3 Le choix du langage de modélisation

1.5.3.1 Comparaison des différentes langages descriptifs

Les différents langages de modélisation précédemment présentés répondent aux principaux critères que l'on recherche pour la modélisation de systèmes pluridisciplinaires et multi abstractions, mais chacun de ces langages a son point fort par rapport au domaine d'utilisation.

Le tableau 1.2, compare les aspects les plus importants des caractéristiques de ces langages et indique comment chaque langage supporte ces éléments. Une étude plus détaillée de ces langages est présentée dans les travaux de D. Guihal [Guihal 07] ainsi que dans ceux de F. Pêcheux [Pêcheux 05] et de O. Enge-Rosenblatt [Enge-Rosenblatt 07].

1.5.3.2 Choix du VHDL-AMS

D'après les études des caractéristiques des différentes langages cités ci-dessus, nous pouvons constater que le langage VHDL-AMS est le plus adapté à nos attentes et à nos besoins. En effet, c'est un langage standard et d'une très bonne lisibilité permettant une haute modularité avec un typage fort (chaque objet doit être défini par un type) et supporte la généricité (le fait de pouvoir exprimer un modèle avec des paramètres qui ne seront connus qu'au moment de l'utilisation effective). La modélisation des conflits est laissée à l'utilisateur (fonction de résolution : modèles de court-circuits et de conflits de bus).

TABLEAU 1.2 – Comparaison des différentes langages de modélisation VHDL-AMS, Verilog-AMS, Mast et Modelica.

	VHDL-AMS	Mast	Verilog-AMS	Modelica
Définition	Norme IEEE 1076.1-1999 Extension du VHDL (IEEE 1076)	Langage propriétaire lié à l'outil Saber	Accelera standard version 2.2 (Nov. 2004) Extension du verilog (IEEE 1364)	Modelica specification 3.0 (Sep. 2007) Modelica Association
Modularité	Entité active, Architecture simple ou multiple, Package, Configuration	Un seul fichier avec sections (header, paramètre, when, values équation, control section)	Module avec vues internes et interface externes	Model (définition des variables et paramètres) Equation (définition des équations et/ou connexions)
Généricité	Paramètres Génériques Instruction "generate"	Paramètres Génériques	Paramètres Génériques Instruction "generate"	Paramètres
Multi-Disciplines	Oui	Oui	Oui	Oui
Gestion de Bibliothèque	Oui	Non	Non	Oui
Structure	Instanciation de composants de manière hiérarchique			
Objets	Terminal, Quantity, Signal, Variable, Constant	var, ref, val, state, branch, number, struc, thermal_c, electrical	Variable, fil, registre	Model, Block, Connector, Function, Type, Package, Record
Équation Algébriques Différentielles	Formes explicites et implicites des équations Ordre n	Formes explicites et support limité des formes implicites des équations Ordre 1		
Blocs Fonctionnels	Transformation de Laplace et en Z	Fonction Mast : transfer_function Fonction C externes	Transformation de Laplace et en Z	Modelica Blocs : transfer_function Code externe (C ou Fortan)
Point de connexion	port (terminal, quantity, signal)	Port (input et output)	Port d'un module associé à une discipline avec une seule nature (signal-flow discipline)	Spécifier par les classes de connector
Critère de solvabilité	Critère de solvabilité vérifié lors de la compilation des modèles	Pas de critère de solvabilité		
Gestion des Discontinuités	Oui Instruction "Break"	Oui Control Section (agissant sur le simulateur Saber)	Oui l'ordre de la discontinuité peut être spécifié	Oui automatique mécanisme daté

Le Langage VHDL-AMS est un langage commun indépendant des fournisseurs et de la technologie qui autorise la communication entre différents domaines scientifiques et permet l'échange entre collaborateurs où différents groupes d'ingénierie dans le cadre d'une bibliothèque IP (Intellectual Property)[Ashenden 03, Hervé 02].

VHDL-AMS propose des mécanismes permettant de gérer les différentes abstractions possibles :

- les abstractions comportementales (modélisation de la fonction du système),
- les abstractions structurelles (le système est divisé en sous-systèmes qui peuvent eux-mêmes être modélisés au moyen de différentes abstractions),
- les abstractions "Signal-flow" (sous forme de boites noires).

Un des grand avantage du langage VHDL-AMS est de permettre de modéliser et de simuler dans un environnement unique les différents élements d'un système de puissance (simulation mixte, multi-domaines), optimisant ainsi son étude et sa mise au point [Wilson 04].

Un autre point fort de VHDL-AMS est sa transparence. Le concepteur possède la flexibilité de modéliser ses propres systèmes comportementaux ou structurels, et l'utilisateur possède la liberté de modifier les modèles afin de les optimiser ainsi que de créer de nouveaux composants à partir des modèles existantes.

Les modèles créés sont archivables dans une bibliothèque pour être modifiés ou réutilisés plus tard. L'avantage majeur en matière de productivité est lorsqu'une bibliothèque comporte beaucoup de composants simples, prêts à être intégrés à des systèmes plus complexes. Ainsi, VHDL-AMS permet d'associer les modèles de haut niveau et des modèles de bas niveau dans un même modèle global ayant une approche structurelle. On peut modéliser certaines parties plus finement, alors que les autres parties sont modélisées de manière abstraite, requérant un temps de calcul inférieur de simulation.

VHDL-AMS supporte deux types de systèmes :

- les systèmes conservatifs (loi de Kirchoff généralisée pour les circuits électriques) pour modéliser les systèmes physiques qui sont représentés par des quantités ("Quantity") qui seront définies dans l'architecture du modèle,
- les systèmes non-conservatifs pour modéliser le flot de données d'un système qui est représenté par des signaux (Signal).

De plus, à partir des lois de Kirchoff généralisées (égalité des efforts et sommes de flux égale à zéro), VHDL-AMS est capable de traiter les équations implicites (équations différentielles non-linéaires), fondement des relations implicites entre les différents nœuds du système.

1.5.4 Outils de simulation

1.5.4.1 SPICE

SPICE (Simulation Program with Integrated Circuit Emphasis) est un simulateur standard pour l'analyse des circuits électriques. Contrairement à une idée reçue, SPICE n'est pas réservé à une description structurelle, mais plutôt à la modélisation comportementale [Charlot 95]. En effet, la plupart des moteurs de simulation compatibles SPICE, Eldo®, proposent des macromodèles de sources commandées, de modulateurs, de fonctions de transfert continues ou échantillonnées...

Le grand problème de SPICE est son orientation quasi-exclusive vers l'analogique. Le modèle développé doit être à temps continu. La description de circuits numériques est extrêmement fastidieuse car elle ne peut se faire qu'au niveau porte. Il n'est donc pas adapté à la simulation de systèmes mixtes ou multi-domaines.

Notons que, pour la transmission de données, SPICE ne supporte que des systèmes conservatifs, par exemple les circuits électriques qui obéissent aux lois de Kirchoff. En ce qui concerne les flots de données (non-conservatif), une des façons de les représenter utilise le temps discret, or cette représentation n'est pas supportée par SPICE.

1.5.4.2 Questa-ADMS

Questa-ADMS® [Graphics 09b] (anciennement ADVance-MS®) est un outil de Mentor Graphics pour la simulation VHDL-AMS, Verilog-AMS, SPICE et C. Il fonctionne sur plates-formes UNIX (y compris Linux) et utilise un moteur de simulation unique pour l'analogique et le numérique dérivé d'Eldo® et, peut s'interfacer avec ModelSim® pour des simulation numériques évoluées. Pour des besoins particuliers, il peut utiliser le cœur Eldo-RF ou bien le simulateur rapide niveau transistor Mach®. Cet outil est très adapté à la simulation et à la modélisation des circuits intégrés, ce qui le rend très intéressant pour

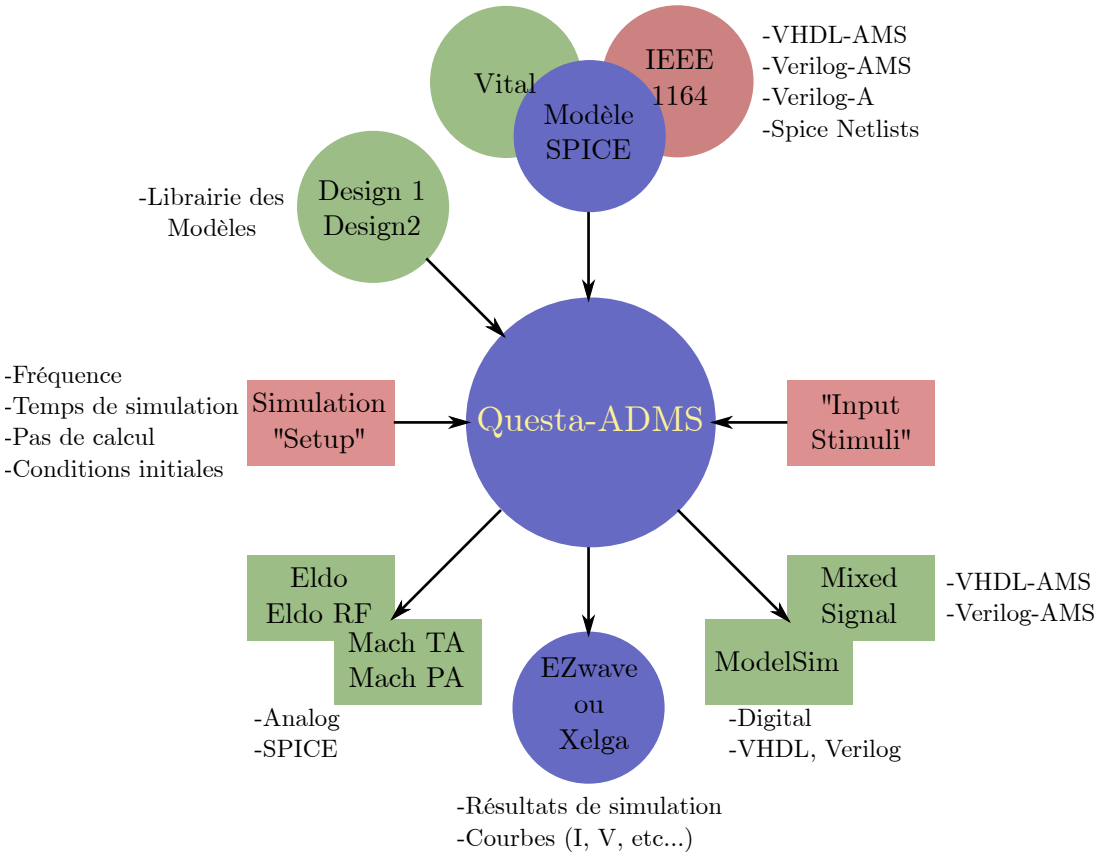


FIGURE 1.9 – Diagramme de simulation analogique, digital et mixed-signal sous Questa-ADMS.

notre étude et nos démarche de validation des modèles des composants semi-conducteurs de puissance.

1.5.4.3 SystemVision

SystemVision® [Graphics 09a] est un simulateur de Mentor Graphics basé sur le portage sous Windows du moteur de simulation précédent, avec un interface graphique qui le met directement en concurrence avec Simplorer®.

Cet outil de simulation, tout comme son concurrent, est plus adapté à la conception multi-technologique au niveau système, en particulier dans le domaine automobile. SystemVision possède une interface graphique avec quelques lacunes : un manque de convivalité et l'absence des fonctions graphiques communément attendues.

1.5.4.4 Simplorer

Simplorer [Ansoft] est un logiciel de simulation d'Ansoft qui est un des leader dans le développement de logiciel pour la conception et la simulation électronique de haute technologie. Ce simulateur appartenant à la dernière génération utilise un noyau de simulation VHDL-AMS issu du simulateur hAMSter. Les capacités de simulation multi-domaines de Simplorer permettent aux ingénieurs de modéliser, simuler, analyser et optimiser des systèmes complexes. Les applications de Simplorer incluent l'électromécanique, l'électromagnétique, l'électrique et d'autres modèles mécatroniques. Simplorer offre de multiples techniques de modélisation y compris les circuits, schémas, machines d'état, et langages de modélisation tels que VHDL-AMS et C/C^{++}. De plus, Simplorer utilise un langage propriétaire (SML) qui lui permet d'utiliser une bibliothèque de primitives propres faisant intervenir des clones des modèles SPICE les plus utilisés et d'autoriser certains fonctionnements comme les réseaux de Petri. Ceux-ci peuvent être utilisés simultanément permettant aux ingénieurs la modélisation analogique, numérique et mixte multi-domaines.

Avec son interface graphique, les concepteurs peuvent créer une représentation graphique conviviale et intuitive qui facilite largement l'implémentation de systèmes complexes en associant graphiquement des blocs fonctionnels ou structurels en VHDL-AMS.

Simplorer supporte la norme VHDL-AMS (IEEE 1076.1), cependant il ne gère pas l'instruction des quantités vectorielles. Cet outil possède également une bibliothèque VHDL-AMS vaste (open source) mais mal documentée pour des composants variés comme les moteurs, générateurs, circuits (analogiques et numériques), des blocs de contrôle, fluidiques, magnétiques, mécaniques et thermiques.

Il est possible d'effectuer la co-simulation avec d'autres langages de simulation spécialisés (ModelSim, QuestaSim, y compris VHDL et Verilog) et des codes propriétaires. Simplorer offre également la possibilité de se relier aux produits Ansoft (Maxwell, Q3D Extractor, RMxprt, PExprt) pour des modélisations de composants électromécaniques et électromagnétiques.

1.6 Objectifs de la thèse

1.6.1 Bibliothèque des sous modèles

Comme cela a déjà été écrits dans les composants de puissance bipolaires, c'est la région de base qui joue le rôle essentiel et c'est à elle que nous nous intéresserons en premier lieu. Rappelons que, la base est la région large et peu dopée où se développe la charge d'espace de la jonction bloquante ; elle correspond donc à la base proprement dite des diodes et IGBT, à la région de collecteur des transistors bipolaires haute injection, à la base N des thyristors... C'est dans cette base large que se trouve contenue la plus grande part de la charge stockée dans le composant et que se déroule l'essentiel des phénomènes de nature distribuée qui régissent les transitoires de commutation.

Dans le flot de conception, il est important d'utiliser le concept de réutilisation notamment au niveau des modèles déjà créés qui pourront être réutilisés dans des autres conditions, et d'autres systèmes. Donc, la validation et la sauvegarde dans une bibliothèque de modèles, est un enjeu majeur dans le monde de la conception des systèmes de puissance.

Le but de notre travail de thèse consiste donc à développer une bibliothèque de modèles de composants semi-conducteurs de puissance en VHDL-AMS, langage particulièrement bien adapté à la simulation de problèmes multi-domaines et qui n'avait encore été que très peu exploré dans le domaine de l'électronique de puissance. La construction d'une bibliothèque de modèles (sous modèles) génériques réutilisables, après une première compilation, permettra d'augmenter la productivité de conception. De nombreux projets ont été mis en place afin de développer des bibliothèques de modèles avec le langage VHDL-AMS. Cette bibliothèque de sous modèles développée au cours de nos travaux est dédiée à la modélisation et la simulation des composants de puissance et des modules complets. Le but de cette bibliothèque est de documenter des modèles et des sous modèles de composants de puissance qui sont essentiels en électronique de puissance pour qu'ils puissent être utilisés efficacement. Une documentation complète des modèles stockés, modélisés et compilés en VHDL-AMS dans une bibliothèque permet de réduire le temps et le coût tout au long de la conception des systèmes complexe modélisés.

En d'autre termes, la bibliothèque de sous modèles de composants permettant de

reconstituer n'importe quel modèle de composant bipolaire de puissance. Cette stratégie garantit la compatibilité des différents modèles de semi-conducteurs en termes de concepts physiques, de domaine de validité, de précision, ainsi qu'une homogénéité dans les procédures d'identification des paramètres et d'implémentation dans les simulateurs.

La description du phénomène de stockage des porteurs à l'intérieur de la base est décrite par l'équation de diffusion ambipolaire. Cette équation est directement implantée dans les modèles VHDL-AMS sous forme de cellules constituées par des composants RC et des sources de courant.

Enfin, une partie importante du travail est consacrée à la mise en place d'une méthodologie permettant la prise en compte judicieuse de l'effet de la température sur les caractéristiques électriques dans les modèles de diode de puissance PIN et de l'IGBT. En effet, une grande majorité des phénomènes physiques dans le silicium est affecté par la température. Il s'agit pour nous de définir les degrés de sensibilité à la température de chaque paramètre physique afin de prendre en compte correctement l'influence de la température sur les formes d'onde électriques. Par ailleurs, l'influence des connexions sur les formes d'ondes ne doit pas être négligé, notamment dans la perspective d'une augmentation de la fréquence de découpage. Il faudra aussi intégrer ces éléments parasites dans les modèles électriques.

1.7 Conclusion

Dans ce chapitre, nous avons présenté les différents modes d'intégration utilisés en électronique de puissance ; hybride et monolithique. C'est dans le cadre de ce dernier mode d'intégration que le LAAS œuvre depuis une trentaine d'années. Ce travail nécessite l'utilisation et le développement de modèles spécifiques. Ces derniers doivent êtres basés sur une analyse fine des phénomènes physiques internes aux composants permettant de rendre compte des interactions entre le composant et le circuit.

Une des principales difficultés de modélisation des composants bipolaires de puissance provient de ce que les phénomènes de transport de charges dans les semi-conducteurs sont de nature distribuée, régis par des équations aux dérivées partielles. L'approximation

des constantes localisées permet, en microélectronique, de se ramener à des équations et des modèles simplement différentiels, compte tenu des très faibles temps de transit des porteurs dans les couches actives des composants, en regard des périodes des signaux traités.

Les nouveaux besoins de conception nous imposent de trouver un langage de modélisation permettant de modéliser des systèmes de puissance complets, dans un environnement de simulation adapté et unique, en prenant en compte leur complexité. Dans un premier temps, nous avons comparé les différentes caractéristiques des langages de modélisation mixte, multi-domaines. Cette étude comparative nous a permis de conclure que le langage VHDL-AMS est le plus adapté à notre besoin car il comporte les caractéristiques nécessaires adaptées aux concepteurs des systèmes multi-disciplines.

La méthodologie de modélisation des composants bipolaires ainsi que la présentation des sous modèles seront décrits dans le deuxièmes chapitre. Ainsi, comme nous le verrons dans le chapitre qui suit, les hypothèses de quasi-neutralité et de haute injection dans la région de stockage permettent de ramener les équations de transport à l'équation de diffusion ambipolaire tandis que la conduction et le déplacement jouent seuls dans les zones de charge d'espace. Le rôle des autres régions du dispositif peut être perçu comme étant simplement celui de fournir des porteurs à cette base large, ou de les extraire, et comme ces régions sont étroites ou stockent peu de porteurs, leur représentation par des modèles classiques à constantes localisées est suffisante dans la plupart des cas.

La modélisation des composants de puissance doit permettre une étape en amont de la phase de conception et du circuit de test, par l'analyse des interactions observées entre les différents éléments constitutifs d'un circuit. L'intérêt apporté par les modèles de composants permet de les intégrer, de façon globale, dans un environnement de conception. Une fois cette étape de modélisation réalisée, nous pourrons effectuer des étude prospectives sur l'association de composants en améliorant le compromis rapidité de simulation et précision des résultats obtenus.

Chapitre 2

Présentation de la bibliothèque des sous modèles

Sommaire

2.1 Introduction 45
2.2 Approche distribuée de la modélisation des structures bipolaires 46
2.3 L'équation de diffusion ambipolaire 50
2.4 Modélisation des différents régions électriques 56
2.5 Influence de la température. Présentation des paramètres thermosensibles. 76
2.6 Conclusion 81

2.1 Introduction

La modélisation des composants semi-conducteurs de puissance en vue de la simulation de circuits nécessite un compromis entre le niveau de précision de la simulation souhaité par le concepteur système et le temps de simulation lié à la complexité du modèle. Plus le modèle est complexe, plus le temps de simulation est énorme. En effet, le concepteur système souhaite créer des modèles de composants alliant la précision des modèles numériques à des temps de simulation de modèles comportementaux (avec un temps de simulation réduit).

Cette approche de modélisation à été élaborée par P. Leturcq depuis les années 90 [Leturcq 92]. De nombreuses publications et plus récemment celles de [Berraies 98, Bonnet 03, De Maglie 07] menées sur la modélisation des composants de puissance, ont été basées sur ces travaux.

Rappelons que, dans la modélisation des composants de puissance bipolaires, c'est la région de base qui joue le rôle essentiel et c'est à elle que nous nous intéresserons en premier lieu. Cette région de base, physiquement définie par la couche semi-conductrice

profonde et faiblement dopée N^-, où se développe la charge d'espace de la jonction bloquante correspond donc à la base proprement dite des diodes et IGBT, à la région de collecteur des transistors bipolaires (haute injection) ou à la base N des thyristors. C'est dans cette base large que se trouve contenue la plus grande part de la charge stockée dans le composant à l'état passant et que se déroule l'essentiel des phénomènes de nature distribuée qui régissent les transitoires de commutation. Les autres régions entourant la région de base, celles d'émetteurs, bases étroites ou couches tampon, canaux MOS, sont en général beaucoup plus étroites que la région de base et stockent relativement peu de porteurs. Leur rôle peut ainsi être décrit sur la base d'approximations localisées de type "contrôle de charge".

Dans ce chapitre, nous présentons l'approche de modélisation physique qui sera appliquée sur les composants semi-conducteurs de puissance ainsi que la résolution exacte de l'équation de diffusion ambipolaire qui décrit le transport de charges à l'intérieur de la région de base. Nous présenterons par la suite les différents régions constituant les composants de puissance modélisées jusqu'à aujourd'hui et leurs différents modèles élémentaires que nous assemblerons au chapitre 3 afin de former les modèles compacts de composants.

2.2 Approche distribuée de la modélisation des structures bipolaires

2.2.1 Hypothèses simplificatrices/Approche unidimensionnelle

Avant de décrire la méthode permettant de rendre compte du comportement des porteurs dans la région de base, il convient de rappeler brièvement les hypothèses simplificatrices de modélisation adoptées. Ces hypothèses au nombre de cinq sont les suivantes :

- approche régionale de la structure modélisée,
- approche unidimensionnelle,
- approche distribuée de la région de base,
- approche à constante localisée pour les autres régions de la structure,
- la région de base se trouve dans un régime de haute injection.

L'hypothèse consistant à considérer une structure semi-conductrice comme une juxtaposition, entre les contacts terminaux, de régions différenciées physiquement ou électriquement est classique dans le cadre de la modélisation en physique des semi-conducteurs. Elle reste vraie pour les structures de puissance. Chaque région identifiée doit être modélisée et connectée à celles qui lui sont adjacentes en respectant la continuité des courants. Les régions peuvent être donc définies physiquement (émetteur, couche tampon, canal MOS,...) ou bien électriquement (zone de stockage, zone de charge d'espace et de drift,...). Pour autant, une région identifiée physiquement peut comporter plusieurs régions électriques apparaissant simultanément ou successivement en fonction des conditions de polarisation. L'exemple le plus significatif correspond à la région de base, physiquement définie par la couche semi-conductrice profonde et faiblement dopée N-, où peuvent apparaître des régions électriques de stockage des porteurs, de zone de charge d'espace et de drift.

Mise à part l'utilisation de calculateurs numériques utilisant des méthodes par éléments ou différences finis pour résoudre les équations de transport des charges, la prise en compte de manière précise de l'ensemble des phénomènes à caractères bidimensionnels ou tridimensionnels pour modéliser physiquement les structures semi-conductrices est strictement impossible. C'est pour cette raison évidente que l'hypothèse simplificatrice d'unidimensionalité a toujours été appliquée pour modéliser analytiquement les composants de type signal. Cette hypothèse est, elle aussi, applicable dans le domaine des modèles dédiés aux composants et structures de puissance.

La principale justification à cette hypothèse porte sur la distribution des lignes de courant. Les structures de puissance de type bipolaire étant construites autour d'une architecture verticale, les lignes de courant sont sensiblement parallèles dans les régions de base et normales aux jonctions injectantes et cela, quelles que soient la géométrie du composant et les conditions de polarisation statique ou dynamique. Ceci peut être mis en évidence à l'aide de simulations numériques [Palm 85, Napieralski 93]. La région de base peut donc être étudiée de manière unidimensionnelle tout en gardant le caractère distribué de la charge stockée.

Les travaux de M. Berraies [Berraies 98] sur la modélisation des composants semi-conducteurs de puissance montrent que le principe d'unidimensionnalité est applicable

aux composants de puissance. Ce principe est utilisé en réalité dans de nombreux cas de modélisation de composants semi-conducteurs et s'avère être fortement simplificateur. Cependant, il permet de traiter des phénomènes physiques complexes sans passer systématiquement par des résolutions numériques exactes et lourdes de mise en œuvre. Cette hypothèse d'unidimensionnalité n'est en réalité totalement justifiée que dans des composants de structure simple comme les diodes de puissance par exemple.
En effet, les jonctions émettrices ou collectrices de part et d'autre de la base large sont planes et parallèles l'une par rapport à l'autre. La faible épaisseur de la région de base (devant les dimensions latérales du composant) permettent de limiter les effets de bord et de considérer l'unidimensionnalité des lignes de courant au sein de la structure. Cela est moins exact pour d'autres cas de dispositifs de puissance. Néanmoins, dans une approche régionale, il est possible de ramener le problème d'unidimensionnalité à l'unique base large des composants vu l'aspect distribuée de la répartition des porteurs. Les autres régions peuvent bénéficier d'une considération localisée des phénomènes et par conséquent être modélisées par une approche compacte. Le paramètre de dimension d'espace est donc éliminé des équations. Les aspects distribués peuvent alors être uniquement considérés pour les bases larges des composants de puissance. Malgré tout, même au sein de ces régions de stockage, il est possible de justifier la notion d'unidimensionnalité.

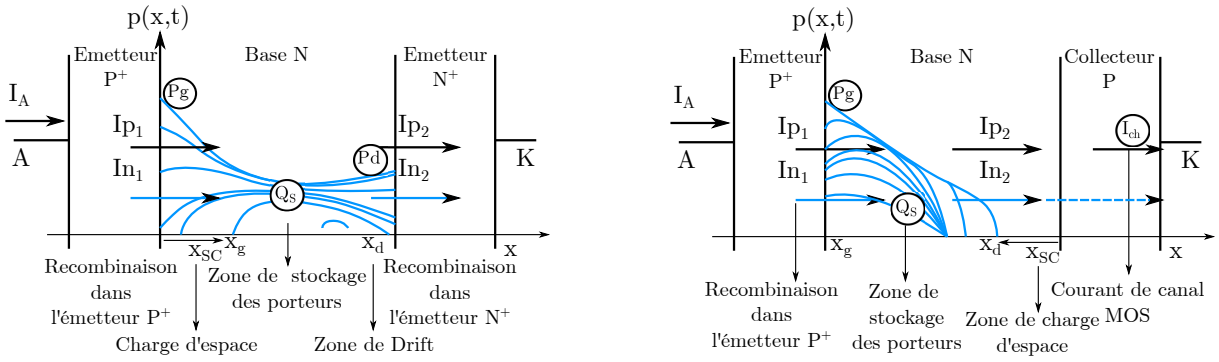
Des simulations bi-dimensionnelles du comportement des composants bipolaires mettent en évidence que dans les régions de stockage, pourvu que l'une au moins des jonctions, injectante ou collectrice, soit plane, les lignes de courant sont sensiblement quasi-parallèles et normales au plan de cette jonction, et cela quelle que soit la géométrie du composant et ses conditions de fonctionnement. D'autres effets bi-dimensionnels existent bien autour des caissons diffusés mais restent localisés à proximité de ces régions.

Au final, les distorsions des lignes de courant ne se manifestent que dans une portion négligeable de la profondeur totale de la zone considérée. De manière générale, plus la région de stockage sera profonde, plus l'hypothèse d'unidimensionnalité des courants sera vérifiée. Les autres hypothèse de travail sont que la base large est peu dopée et quasi-neutre et en haute injection : c'est-à-dire que les concentrations de trou p et d'électrons n sont sensiblement égales quelque soit la position dans la base.

2.2.2 Comportement électrique de la région de base

La figure 2.1 illustre la répartition des porteurs dans la région de base d'une diode PIN et d'un IGBT-NPT, à différents instants d'un transitoire de commutation. Cette figure souligne deux aspects particulièrement importants du comportement de la région de base. Le premier est, bien sûr, la nature distribuée des phénomènes électriques. Le second est la nature mouvante des frontières de la région de stockage. En effet, en régime de saturation, les frontières de la zone de stockage coïncident avec les jonctions métallurgiques. Par contre, lors de la phase de désaturation, une zone de charge d'espace supportant la tension et éventuellement une zone de « drift » apparaissent de part et d'autre des charges stockées. Les frontières de la zone de stockage des porteurs en excès se déplacent donc des jonctions métallurgiques à des positions permettant d'assurer la tenue en tension. Il est donc essentiel de prendre en compte l'aspect mouvant des frontières lors de la résolution de l'équation de diffusion.

Les conventions adoptées dans la région de base à partir d'une répartition quelconque des porteurs sont représentées sur la figure 2.1a et 2.1b. J_{AK} est la densité de courant totale traversant la base comprise entre les frontières mouvantes $x_g(t)$ et $x_d(t)$. Les variables $p_g(t)$ et $p_d(t)$ correspondent aux concentrations de porteurs aux jonctions métallurgiques en régime saturé. En régime de désaturation, ces concentrations tendent naturellement vers zéro.



(a) Diode PIN (b) Transistor IGBT-NPT

FIGURE 2.1 – Répartitions unidimensionnelles de porteurs indiquant les principaux mécanismes à prendre en compte dans le contexte d'une approche de modélisation régionale.

2.3 L'équation de diffusion ambipolaire

2.3.1 Principe de résolution de l'équation de diffusion ambipolaire

La répartition $p(x,t)$ des porteurs peut être représentée, au moyen d'un développement en série de Fourier en cosinus, par l'expression suivante [Gillet 95] :

$$p(x,t) = V_0(t) + \sum_{k=1}^{\infty} V_k(t) \cos\left(\frac{k\pi(x-x_g)}{x_d - x_g}\right) \tag{2.1}$$

$$avec\, V_0(t) = \frac{1}{x_d - x_g} \int_{x_g}^{x_d} p(x,t)dx \tag{2.2}$$

$$V_k(t) = \frac{2}{x_d - x_g} \int_{x_g}^{x_d} p(x,t) \cos\left(\frac{k\pi(x-x_g)}{x_d - x_g}\right) \cdot dx \tag{2.3}$$

où $V_0(t)$ représente la valeur moyenne de $p(x,t)$ à un instant t, $V_k(t)$ l'harmonique de rang k. Cette série de Fourier $p(x,t)$ peut donc être considérée comme solution de l'équation de diffusion ambipolaire présenté dans le premier chapitre (eq. 1.1). Ainsi, en multipliant chacun des membres de l'équation de diffusion ambipolaire (eq. 1.1) par $\cos(n\pi(x-x_g)/x_d-x_g)$ avec n entier, et après intégration sur le domaine (x_d, x_g) il apparaît que les coefficients V_k représentent les solutions d'un ensemble infini d'équations différentielles du premier ordre. Ainsi nous obtenons les équations suivantes, correspondant aux différentes valeurs de k :

Pour $k = 0$:

$$(x_d - x_g)\left(\frac{dV_0(t)}{dt} + \frac{V_0(t)}{\tau}\right) = D\left[f_d(t) - f_g(t)\right] - I_0(t) \tag{2.4}$$

$$I_0(t) = \sum_{n=1}^{\infty} V_n(t)\left(\frac{dx_g}{dt} - (-1)^n \frac{dx_d}{dt}\right) \tag{2.5}$$

Et pour $k \neq 0$:

$$\frac{(x_d - x_g)}{2}\left\{\frac{dV_k(t)}{dt} + V_k(t).\left[\frac{1}{\tau} + \frac{D.k^2.\pi}{(x_d - x_g)^2}\right]\right\} = D\left[(-1)^k.f(t) - f_g(t)\right] - I_k(t) \quad (2.6)$$

$$I_k(t) = \frac{V_k(t)}{4}.\frac{d\,(x_g - x_d)}{dt} + \sum_{\substack{n=1 \\ n\neq k}}^{\infty} \frac{n^2}{n^2 - k^2} v_n(t).\left(\frac{dx_g}{dt} - (-1)^{k+n}\frac{dx_d}{dt}\right) \quad (2.7)$$

Lorsque les frontières sont fixes les courants $\mathrm{I}_k(t)$ (eq. 2.5 et 2.7) présentent des valeurs nulles. En effet $\dfrac{dx_g}{dt} = \dfrac{dx_d}{dt} = 0$.

2.3.2 Représentation à l'aide de lignes RC [Gillet 95]

À l'aide d'une analogie électrique, les équations 2.4 et 2.6 peuvent être représentées par le circuit donné en figure 2.2. V_k représente la tension développée aux bornes d'une cellule R_kC_k parallèle, pontée par une source de courant $I_k(t)$, soumise à un courant d'excitation $I_e(t)$ fonction de la valeur du rang k pair ou impair.

Les valeurs des courants d'excitation $I_e(t)$ peuvent s'exprimer de la manière suivante : Pour k pair :

$$I_{e\,pair}(t) = D\left[f_d(t) - f_g(t)\right] \quad (2.8)$$

$$I_{e\,impair}(t) = D\left[f_d(t) + f_g(t)\right] \quad (2.9)$$

Des expressions plus explicites en fonction des courants entrant et sortant de la région de stockage peuvent être données. Celles-ci utilisent les valeurs des gradients de concentration aux frontières. Les expressions résultantes sont données ci-dessous en tenant compte de la continuité du courant total, $I_{ng} + I_{pg} = I_{nd} + I_{pd}$:

$$I_{e\,pair} = \frac{I_{pg} - I_{pd}}{qS} \quad (2.10)$$

$$I_{e\,impair} = \frac{D}{2qS}\left(\frac{I_{ng} + I_{nd}}{D_n} - \frac{I_{pg} + I_{pd}}{D_p}\right) \quad (2.11)$$

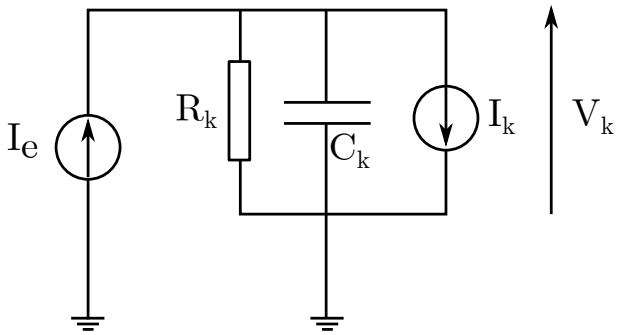


FIGURE 2.2 – Cellule élémentaire correspondant à une valeur quelconque de k.

Les valeurs des coefficients R_k et C_k de chacune des cellules sont données ci-dessous : Pour $k = 0$:

$$Pour\ k = 0 \begin{cases} C_0 = x_d - x_g \\ R_0 = \dfrac{\tau}{x_d - x_g} \end{cases} \tag{2.12}$$

$$Pour\ k \neq 0 \begin{cases} C_k = \dfrac{x_d - x_g}{2} \\ R_k = \dfrac{2}{x_d - x_g} \cdot \dfrac{1}{\dfrac{1}{t} + \dfrac{k^2\pi^2 D}{(x_d - x_g)^2}} \end{cases} \tag{2.13}$$

En regroupant les cellules paires d'une part et les cellules impaires d'autre part, on est conduit à représenter, sous forme de deux lignes RC, la dynamique des charges stockées dans la base. Chacunes des lignes sont alimentées par un courant d'excitation $I_{e\,pair}$ ou $I_{e\,impair}$.

Grâce à ces schémas des lignes paire et impaire, il est aisé de reconstituer à chaque instant la répartition spatiale des porteurs dans la région de stockage grâce à la connaissance des tensions V_k de chacune des cellules élémentaires en utilisant l'équation 2.1.

Le calcul sous VHDL-AMS des cellules RC ainsi que les différentes courant $I_{e\,pair}$ et $I_{e\,impair}$ sont données en annexe. Le code VHDL-AMS de la base est d'une dizaines de pages (130 équations) présente le calcul de treize cellules élémentaires afin de décrire d'une manière exacte le comportement de la région de base. Des simulation en fonction du nombres de cellules seront présentés dans le chapitre 3 afin de justifier notre choix.

2.3.3 Calcul de la concentration des porteurs aux frontières

La résolution dans un simulateur numérique de type circuit des lignes RC paire et impaire permet de déterminer les amplitudes $V_k(t)$ des harmoniques de la décomposition en série de Fourier de la concentration des porteurs $p(x,t)$. Une fois les amplitudes connues, il est alors possible de déterminer les concentrations $p_g(t)$ et $p_d(t)$ aux frontières de la région de stockage ainsi que la charge totale $Q_s(t)$ dans la région de base.

$$p_g(t) = V_0(t) + \sum_{k=1}^{\infty} V_k(t) \tag{2.14}$$

$$p_d(t) = V_0(t) + \sum_{\substack{k=2 \\ k\,pair}}^{\infty} V_k(t) - \sum_{\substack{k=1 \\ k\,impair}}^{\infty} V_k(t) \tag{2.15}$$

$$Q_s(t) = q \int_{x_g}^{x_d} p(x,t).dx \tag{2.16}$$

Les grandeurs $p_g(t)$ et $p_d(t)$, directement accessibles, sont essentielles dans la modélisation complète des composants de type bipolaire de puissance. Ce sont ces dernières qui vont rendre compte de l'évolution des frontières et par conséquence, des régimes de saturation ou de désaturation.

Le calcul sous VHDL-AMS des concentrations de porteurs $p_g(t)$ et $p_d(t)$ sont données en annexe. La résolution de ces concentrations nous permettent calculer les frontières mobiles de la base lors du recouvrement inverse, qinsi que les tension traversant les émetteurs P^+ et N^+.

2.3.4 Évolution des frontières par asservissement

Le comportement des porteurs dans la région de stockage va déterminer principalement la tension supportée par la structure de puissance. En réalité, ce sont les évolutions des abscisses x_g et x_d qui vont générer ou non, la ou les zones de charge d'espace limitrophes à la région de stockage. Deux régimes principaux peuvent être analysés, rendant compte ainsi de la mobilité ou non des frontières de la zone de stockage. Ces deux modes correspondent aux régimes de saturation et de désaturation.

2.3.4.1 Régime de saturation

Le régime de saturation est défini lorsque la base est totalement envahie de porteurs avec des concentrations p_g et p_d strictement positives et largement supérieures à la concentration intrinsèque n_i. Les abscisses de position des frontières doivent rester strictement nulles ou proches de zéro coïncidant de fait avec les jonctions métallurgiques à l'interface de la zone de stockage et des éventuelles régions émettrices, couches tampons.

2.3.4.2 Régime de désaturation [Austin 03, De Maglie 07]

L'apparition du régime de désaturation intervient à l'instant même où se crée une zone désertée en porteurs. Un déplacement des abscisses de position des frontières se crée tendant à maintenir les concentrations de porteurs à la frontière correspondante proches de zéro. Ces évolutions sont décrites par les équations implicites entre les courants entrants et sortants qui sont à l'origine du calcul des gradients de concentrations aux frontières et de la charge stockée dans la région de base.

Un asservissement entre position de la frontière et concentration aux frontières de la région de stockage est mis en œuvre pour rendre compte de l'évolution des zones de charges d'espace (figure 2.3). Cet asservissement peut être implanté à l'aide des équations suivantes :

$$x_g(t) = Is_g \exp\left(\frac{kp_g(t)}{c_g} - 1\right) \tag{2.17}$$

$$W - x_d(t) = Is_d \exp\left(\frac{kp_d(t)}{c_d} - 1\right) \tag{2.18}$$

Durant le régime de saturation, les concentrations p_g ou p_d sont positives et les diodes D_1 ou D_2 idéales sont passantes et la tension à leurs bornes respectives, images de x_g ou $W - x_d$ est négligeable. A l'inverse lorsque les concentrations calculées en chacune des frontières se trouvent être inférieures à une valeur négative du point de vue mathématique, fixée par les paramètres d'asservissement (c_g, c_d et k), les diodes D_1 et D_2 se bloquent. La tension qui augmente ainsi à leurs bornes rend compte de l'évolution des zones désertées tout en maintenant proche de zéro les concentrations aux frontières. Dans ce cas, les paramètres I_{Sg}, I_{Sd}, c_g et c_d doivent être tels que les diodes soient les plus idéales possible.

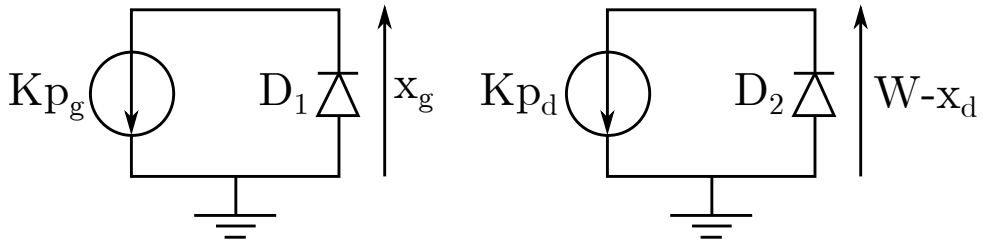


FIGURE 2.3 – Implémentation des asservissements pour la détermination des frontières x_g et x_d.

2.3.5 Troncatures des lignes ; limitation du nombre de cellules

L'implantation des lignes paires et impaires au sein d'un logiciel de type circuit ne peut être réalisée qu'avec un nombre fini de cellules. Il est donc indispensable de tronquer ces lignes en se fixant un nombre maximum de cellules n_{max}. Sans ajout de résistance de troncature, il serait impossible d'obtenir la solution exacte de l'équation de diffusion ambipolaire en régime statique. Il est donc indispensable d'ajouter en série avec les cellules retenues, et pour chacune des lignes, une résistance additionnelle. Celles-ci correspondent à la valeur cumulée de toutes les résistances des cellules supprimées, assurant ainsi l'obtention du résultat statique exact et d'une meilleure précision pour les régimes lentement variables. Les expressions de ces résistances additionnelles sont données par les équations 2.19 et 2.20.

$$R_{add\,pair} = \frac{1}{2q}\sqrt{\frac{\tau}{D}}\frac{1+\cosh\left(\dfrac{x_d-x_g}{\sqrt{D\tau}}\right)}{\sinh\left(\dfrac{x_d-x_g}{\sqrt{D\tau}}\right)} - \sum_{\substack{k=0\\ k\,pair}}^{n_{max}} R_k \tag{2.19}$$

$$R_{add\,impair} = \frac{1}{2q}\sqrt{\frac{\tau}{D}}\frac{\cosh\left(\dfrac{x_d-x_g}{\sqrt{D\tau}}\right)-1}{\sinh\left(\dfrac{x_d-x_g}{\sqrt{D\tau}}\right)} - \sum_{\substack{k=1\\ k\,impair}}^{n_{max}} R_k \tag{2.20}$$

2.4 Modélisation des différents régions électriques

A partir de la dynamique des charges dans la région de base déduite du comportement des lignes RC et de l'asservissement sur les concentrations des porteurs aux limites de la zone de stockage, la modélisation d'une structure complète de composant est réalisée à l'aide de l'assemblage des différentes régions physiques et des zones électriques intervenant dans le fonctionnement du composant. Outre la région de stockage des porteurs, les autres régions modélisées à l'heure actuelle et intervenant dans les modèles complets sont les suivantes :

- Émetteurs (P^+ et N^+),
- Zones de charge d'espace,
- Section MOS,
- Caisson P/P^+,
- Couche tampon

Le tableau 2.1 indique les régions intervenant dans les structures modélisées jusqu'à présent. Il faut noter que, les modèles font appel à divers paramètres physiques et géométriques qui sont hiérarchisés en deux niveaux. Le premier niveau concerne les paramètres directement accessibles par l'utilisateur. Ces derniers peuvent être, par exemple, la surface active du composant, la concentration ou la durée de vie des porteurs de la région de base, etc... Le deuxième niveau représente les paramètres, calculés de façon automatique à l'intérieur des modèles en fonction des paramètres de premier niveau, tels que la mobilité ou les constantes de diffusion des porteurs. Certains paramètres de premier niveau peuvent être considérés comme mixtes. En effet, la durée de vie des porteurs nécessite, par exemple, d'être recalculée en fonction de la température. Cette opération se fait de façon implicite et permet d'ajuster les valeurs des paramètres de premier niveau. Les principaux paramètres mixtes sont la durée de vie des porteurs de la base, la tension de seuil, le facteur de forme des sections MOS et les paramètres de recombinaison surfacique. Le tableau 2.2 représente l'ensemble des paramètres de second niveau ainsi que les paramètres mixtes utilisés par les différentes modèles.

La modélisation d'un composants peut donc être réalisé de manière impacte : c'est-à-dire créer un seul modèle de composants en se basant sur ses propres équations et en

Modèles	Diode PIN	IGBT PT	IGBT NPT	IGTH
Zone de stockage	√	√	√	√
Zone dépeuplée	√	√	√	√
Zone de drift	√		√	
Emetteur	√	√	√	√
Caisson P/P$^+$		√	√	√
Couche tampon		√		
Section VDMOS latéral		√	√	√
Section MOS				√

TABLEAU 2.1 – Région électriques et physiques modélisées et leurs associations pour obtenir un modèle complet d'un composant de puissance.

définissants les différents courants/tensions mises en jeu, ou bien par décomposition en "sous modèles". L'assemblage de ces "sous modèles s"effectue selon des considérations de continuité tels que la continuité du produit pn des concentrations de porteurs aux frontières, continuité des densités de courant en prenant compte la composante de courant de déplacement associée aux variables de charge d'espace.

Paramètres	Notations	Unités	Niveaux	Significations
U_T	ut	V	Deuxième	Unité thermodynamique
n_i	ni	cm^{-3}	Deuxième	Concentration intrinsèque des porteurs
v_{plim}	vplim	cm^2.s^{-1}	Deuxième	Vitesse limite des trous
v_{nlim}	vnlim	cm^2.s^{-1}	Deuxième	Vitesse limite des électrons
μ_n	mun	cm^2.v^{-1}.s^{-1}	Deuxième	Mobilité des électrons dans la base
μ_p	mup	cm^2.v^{-1}.s^{-1}	Deuxième	Mobilité des trous dans la base
D_n	Dn	cm^2.s^{-1}	Deuxième	Constante de diffusion des électrons dans la base
D_p	Dp	cm^2.s^{-1}	Deuxième	Constante de diffusion des trous dans la base
D	Dambi	cm^2.s^{-1}	Deuxième	Constante de diffusion ambipolaire
ld	ld	cm	Deuxième	Longueur de diffusion
τ	Tau	s	Mixte	Durée de vie des porteurs de la région de base
k_p	kp	A/V^2	Mixte	Facteur de pente de la section MOS
V_T	vt	V	Mixte	Tension de seuil des MOS
h_p	hp	cm^4.s^{-1}	Mixte	Paramètres de recombinaison surfacique d'émetteur P
h_n	hn	cm^4.s^{-1}	Mixte	Paramètre de recombinaison surfacique d'émetteur N

TABLEAU 2.2 – Liste des paramètres mixtes et de second niveau utilisés par les différents modèles.

2.4.1 Les émetteurs

De manière générale, le rôle d'un émetteur est celui de jonction passante pour les porteurs majoritaires et bloquante pour les porteurs minoritaires. Cependant, dans certains cas ce fonctionnement est détourné. Ces derniers permettent en effet de contrôler l'injection de manière plus ou moins importante d'une région à l'autre. Dans le cas du transistor bipolaire, le fort gain résulte de la forte capacité d'injection de l'émetteur dans la base alors que pour les transistors GTO (Thyristor à interruption de grille) c'est l'effet inverse qui est visé. En effet, la réduction de l'efficacité d'injection de l'émetteur d'anode améliore le gain de commande à l'ouverture.

La limitation de l'injection de porteurs dans la base, dans le cas des IGBTs dits à contrôle d'injection (Non Punch Through), permet d'obtenir un compromis chute de tension à l'état passant/charge stockée acceptable. Cette technique permet d'obtenir des résultats similaires au contrôle de la durée de vie des porteurs dont la technologie est plus difficile à maîtriser. Il existe de ce fait plusieurs techniques de contrôle d'injection. Le paramètre rendant compte de ce mécanisme est appelé paramètre de recombinaison surfacique et est noté h. Ce dernier permet de quantifier le courant de minoritaires traversant la jonction entre deux régions semi-conductrices Ce dernier peut alors s'écrire en fonction de h à l'aide de l'équation suivante :

$$I_{min} = qSh\left((pn) - n_i^2\right) \tag{2.21}$$

avec S la surface active du composant, (pn) la concentration de porteurs à la jonction, n_i la concentration intrinsèque et h le coefficient de recombinaison surfacique d'émetteur. Le schéma rendant compte des mécanismes de transport des charges à la jonction entre une région émettrice P^+ et une région de type N^- est donné par la figure 2.4

Dans le cas où les porteurs minoritaires sont des trous et pour un émetteur de type P, le paramètre de recombinaison surfacique h [Berz 79] est décrit par l'équation suivante :

$$h = \frac{D_n\, n_i^2\,|_P}{N_A n_i^2\,|_N}\left[\frac{1}{L_n}\coth\left(\frac{W_P}{L_n}\right)\right] \tag{2.22}$$

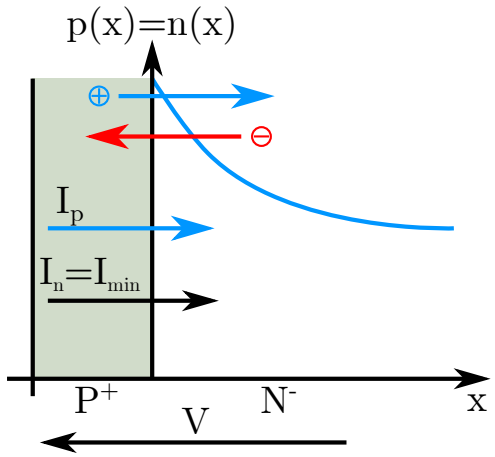


FIGURE 2.4 – Mécanisme de transport de charge à la jonction émettrice.

avec W_P la profondeur de l'émetteur, N_A la concentration d'atomes dopants, D_n la constante de diffusion des électrons et L_n la longueur de diffusion des électrons ($L_n = \sqrt{D_n \tau_n}$) et $n_i^2 \mid_{P/N}$ est la concentration intrinsèque de chacune des régions de part et d'autre de la jonction émettrice.

L'expression du paramètre h cesse d'être valide pour des émetteurs fortement dopés (de l'ordre de $10^{18}\,\mathrm{cm}^{-3}$ et au-delà). En effet, la dégénérescence du semi-conducteur (rétrécissement de la bande interdite) et le phénomène de recombinaison Auger, pour ne citer que les effets principaux, ne peuvent plus être ignorés. L'analyse de ces effets et l'expérience montrent alors que le paramètre h devient très peu dépendant des caractéristiques physiques de la couche semi-conductrice.

2.4.1.1 Les émetteurs classiques fortement dopés

Ce sont des émetteurs dont les concentrations sont supérieures à $10^{18}\,\mathrm{cm}^{-3}$. La valeur expérimentale du paramètre h, relevée dans la plupart des cas, se situe dans une fourchette allant de de $1{\cdot}10^{-14}$ à $3{\cdot}10^{-14}\,\mathrm{cm}^4/\mathrm{s}$ et est peu sensible à la température.

2.4.1.2 Les émetteurs minces fortement dopés

Ils sont dit aussi "semi-transparents". Ils ont des concentrations comprises entre $10^{16}\,\mathrm{cm}^{-3}$ et $10^{18}\,\mathrm{cm}^{-3}$. Leur profondeur physique est inférieure à $2\,\mu$m. Ils permettent de limiter l'injection dans la base des IGBTs ou des diodes rapides. Le paramètre h est

beaucoup plus élevé que dans des émetteurs classiques et varie de $1{\cdot}10^{-11}$ à $1{\cdot}10^{-13}\,\mathrm{cm}^4/\mathrm{s}$.

2.4.1.3 Les émetteurs associés à une couche tampon

L'insertion d'une couche supplémentaire dite "couche tampon", modérément dopée, permet de réduire l'épaisseur de la base large et peu dopée afin de diminuer la résistance à l'état passant tout en maintenant une tension de claquage par avalanche élevée. Cette couche est insérée en général entre l'émetteur P^+ coté anode d'un IGBT et la base N. L'injection se fait donc à l'interface couche tampon/base du composant. Le courant de minoritaires est la somme du courant classique de recombinaison de l'émetteur et du courant de recombinaison de la couche tampon (pour une couche tampon de type P^+).

$$I_{min} = qShN_D^+ p_{j_{P^+/N^+}} + \frac{Q_{stock}^+}{\tau_p^+} + \frac{dQ_{stock}^+}{dt} \tag{2.23}$$

$$Q_{stock}^+ = qSL_p^+ \frac{p_{j_{P^+/N^+}} + p_{x_g}}{sh\left(\dfrac{W_p^+}{L_p^+}\right)} \cdot \left(ch\left(\frac{W_p^+}{L_p^+}\right) - 1 \right) \tag{2.24}$$

$$p_{j_{P^+/N^+}} = \frac{\dfrac{I}{S} + q\sqrt{\dfrac{D_{p_{P^+}}}{\tau_p^+}} \dfrac{p_{x_g}}{sh\left(\dfrac{W_p^+}{L_p^+}\right)}}{q\sqrt{\dfrac{D_{p_{P^+}}}{\tau_p^+} \coth\left(\dfrac{W_p^+}{L_p^+}\right) + qh_{BL}N_d^+}} \tag{2.25}$$

où $p_{j_{P^+/N^+}}$ est la concentration à l'interface P^+/N^+, Q_{stock}^+ est la charge stockée dans la couche tampon. L'exposant + désigne les paramètres de la couche tampon. Ces équations sont établies en régime statique. Cependant, la charge stockée dans la couche tampon étant négligeable devant la charge stockée dans la base, elles resteront valables en régime dynamique.

2.4.1.4 Présentation du code VHDL-AMS de l'émetteur classique

Le tableau 2.3 présente le code VHDL-AMS l'émetteur P^+. L'entité du modèle comprend :

- Les paramètres physiques et géométriques, qui sont définis dans le Generic.
- Les terminaux du modèle, de nature électrique (Electrical), définissent les entrées et sorties du modèle.
- Les Quantités "IN/OUT" (Quantity), permettent l'échange d'informations entre les différents sous modèles de la diode PIN, par exemple.

La tension de jonction aux bornes de l'émetteur P^+ en polarisation directe, est calculée à partir de l'équation classique de "Boltzmann", en cas de la base large et faiblement dopée, sous la forme suivante :

$$V_J = U_t \ln\left(\frac{p_J^2}{n_i^2}\right) \tag{2.26}$$

Il est à noter que sous polarisation inverse $p = n_i$ et donc la tension V_J est nulle, la tension supportée est alors celle calculée aux bornes de la charge d'espace.

2.4.2 Les zones de charge d'espace

2.4.2.1 Description comportementale

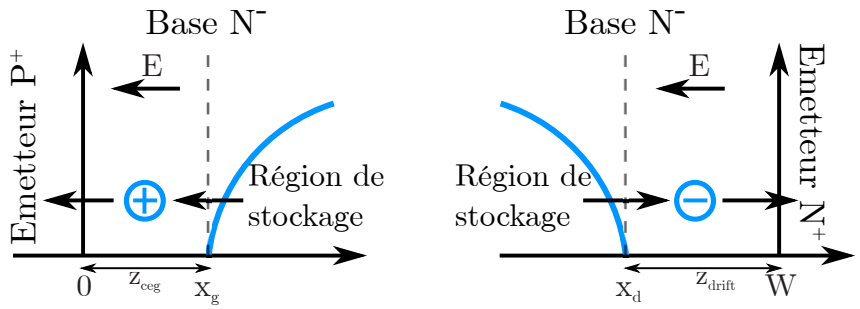
La région de base du composant peut voir apparaître en son sein des régions où le déplacement des porteurs est essentiellement régi par le phénomène de conduction. Ces régions sont qualifiées de "dépeuplées de porteurs" ou de "drift" car la concentration apparente de porteurs y est beaucoup plus faible que dans la zone de stockage des porteurs. Leur apparition permet, premièrement, de supporter la tension aux bornes du composant et, deuxièmement, de maintenir de part et d'autre de la région de stockage les gradients de concentration. La zone dépeuplée correspond à une zone classique de transition d'une jonction polarisée en inverse alors que la zone de drift correspond à une zone de conduction électronique, au comportement quasi-ohmique.

Dans la base, le champ électrique est négatif par rapport à l'orientation de l'axe des

```
Entity  emetteurp is
     Generic (constant Nd:real:=2.0e13;--concentration de base(cm-3)
                  S:real:=1.08;--surface active(cm2)
                  ndk:real:=2.0e18;--dopage P+ face arrière(cm-3)
                  Ndj:real:=1.0e17;--concentration à la jonction(cm-3)
                  Na:real:=1.5e19;--dopage caisson N+(cm-3)
                  tau0:real:=2.0e-6;--durée de vie des porteurs(s)
                  tau:real:=41.0e-9;--durée de vie des porteurs
                  Nr:real:=9.7e12;--centre de recombinaison(cm-3)
                  wp:real:=0.000570);--profondeur de la région P+(cm)
     port (Terminal a,b :electrical;--deux noeuds electricals
               Quantity imin1:out current;--relier les sous modèles
               Quantity vp1:in real);
End Entity emetteurp;
Architecture model of emetteurp is
Quantity  p1,ut0,ut,nib,ni,ni_emetteur_p,ni_base:real;
Quantity mun1,muni,muccs,xn,mun_base,dn,cp_auger0,tau_n:real;
Quantity Vj1 Across i01 Through a to b;
 Begin
--Unité thermodynamique
ut0==8.63e-5*Tj0;
ut==8.63e-5*Tj;
--Durée de vie des poteurs
cp_auger0==(Aap+Bap*(Tj0/300.0)+Cap*(Tj0/300.0)**(2.0))*
(1.0+H_p*exp(-p0/N0p));
tau_n==1.0/(cp_auger0*Na**(2.0));
--Concentration effective intrinsèque
nib==3.1e16*exp((-0.603)/ut)*(Tj)**(1.5);
ni==nib*(1.0+(Nd/(6.9e18*(Tj/300.0)**(3.0)))**0.616);
ni_emetteur_p==nib*(1.0+(ndk/(3.7e18*(300.0/300.0)**(3.0)))**0.604);
ni_base==nib*(1.0+(Nd/(6.9e18*(300.0/300.0)**(3.0)))**0.616);
--Mobilités des porteurs
mun1==mun10*(Tj/300.0)**(-alpha);
muni==An*(Tj)**(3.0/2.0)/(Nd)*(log(1.0+Bn*Tj**(2.0)/Nd)-Bn*Tj**(2.0)/
((Nd)**(2.0)+Bn*Tj**(2.0)))**(-1.0);
muccs==2.8e17*Tj**(1.5)*(niv)**(-0.5)*(log(1.0+5.2e8*Tj*
(niv)**(-0.33)))**(-1.0);
xn==sqrt((6.0*mun1*(muni+muccs))/(muni*muccs));
mun_base==mun1*(1.025/(1.0+(xn/1.68)**1.43)-0.025);
--Constant de diffusion ambipolaire
dn==mun_base*ut;
--Courant des porteurs minoritaires (électrons)
imin1==qe*s*hp*(p1*p1-ni*ni);
vj1==2.0*ut*log(p1/ni);
p1==realmax(vp1/qe,ni);
End Architecture Model;
```

TABLEAU 2.3 – Modélisation de l'émetteur P^+ en VHDL-AMS.

abscisses. Ce champ va donc provoquer un dépeuplement d'électrons du côté de l'émetteur P et un dépeuplement de trous du côté de l'émetteur N. La figure 2.5 illustre les différents mécanismes de transport pour la zone dépeuplée (zone de charge d'espace) et pour la région de drift.



(a) Zone dépeuplée (b) Zone de drift

FIGURE 2.5 – Mécanisme de transport de charge dans la base large et faiblement dopée de type N.

La modélisation de la zone de charge d'espace dépeuplée est réalisée sur la base de la résolution de l'équation de POISSON unidimensionnelle (eq. 2.27). Cette zone ne s'étalera que du côté de la zone de stockage. Ainsi, l'intégration du champ ne se fera que sur x_g en considérant que le champ électrique est négligeable à la limite de la région de stockage (condition de quasi-neutralité). Le modèle de zone de drift est, quant à lui, donné par l'expression du courant de conduction sur les électrons (eq. 2.28).

$$\frac{\partial E(x)}{\partial x} = \frac{\rho(x)}{\varepsilon} \tag{2.27}$$

$$E(x) = \frac{J_n}{q\mu_n n} \tag{2.28}$$

où ε est la permittivité du silicium et $\rho(x)$ la densité nette de charge présente dans la zone de charge d'espace ($\varepsilon = 1.044 \cdot 10^{-12}\,\mathrm{F/cm}$).

Le courant de déplacement lié à la variation du champ électrique est calculé en intégrant l'équation de Poisson unidimensionnelle. Ce courant est décrit par les équations 2.29 et 2.30 dans le cas d'une zone de charge d'espace côté anode et d'une zone de drift

respectivement.

$$I_{dep_{depeuplée}} = \varepsilon_{Si} S \frac{\partial E_{max}}{\partial t} = -S \frac{d}{dt} \int_0^{x_g} \rho(x) dx \tag{2.29}$$

$$I_{dep_{drift}} = S \frac{d}{dt} \int_{x_d}^{W} \rho(x) dx \tag{2.30}$$

Ces expressions de courant de déplacement présupposent que le temps de transit des porteurs dans la zone considérée est court vis-à-vis des constantes de temps de variation du courant.

À fort niveau de courant, le champ électrique dans ces zones est considéré suffisamment élevé pour que les porteurs se déplacent à leur vitesse limite (ν_{nl} pour les électrons et ν_{pl} celles des trous). La densité de charge d'espace pour la zone dépeuplée et pour la zone de drift peut être alors exprimée en fonction de la vitesse limite des porteurs (équation 2.31 et 2.32). Ainsi, les expressions du courant de déplacement pour la zone dépeuplée (eq. 2.33) et pour la zone de drift (eq. 2.34) dans la cas d'une base de type N, sont présentées sous forme simplifiée, en fonction des vitesses limites des porteurs ν_{nl} et ν_{pl}.

$$\rho_{dépeuplée} = q \left(N_D + \frac{|J_p|}{q \upsilon_{pl}} \right) \tag{2.31}$$

$$\rho_{drift} = q \left(N_D - \frac{|J_n|}{q \upsilon_{nl}} \right) \tag{2.32}$$

$$I_{dep_{dépeuplée}} = -qSN_D \frac{dx_g}{dt} - qS \frac{d}{dt} \left[x_g \frac{|J_p|}{\nu_{pl}} \right] \tag{2.33}$$

$$I_{dep_{drift}} = qSN_D \frac{d\,(W - x_d)}{dt} - qS \frac{d}{dt} \left[(W - x_d) \frac{|J_n|}{\nu_{nl}} \right] \tag{2.34}$$

La tension supportée par la zone de charge d'espace de part et d'autre de la région de stockage des porteurs est calculée par intégration double de l'équation de Poisson. Les

expressions des tensions de la zone de charge d'espace, en cas de zone dépeuplée et de drift, sont données sous les formes suivantes :

$$V_{zceg} = \int_0^{x_g} \int_x^{x_g} \frac{\rho(u)}{\varepsilon_{Si}} du = -\frac{q}{2\varepsilon_{Si}} \left[N_D - \frac{\left|J_{n_{x_g}}\right|}{q\nu_{nl}} + \frac{\left|J_{p_{x_g}}\right|}{q\nu_{pl}} \right] x_g^2 \tag{2.35}$$

$$V_{drift} = \int_{x_d}^{W} \int_x^{W} \frac{\rho(u)}{\varepsilon_{Si}} du = \frac{q}{2\varepsilon_{Si}} \left[N_D - \frac{\left|J_{n_{x_d}}\right|}{q\nu_{nl}} + \frac{\left|J_{p_{x_g}}\right|}{q\nu_{pl}} \right] (W - x_d)^2 \tag{2.36}$$

2.4.2.2 Présentation du code VHDL-AMS des zones de charge d'espace

Le tableau 2.4 présente le code VHDL-AMS de la zone de charge d'espace du côté P^+/N^-, créée par l'apparition d'une tension inverse. Le champ électrique qui règne dans cette zone va favoriser l'évacuation des porteurs, trous dans ce cas, présents en excès dans la région de stockage vers l'émetteur P^+. Dans ce cas, l'expression du courant de déplacement peut être présentée sous la forme suivante :

$$I_{depg} = -qSN_D \frac{dx_g}{dt} - \frac{d}{dt}\left(x_g \frac{|I_{p1}|}{v_{plim}} \right) \tag{2.37}$$

2.4.3 Section MOS

2.4.3.1 Description comportementale

Le transistor bipolaire à grille isolée est, comme nous l'avons présenté précédemment, une association par intégration fonctionnelle MOS/Bipolaire. Le composant IGBT est pour majeure partie similaire à la structure d'un VDMOS à l'exception de la région de drain qui est dans le cas d'un IGBT une région modulée en conductivité. La région MOS de l'IGBT suit alors la théorie générale des composants MOS verticaux de puissance [Ueda 39]. Elle est modélisée classiquement par une source de courant associée à trois capacités inter-électrodes. La figure 2.6 illustre un modèle classique de transistor MOS.

Les expressions statiques du courant I_{MOS} pour une structure à canal N et en fonction des différents régimes de fonctionnement sont données par les équations 2.38, 2.39 et 2.40.

```
Entity  zespace is
    Generic (constant is1:real:= 1.0e-7;
                  c1:real:=1.0e-8;--Constante multiplicatif
                  Nd:real:=2.0e13;--concentration de la base(cm-3)
                  S:real:=1.08);--surface active(cm2)
    port (Terminal b,c :electrical;--deux noeuds electricals
                Quantity idep1:out current;--relier les sous modèles
                Quantity ip1,vp1:in real);
End Entity zespace;
Architecture Model of zespace is
Quantity vx1,vpl,va:real;
Quantity vzce Across i02 Through b to c;
 Begin
--Déclaration du courant tension de la zone de charge d'espace
idep1==-(qe*Nd*S*vx1'dot+va'dot);
va==vx1*abs(ip1)/vpl;
vzce== -qe*(Nd+ abs(ip1)/(qe*vpl*S))*vx1*vx1/(2.0*eps);
--Calcul des frontière mobile
vx1== is1*(exp(-(vp1)/c1)-1.0);
--Vitesse limitte des porteurs(Trous)
vpl==8.37e6*(rte)**(-0.52);
End Architecture Model;
```

TABLEAU 2.4 – Modélisation de la zone dépeuplée côté P^+/N^- en VHDL-AMS.

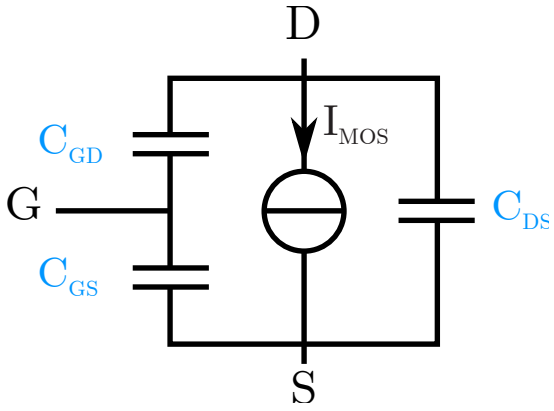


FIGURE 2.6 – Schéma équivalent de la section MOS.

– Pour le fonctionnement linéaire, appelé encore "ohmique", qui se présente pour une tensions $V_{GS} > V_{th}$ et une tension $V_{DS} < V_p$, l'expression du courant MOS est donnée par l'équation suivante :

$$I_{MOS} = K_P \left[(V_{GS} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right] \tag{2.38}$$

– Pour un fonctionnement pincé, appelé aussi "saturé", l'expression du courant du MOS, pour une tensions $V_{GS} > V_{th}$ et une tension $V_{DS} > V_p$, est donnée par l'équation suivante :

$$I_{MOS} = K_P \left[(V_{GS} - V_{th}) V_P - \frac{V_P^2}{2} \right] \tag{2.39}$$

– Le courant traversant la section MOS est quasi nul pour une tension $V_{GS} < V_{th}$. Dans ce cas l'expression du courant de MOS est la suivante :

$$I_{MOS} = I_{sn0} \left[\exp \left(\frac{-|V_{DS}|}{U_t} \right) - 1 \right] \tag{2.40}$$

où K_P est le facteur de pente, V_{GS} la tension grille-source, V_{th} la tension de seuil, V_{DS} la tension drain-source et V_P la tension de pincement.

Le facteur de pente K_P est calculé à partir des paramètres géométriques et physiques de la section MOS qui sont la largeur développée du canal Z, sa longueur L, la capacité C_{ox} et la mobilité efficace dans le canal μ_{nseff}.

$$K_P = \frac{Z}{L} C_{ox} \mu_{nseff} \tag{2.41}$$

Cette mobilité efficace dépend fortement des potentiels dûs aux champs électriques longitudinal et transversal à la surface du canal (Ψ_{Xref} et Ψ_{Yref} respectivement) et s'écrit sous la forme suivante :

$$\mu_{nseff} = \frac{\mu_{ns}}{[1 + V_{DS}/\Psi_{Yref}] [1 + (V_{GS} - V_{th}) / \Psi_{Xref}]} \tag{2.42}$$

$$\text{avec : } \Psi_{Xref} = L \frac{V n_{invsat}}{\mu_{ns}} \text{ et } \Psi_{Yref} = e_{ox} E_0 \tag{2.43}$$

μ_{ns} présente la mobilité dans le canal à faible champ, $V_{n_{invsat}}$ la vitesse de saturation des électrons dans la couche inversée, E_0 est le champ critique transversal de valeur $25{\cdot}10^5\,\mathrm{V/cm}$.

La tension de seuil V_{th}, à son tour, est décrite par l'équation suivante :

$$V_{th} = U_t \ln\left(\frac{n_i}{N_D}\right) - \left(\frac{Q_{B0} + qN_{ox}}{C_{ox}}\right) \tag{2.44}$$

$$\text{avec } Q_{B0} = -\sqrt{2qN_A\varepsilon_{Si}\left|2U_t \ln\left(\frac{n_i}{N_A}\right)\right|} \tag{2.45}$$

$$\text{et } C_{ox} = \frac{\varepsilon_{Si}}{e_{ox}} \tag{2.46}$$

N_D est la concentration de dopant dans le polysilicium, Q_{B0} la charge déplétée à la surface d'inversion, N_{ox} la densité de charge fixe à l'interface Si/oxyde, C_{ox} la capacité d'oxyde de grille par unité de surface, N_A la concentration de dopant dans le substrat, e_{ox} l'épaisseur d'oxyde.

La tension de pincement joue un rôle important car elle détermine la limite entre les fonctionnements en régime linéaire et saturé. Cette tension est définie par l'équation suivante :

$$\left.\frac{\partial I_{MOS}}{\partial V_{DS}}\right|_{V_{DS}=V_P} = 0 \tag{2.47}$$

$$\text{ce qui donne : } V_P = \Psi_{Xref}\left[\sqrt{1 + \frac{2\left(V_{GS} - V_{th}\right)}{\Psi_{Xref}}} - 1\right] \tag{2.48}$$

Le comportement dynamique du composant est quand à lui, tributaire des phénomènes de charges et de décharges électrostatiques modélisées par les trois capacités non-linéaires C_{GS}, C_{GD} et C_{DS}.

La capacité C_{GS} correspond à la mise en parallèle de trois capacités qui sont la capacité d'oxyde de grille en regard de la zone de canal, la capacité d'oxyde qui déborde sur la source et la capacité entre la métallisation de source et la grille. Elle est considérée indépendante de la température et des tensions appliquées et n'est donc définie que par la géométrie de la structure.

À son tour, C_{DS} est non-linéaire et dépend de la tension de diffusion de jonction entre le caisson P diffusé et la base large Φ_{DS} selon l'équation suivante :

$$C_{DS} = \frac{C_{DS0}}{\sqrt{1 + V_{DS}/\Phi_{DS}}} \tag{2.49}$$

$$\text{avec } C_{DS0} = S_P \sqrt{\frac{q\varepsilon_{Si} N_D}{2\Phi_{DS}}} \text{ et } \Phi_{DS} = U_t \ln\left(\frac{N_A N_D}{n_i^2}\right) \tag{2.50}$$

U_t est l'unité thermodynamique, N_A et N_D les concentrations des dopants des régions P et de base respectivement, n_i la concentration intrinsèque des porteurs et S_P est la surface développée entre le caisson P et la source de type N.

La capacité C_{GD}, responsable de l'effet Miller, est la mise en série de deux capacités. Ces deux capacités sont la capacité d'oxyde intercellulaire C_{GD1} et la capacité due à la zone de charge d'espace C_{GD2}. Lorsque la tension drain-source est inférieure à la tension appliquée sur la grille, la zone de charge d'espace est donc négligée, dans ce cas $C_{GD} = C_{GD1}$. Par contre, lorsque $\mathrm{V}_{DS} > \mathrm{V}_{GS}$, c'est la capacité due à la zone de charge d'espace dépeuplée qui est prépondérante donc $C_{GD} = C_{GD2}$. En première approximation, l'expression de la capacité C_{GD} en fonction du paramètre reliant la capacité d'oxyde et le dopage de la région de base Φ est la suivante :

$$C_{GD} = \frac{C_{GD0}}{\sqrt{1 + V_{GD}/\Phi_{GD}}} \tag{2.51}$$

La capacité C_{gd0} est déterminée à l'aide de données géométriques de l'espace intercellulaire et de l'épaisseur d'oxyde. Lorsque la tension de drain devient supérieure à la tension de grille, la charge d'espace dépeuplée voit son épaisseur croître comme la racine carrée de la tension qu'elle supporte. Pour de fortes tensions de drain, la capacité grille/drain se résume à la seule capacité de charge d'espace qui prédomine la capacité intercellulaire.

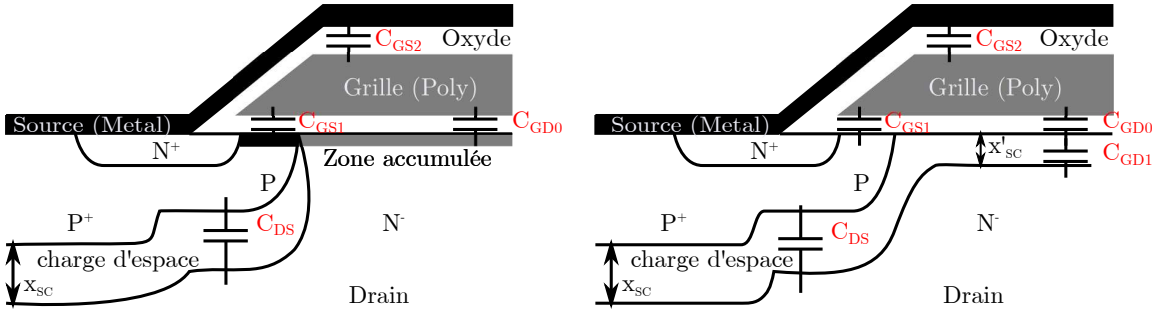


FIGURE 2.7 – Présentation des différentes capacités de la section MOS en fonction des tensions de grille et de drain.

L'expression de la capacité C_{gd0} est la suivante :

$$\text{avec } C_{GD0} = S_I\sqrt{\frac{q\varepsilon N_D}{2\Phi_{GD}}} \text{ et } \Phi_{GD} = \frac{S_I^2}{C_{GD0}}\frac{q\varepsilon_{Si}N_D}{2} \tag{2.52}$$

Les courants traversant les différentes capacités de la section MOS sont liés aux tensions appliquées entre les différentes électrodes du MOS par les équations suivantes :

$$I_{grille} = I_{C_{GD}} + I_{C_{GS}} \tag{2.53}$$

$$I_{C_{GD}} = C_{GD}\frac{dV_{GD}}{dt} \tag{2.54}$$

$$I_{C_{GS}} = C_{GS}\frac{dV_{GS}}{dt} \tag{2.55}$$

$$I_{C_{DS}} = C_{DS}\frac{dV_{DS}}{dt} \tag{2.56}$$

où I_{grille} représente le courant traversant la grille du MOS et $I_{C_{GD}}$, $I_{C_{GS}}$ et $I_{C_{DS}}$ les courants traversant les différentes capacités de la section MOS.

2.4.3.2 Présentation du code VHDL-AMS de la section MOS

Le tableau 2.5 présente une partie du modèle de la section MOS en VHDL-AMS. Le modèle complet sera présenté dans l'Annexe. Ainsi, nous présentons quelques parties intéressantes du modèle.

Comme nous l'avons présenté dans les parties précédentes, le courant du MOS est lié à la tension V_{gs} et à la tension V_{ds} et à la tension de seuil (équations 2.38, 2.39 et 2.40). Le calcul du courant traversant les différentes capacités du MOS est lié à la dérivée de la tension appliquée à la capacité concernée.

Le langage VHDL-AMS rajoute entre autre à VHDL la construction If Use, else (elsif) Use, End Use. Elle permet d'effectuer un choix entre plusieurs DAEs selon les résultats d'un test conditionnel. Ceci permet, par exemple de définir les courant MOS dans différentes cas de fonctionnement possible.

2.4.4 Caisson P/P^+

Le caisson P/P^+ est le caisson diffusé qui se trouve en dessous des contacts de grille et de cathode et qui enveloppe l'émetteur N^+. Il est le siège de phénomènes importants influant sur le comportement électrique des composants de type IGBT, thyristor et IGTH. En effet, c'est dans cette région que circule le courant latéral pour la structure de type planar qui permet le déclenchement du thyristor parasite. Ce phénomène de latch-up rend l'IGBT incontrôlable et, dans un système d'électronique de puissance, peut mener à la mise en court-circuit d'un bras d'onduleur et donc à sa destruction.
Dans un fonctionnement normal, le caisson P/P^+ est modélisé par une simple résistance latérale nommée R_{lat} traversée par un courant I_{lat}. Lorsque le produit $R_{lat} \times I_{lat}$ dépasse une valeur constante (0.7 V) , la jonction N^+/P devient passante et le thyristor parasite est déclenché. Dans ce mode de fonctionnement, le caisson est modélisé par une résistance verticale située sous l'émetteur N^+ qui est traversée par le courant total de la structure.

2.4.4.1 Prise en compte des courants latéraux et verticaux

Les différentes résistances du caisson P/P^+ sont calculées suivant l'équation qui donne la résistance d'un parallépipède rectangle de silicium de type P. Cette équation est repré-

```
Architecture Model of section_MOS is
....
 Begin
...
--Capacités du MOS
cds==Cds0/((1.0+realmax(1.0e-15,vds)/phi_ds)**(mds0));
cgs==Cgs0;
phi_gd==(vds-vgs)*((Cgd0/Surface_inter*sqrt(2.0*(vds-vgs)/(qe*nd*eps))
)**(1.0/mgd)-1.0)**(-1.0);
cgd2==Cgd0/sqrt(1.0+(vds-vgs)/phi_gd);
break on vds'above(vgs);
If vds'above(vgs) use
cgd==Cgd0*cgd2/(Cgd0+cgd2);
Else
cgd==Cgd0;
End use;
--Conditions sur le courant MOS
Break on vgs'above(vt),vds'above(vp);
If (vgs'above(vt) and vds'above(vp)) use
imos==kp*((vgs-vt)*vp-(vp*vp/2.0));
Elsif(vgs'above(vt) and not vds'above(vp)) use
imos==kp*((vgs-vt)*vds-(vds*vds/2.0));
Else
imos==1.0e-12*(exp(-abs(vds)/ut)-1.0);
End use;
i05==imos+ilat;
nj3==p2*p2*qe**2.0+(inj3*W_caisson_P*qe**2.0/(2.0*qe*dn_caisson*suca))
**2.0+dopage_caisson_P*inj3*W_caisson_P*qe**2.0/(qe*dn_caisson*suca);
in1==iminep+idep1;
ip1==ibase-in1;
in2latchup==incp+ideplatchup+imul;
ip2latchup==ipcp;
in2mos==imos+idepmos;
ip2mos==ibase-in2-ip2latchup;
dt_cgd_cds_vds==(cgd+cds)*vds;
dt_cgd_vgs==cgd*vgs;
idepmos==dt_cgd_cds_vds'dot-dt_cgd_vgs'dot;
--Calcul des courant des différentes capacités de la section MOS
dt_vgs_cgs==vgs*cgs;
icgs==dt_vgs_cgs'dot;
dt_vgd_cgd==vgd*cgd;
icgd==dt_vgd_cgd'dot;
dt_vds_cds==vds*cds;
icds==dt_vds_cds'dot;
dt_vx1_ip1==vx1*abs(ip1)/vplim;
dvix1==dt_vx1_ip1'dot;
dt_vx2_incp==vx2*abs(incp)/vnlim;
dvinx2==dt_vx2_incp'dot;
dt_vx2_ip2==vx2*abs(ip2)/vplim;
dvipx2==dt_vx2_ip2'dot;
End Architecture Model;
```

Tableau 2.5 – Modélisation de la section MOS en VHDL-AMS.

senté sous la forme suivante :

$$R_x = \rho \frac{x}{S_x} = \frac{x}{q\mu_p N_A S_x} \tag{2.57}$$

ρ représente la résistivité du caisson, μ_p la mobilité des trous, N_A le dopage du caisson, x la longueur du parallélépipède rectangle de silicium traversé par le courant et S_x la surface en question.

En mode de fonctionnement normal, le courant circule sous l'émetteur N^+ au travers du réseau de résistances latérales R_{h1}, R_{h2}, R_{h3} et R_{h4}. En mode de fonctionnement thyristor, le caisson P/P^+ est modélisé par deux résistances verticales R_{v1} et R_{v2} en parallèle situées sous l'émetteur N^+. Ces résistances se calculent alors à l'aide de paramètres technologiques et géométriques du caisson. À partir de l'équation 2.57, la résistance R_{h1} peut être calculée de la manière suivante :

$$R_{h1} = \frac{L_{canal}}{q\mu_p N_A L_{anode} \cdot 4\,(W_{caisson} - W_n) \cdot Nbr_{cellules}} \tag{2.58}$$

Les autres résistances R_{h2}, R_{h3} et R_{h4} sont calculées de la même manière. La figure 2.8 illustre les différentes résistances du caisson P/P^+ pour un IGBT à technologie planar.

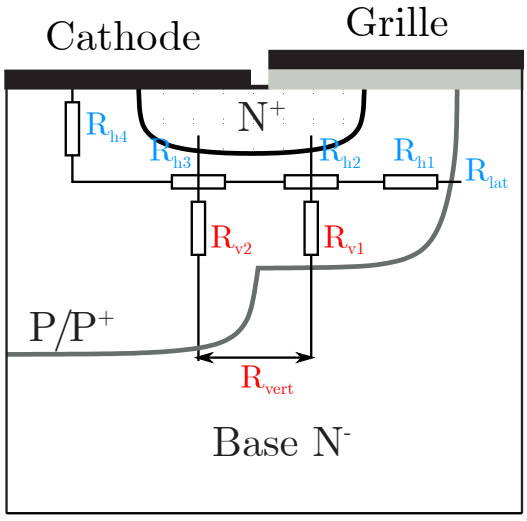


FIGURE 2.8 – Modélisation des résistances du caisson P/P^+

2.4.4.2 Claquage par avalanche

Le phénomène du claquage par avalanche doit être pris en compte lorsque le champ électrique dans la zone de transition est suffisamment élevé ($10^5\,\mathrm{V/cm^2}$). Il est calculé à l'aide de la formule empirique de MILLER :

$$BV_{KB0} = BV_f \cdot 5.34 \cdot 10^{12} N_D^{-0.75} \tag{2.59}$$

$$M = \frac{1}{\left[1 - \left(V_{zced}/BV_{KB0}\right)^{B_{VN}}\right]} \tag{2.60}$$

Pour Les IGBTs de type PT (IGBT à limitation de charge), la formule empirique de MILLER peut être écrite sous la forme suivante :

$$B_{VDS0} = 2\sqrt{Vp_0 \cdot Vepi} - Vepi \tag{2.61}$$

$$\text{avec } Vp_0 = BV_f \cdot 5.34 \cdot 10^{13} N_D^{-0.75} \tag{2.62}$$

$$\text{et } Vepi = \left(\left(W_{base}/2.63 \cdot 10^{10}\right)^{-8/7}\right)^{-3/4} \cdot 5.27 \cdot 10^{13} \tag{2.63}$$

avec B_{VN} fixé à 2 et BV_f fixé à 1. N_D est la valeur du dopage de la région de base et M est le coefficient d'avalanche.

2.4.4.3 Présentation du code VHDL-AMS du caisson P/P^+

Le tableau 2.6 présente une partie du code VHDL-AMS du caisson P/P^+. Les différentes résistances latérales (R_{h1}, R_{h2}, R_{h3}, R_{h4}), pour un fonctionnement normal, sont calculées en fonctions des paramètres géométriques et physiques du composant. La résistance totale du caisson est la somme de tous ces résistances.

$$R_{lat} = R_{h1} + R_{h2} + R_{h3} + R_{h4} \tag{2.64}$$

```
Entity caissonpplus is
    Generic (constant long_caissonP:real:=4.8e-4;--longeur du caisson
             long_caissonPplus:real:=4.8e-4;--lonueur du caisson P+
             long_cathode:real:=2.5e-4;--longueur de la cathode (cm)
             long_anode:real:=0.0019;--longeur de cellule de base (cm)
             ...
    port (Terminal e,f :electrical;--deux noeuds electricals
             Quantity dvix2:out real;--relier les sous modèles
             Quantity in2latchup,ip2latchup:out current;
             Quantity ideplatchup,:in current);
End Entity caissonpplus;
Architecture model of caissonpplus is
....
 Begin
--Caisson
N_d_caisson==(ni**2.0)/N_a_caisson;
N_a_caisson==dopage_caisson_P;
mun_0_caisson==(mun_0d*N_d_caisson+mun_0a*N_a_caisson)/
(N_d_caisson+N_a_caisson);
mup_0_caisson==(mup_0d*N_d_caisson+mup_0a*N_a_caisson)/
(N_d_caisson+N_a_caisson);
--Mobilité totale dans le caisson
mun_caisson==mun_dop_caisson;
mup_caisson==mup_dop_caisson;
--Constant de diffusion ambipolaire
dn_caisson==mun_caisson*ut;
dp_caisson==mup_caisson*ut;
--Resistance du caisson
rh1==long_canal/(qe*mup_caisson*dopage_caisson_P*long_anode*
(W_caisson_P-W_emetteur_N)*nbr_cellules*4.0);
rh2==(long_caissonP-long_canal)/(qe*mup_caisson*dopage_caisson_P*
long_anode*(W_caisson_P-W_emetteur_N)*nbr_cellules*4.0);
rh3==(long_caissonP+long_cathode+long_canal)/
(qe*mup_caisson*dopage_caisson_Pplus*long_anode*
(W_caisson_Pplus-W_emetteur_N)*nbr_cellules*4.0);
rh4==W_caisson_Pplus/(qe*mup_caisson*dopage_caisson_Pplus*
(long_caissonPplus+long_caissonP-long_cathode-long_canal)*
long_anode*nbr_cellules*4.0);
resistance_caisson==rlcp+rlcpe+rlcpep+rlcpp;--equivalente à Rlat
inj3==-2.0*qe*dn_caisson*suca/W_caisson_P*(dopage_caisson_P-sqrt
(dopage_caisson_P**2.0+ni**2.0*(exp(vcp_laterale/ut)-exp(vj2/ut))));
ipj3==iminen;
ipcp==ipj3;
incp==inj3;
vcp_laterale==ilat*resistance_caisson;
--résistance du caisson verical
rv1==(W_caisson_P-W_emetteur_N)/(qe*mup_caisson*dopage_caisson_P*
long_anode*nbr_cellules*4.0*(long_caissonP-long_canal));
rv2==(W_caisson_Pplus-W_emetteur_N)/(qe*mup_caisson*dopage_caisson_Pplus
*long_anode*nbr_cellules*4.0*(-long_caissonP+long_cathode+long_canal));
rcaisson_vert==rvcp*rvcpp/(rvcp+rvcpp);--equivalente à Rvert
End Architecture Model;
```

TABLEAU 2.6 – Modélisation du caisson P^+ en VHDL-AMS.

Le modèle inclut aussi le calcul de la résistance verticale en fonction des résistances R_{v1} et R_{v2}. Connaissant les paramètres technologiques ainsi que la géométrie des masques, il est possible d'évaluer la valeur de cette résistance. Son expression est donnée par :

$$R_{vertical} = \left(\frac{R_{v1} \cdot R_{v2}}{R_{v1} + R_{v2}} \right) \tag{2.65}$$

2.5 Influence de la température. Présentation des paramètres thermosensibles.

Le fonctionnement des composants de puissance s'accompagne systématiquement d'une variation de la température du système. Cette variation a un impact direct sur les paramètres thermosensibles des composants tels que la concentration intrinsèque, la durée de vie des porteurs et les mobilités des porteurs (électrons et trous). À chaque instant le comportement électrique du composant se trouve modifié au travers, par exemple, de la tension de seuil, de la transconductance du MOS, etc ...[Berraies 98]

Il est donc nécessaire, afin de modéliser le plus précisément possible les comportements statiques et dynamiques des composants de puissance, de tenir compte des interactions composant/système en fonction de la température ainsi que, l'impact de la température sur les composants de puissance eux mêmes. Cette modélisation passe par la réalisation de véritables modèles électrothermiques recalculant à chaque instant les valeurs des paramètres thermosensibles en fonction, à la fois, de la dissipation de puissance du composant et de son environnement global. Cette approche doit lier les modèles purement thermiques de type 3D [Dorkel 96] des systèmes au sens large (modules de puissance) aux modèles électriques des composants de puissance où la température est considérée comme un paramètre de deuxième niveau au même titre que, par exemple, la concentration intrinsèque. La principale difficulté porte sur les constantes de temps des phénomènes électriques et des phénomènes thermiques. En effet, la variation de la température d'un modèle apparaît au bout de plusieurs centaines de cycles de commutation des structures de puissance. Il est donc nécessaire de développer un super-viseur modèles thermique/modèles électriques. Dans ce but, il est indispensable d'introduire dans les modèles électriques les lois

de variation des paramètres thermosensibles décrivant leur évolution à une température T quelconque différente de la température T_0 de référence généralement prise à 300 K.

2.5.1 Concentration intrinsèque

Les variations de la concentration intrinsèque n_i en fonction de la température appliquée sont décrites dans nos modèles, par la formule empirique de Putley et Mitchell [Putley 58] :

$$n_i(T) = 3.16 \cdot 10^{16} \cdot T^{3/2} \exp\left(\frac{-0.603}{kT}\right) \tag{2.66}$$

où k est la constante de Boltzmann de valeur 1,380 $\cdot 10^{-23}$ J.K^{-1}.

2.5.2 Mobilité des porteurs

La mobilité des porteurs résulte des interactions des porteurs avec le réseau cristallin, les impuretés et eux-mêmes. Chacune de ces interactions est régie par une loi dépendante de la température. Dans le cas des semi-conducteurs faiblement dopés, la mobilité des porteurs est essentiellement limitée par leurs interactions avec le réseau. Cependant, dans le cas des dopages plus importants, les interactions dues aux impuretés ionisées présentes dans le réseau sont prises en compte. En ce qui concerne les interactions entre porteurs (carrier-carrier scattering), les concentrations des régions modélisées ne sont pas assez élevées pour les prendre en considération. La variation de la mobilité des électrons et des trous pour ces deux types d'interactions peut être représentée par la formule empirique suivante :

$$\mu_{A,D} = \mu_{1_{A,D}} \left(\frac{T}{T_0}\right)^{\alpha_{A,D}} + \frac{\mu_{2_{A,D}} \cdot \left(\frac{T}{T_0}\right)^{\beta_{A,D}}}{1 + \frac{N_{A,D}}{N_{C_{A,D}}} \cdot \left(\frac{T}{T_0}\right)^{\gamma_{A,D}}} \tag{2.67}$$

où $N_{A,D}$ est la concentration de dopant (accepteur ou donneur) de la région considéré. Les valeurs des paramètres α, β, γ sont constantes pour les différentes régions considérées. α

est fixé à -0.57, β est fixé à -2.33 et γ est fixé à 2.546.

2.5.3 Vitesse limite des porteurs

Lorsqu'un champ électrique apparaît dans la région de charge d'espace, les porteurs se trouvent accélérés. La vitesse à laquelle ces derniers se déplacent est fonction de la valeur du champ et diffère entre les électrons et les trous. Pour des valeurs de champ supérieures à 10^5 V/cm, cette vitesse se trouve saturée par les interactions des porteurs, à la fois entre eux et avec le réseau cristallin. La vitesse de saturation correspond à $1.7 \cdot 10^7$ cm/s pour les électrons et $0.834 \cdot 10^7$ cm/s pour les trous à T_0 [Canali 75]

Les vitesses limites des électrons et des trous sont données en fonction de la température par les relations suivantes :

$$V_{n\,sat} = V_{n_0} \left(\frac{T}{T_0} \right)^{-0.87} \tag{2.68}$$

$$V_{p\,sat} = V_{p_0} \left(\frac{T}{T_0} \right)^{-0.52} \tag{2.69}$$

2.5.4 Durée de vie des porteurs

La durée de vie des porteurs varie très sensiblement avec la température à travers une loi de la forme suivante :

$$\tau = \tau_0 \left(\frac{T}{T_0} \right)^{\alpha_\tau} \tag{2.70}$$

τ_0 représente la durée de vie des porteurs à la température T_0. La valeur de l'exposant α_τ dépend principalement de la nature des centres tueurs utilisés pour contrôler la durée de vie. Pour des diodes dopées à l'or, la valeur de α_τ varie entre 2 et 2.5, tandis que dans le cas de dispositifs irradiés (électrons, protons...), la valeur de α_τ est plus faible, de l'ordre de 1.5 [Debrie 96].

2.5.5 Paramètres de recombinaison surfacique

Les variations du paramètre de recombinaison surfacique sont liées aux effets du fort dopage, dans le cas des émetteurs classiques fortement dopés . Le plus influent de ces effets est le rétrécissement de la bande interdite (2.72). La variation du paramètre de recombinaison surfacique $h(T)$ devient :

$$h(T) = h_0 \cdot \exp\left(\triangle E_G \cdot \left[\frac{1}{kT} - \frac{1}{kT_0}\right]\right) \tag{2.71}$$

$$\triangle E_G = 2kT\left[1 + \left(\frac{N_{A,D}}{N_{ref}\left(\frac{T}{T_0}\right)^3}\right)^{\alpha_i}\right] \tag{2.72}$$

Où h_0 est la valeur du paramètre de recombinaison surfacique pour T_0, égale à $2{\cdot}10^{14}\,\mathrm{cm}^4/\mathrm{s}$ et α_i est fixé à 0.6. N_{ref} est la concentration de référence, elle est différente pour les dopages de type P ($4{\cdot}10^{18}\,\mathrm{cm}^{-3}$) ou N ($7{\cdot}10^{18}\,\mathrm{cm}^{-3}$).

Dans le cas des émetteurs à contrôle d'injection, la variation du paramètre de recombinaison surfacique avec la température est essentiellement liée à celle de la constante de diffusion. Elle peut être négligée en première analyse, étant donné que la réduction de la mobilité, lorsque la température croît, est contrariée par l'augmentation de l'unité thermodynamique, avec pratiquement compensation sur les plages de concentrations considérées (10^{16} à $10^{18}\,\mathrm{cm}^{-3}$).

Cependant, en se référant à des résultats expérimentaux sur des IGBTs à contrôle d'injection, il apparaît que l'évolution de la température est influente sur les caractéristiques électriques. Il semble donc que la considération de vitesse infinie de recombinaison au contact, utilisée pour l'établissement de h, ne soit pas correcte. Une loi d'évolution en

température semblant toutefois convenir peut être la suivante :

$$h(T) = h(T_0) \left(\frac{T}{T_0} \right)^{\alpha_h} \tag{2.73}$$

2.5.6 Paramètres du MOS

2.5.6.1 Tension de seuil

La tension de seuil V_T dépend, outre des paramètres de structure (épaisseur d'oxyde, dopage de substrat, nature du matériau de grille, etc...), de nombreux autres facteurs plus ou moins bien maîtrisés dans la technologie d'élaboration, tels que les densités de charges piégées à l'interface silice/silicium ou dans l'oxyde même, et peut présenter, selon les familles de composants ou au sein d'une même famille, une assez grande dispersion de valeurs.

Dans un premier temps la valeur de seuil V_{T_0} est considérée comme référence pour T_0. Son évolution pourra être modélisée de façon quasi-linéaire et décroissante en fonction de la température par la loi :

$$V_T = V_{T_0} \left[1 - \gamma (T - T_0) \right] \tag{2.74}$$

2.5.6.2 Facteur de pente

Le facteur de pente est fonction de la mobilité des électrons circulant dans le canal. La variation de ce coefficient est donc à l'image de celle de la mobilité, les autres paramètres étant fixés par la technologie. Cette mobilité, fonction de la température, influence fortement la valeur de K_P. Les valeurs typiques, indiquées dans la littérature, s'échelonnent pour les électrons entre 200 et 600 $\mathrm{cm^2 \cdot V^{-1} \cdot s^{-1}}$. La variation de la mobilité en fonction de la température suit la loi suivante [Beydoun 94] :

$$\mu_{canal} = \mu_{canal\,0} \left(\frac{T}{T_0} \right)^{-\alpha_\mu} \tag{2.75}$$

où $\mu_{canal\,0}$ est la mobilité de référence à T_0. Le coefficient α_μ est proche de 1.3 et est souvent considérée comme valeur par défaut.

2.6 Conclusion

Ce chapitre a présenté l'approche de modélisation physique qui permettre de reproduire fidèlement les phénomènes de diffusion qui se produisent dans les bases larges des composants de puissance de type bipolaire ainsi que la résolution exacte de l'équation de diffusion ambipolaire et sa représentation sous forme de cellules RC et de sources de courant. La méthode de modélisation utilisée permet de reproduire les phénomènes de diffusion qui se produisent dans la base large et faiblement dopée. Cette approche est donc indispensable pour reproduire fidèlement les phénomènes tels que le recouvrement des diodes, le courant de queue des IGBTs, etc...

La méthodologie de modélisation des composants bipolaires a été expliquée en présentant chaque sous modèle de région présente dans les différents composants. Les équations régissant la dépendance en température de leurs paramètres physiques sont données afin d'étudier l'influence de ces paramètres sur les formes d'ondes des différents composants modélisés. Les différents sous modèles des régions physiquement et/ou électriquement différentiables seront assemblés entre eux pour construire les modèles compacts des composants. Toutefois, l'assemblage des différents modèles de régions doit respecter certaines règles. Ces règles correspondent en fait aux conditions physiques de continuité aux frontières des régions correspondantes dans la structure semi-conductrice.

Le chapitre 3 présente les procédures d'assemblages des sous modèles, ainsi que des exemples de développement de modèles compacts de composants semi-conducteurs de puissance, tels que la diode PIN de puissance et l'IGBT Planar, à partir de la bibliothèque créée en VHDL-AMS. Les modèles des composants de puissance qui seront présentés, peuvent et doivent permettre une étude en amont de la phase de conception des composants et des circuits, par l'analyse des interactions observées entre les différents éléments constitutifs d'un circuit. L'intérêt apporté par de tels modèles permettra de les intégrer, de façon globale, dans un environnement de conception.

Chapitre 3

Mise en œuvre et exploitation de la bibliothèque

Sommaire

3.1 Mise en œuvre 83
3.2 Exploitation 112
3.3 Simulation dynamique de l'IGBT-NPT 131
3.4 Conclusion 133

3.1 Mise en œuvre

La volonté d'obtenir une modélisation précise du comportement dynamique des modèles de composants/structures de puissance dans des conditions nominales de fonctionnement, mais aussi des régimes extrêmes, passe par une résolution exacte de l'équation de diffusion ambipolaire présentée au cours du deuxième chapitre. Cette méthode correspond au cœur de l'approche de modélisation qui a été adoptée pour simuler les composants de puissance de type bipolaire et les structures issues du concept de l'Intégration Fonctionnelle.

Dans un premier temps, les modèles de diode PIN et d'IGBT sont présentés. Ces deux composants peuvent être considérés, actuellement, comme les structures classiques de l'électronique de puissance. La validité de l'implémentation des modèles de composants sera démontrée au moyen de nombreuses confrontations simulation/expérience. L'étape de validation des modèles créés en VHDL-AMS s'effectue par la création d'un banc d'essai appelé "Testbench" permettant de vérifier que les spécifications et les contraintes liées aux modèles de composants sont représentées. Cette étape de validation de modèles nécessite un simulateur de type circuit supportant le langage VHDL-AMS. L'outil Questa-ADMS permet de modéliser des systèmes pouvant être analogique, numérique ou bien mixtes. Il

a été utilisé dans nos travaux afin de simuler les différents modèles/sous modèles VHDL-AMS générés. Lorsque le modèle de test est validé, il est stocké dans la bibliothèque de modèles grâce à laquelle il pourra être utilisé dans un autre système, autre concept, par instanciation notamment.

Dans le cas de divergence des modèles, il est nécessaire de revenir à l'étape de conception afin de revoir le code des modèles sources soit en utilisant des instructions et des algorithmes de discontinuités, soit en revenant aux spécifications du système à modéliser.

Dans cette partie nous chercherons à définir une méthodologie d'implantation des différents modèles de composants indispensable à leur fonctionnement correct dans le simulateur.

3.1.1 Règles élémentaires de la modélisation en VHDL-AMS

3.1.1.1 Représentation des grandeurs analogiques

(a) Terminals : Le langage VHDL-AMS permet de décrire des systèmes conservatifs. A cet effet, le langage définit des bornes ou des TERMINALs, qui sont en fait les nœuds analogiques pour lesquels les lois de conservation de l'énergie (lois de Kirchoff dans le domaine électrique) doivent être vérifiées. Ces bornes peuvent être internes à une unité de conception et donc définies à l'intérieur d'une architecture de modèle, soit servir d'accès analogiques externes, dans ce cas, elles sont définies comme des PORTs dans l'entité du modèle. Ces bornes possèdent une nature relative à une discipline de la physique. Ces natures sont définies dans des packages spécifiques.

Par exemple, le package ELECTRICAL_SYSTEMS définit entre autres la nature ELECTRICAL. Elles permettent d'associer à chaque domaine physique des tolérances pour la simulation ainsi que de clarifier l'écriture de modèles pour les systèmes multi-physiques. Notons que chaque package définit une référence des grandeurs pour le domaine considéré. Dans notre cas, "electrical_ref" correspond à la masse électrique du système.

(b) Quantités : Les quantités (QUANTITY) représentent les inconnues des équations différentielles (DAEs) du système. Ces objets mémorisent la valeur de la variable jusqu'à la prochaine résolution des équations différentielles dans le noyau de simulation analogique. Ces équations peuvent être soit de type réel (standard VHDL) soit de type flottant. Elles

peuvent être soit "libres" (intermédiaires de calcul ou bien interfaces pour des systèmes non conservatifs), ou bien liées à des bornes. Dans ce cas, pour un couple de bornes donné, on peut définir des quantités ACROSS et des quantités THROUGH. Les quantités ACROSS sont homogènes à un effort (tension en électricité) et les quantités THROUGH à un flux (courant en électricité) ; plusieurs quantités THROUGH entre deux mêmes bornes sont automatiquement additionnées par le simulateur de circuit. En cas d'omission de la seconde borne, c'est la borne de référence qui est utilisée par défaut.

En VHDL-AMS, il est nécessaire de bien distinguer entre quantités et signaux. Les signaux peuvent être eux aussi des réels et non plus seulement énumérés comme en VHDL (bit, std_logic, ...). Cependant, alors que les quantités sont définies en temps continu, les signaux le sont toujours en temps discret et prennent donc leurs valeurs à des instants précis.

3.1.1.2 Attributs

Un attribut représente une caractéristique associée à une entité nommée. Un certain nombre d'attributs sont prédéfinis pour des types, des intervalles, des valeurs, des signaux, des fonctions, des natures, des terminaux et des quantités. VHDL-AMS permet de définir des attributs pour les quantités (certains d'entre eux peuvent d'ailleurs également être utilisés pour les signaux réels spécifiques à VHDL-AMS).

(a) Dérivation/Intégration : La dérivation et l'intégration en VHDL-AMS d'une quantité par rapport au temps s'effectuent respectivement par les attributs 'dot et 'integ. Bien souvent, il est préférable d'utiliser l'attribut 'dot que 'integ, parce que ce dernier est beaucoup plus sensible aux conditions initiales qui doivent être donc spécifiées de façon très explicite. On peut également présenter l'attribut 'delay qui, comme pour les signaux VHDL, permet d'effectuer un décalage temporel d'une quantité par rapport à une autre, par exemple pour modéliser des temps de propagation ou bien de conversion.

(b) Fonction de transfert : VHDL-AMS offre la possibilité d'assigner directement à une quantité le résultat du produit d'une autre quantité par une fonction de transfert. Cette dernière peut être définie soit par sa transformée de Laplace (attribut 'ltf) pour les systèmes continus, soit par sa transformée Z (attribut 'ztf) pour les systèmes échantillon-

nés. Dans les deux cas, les pôles et zéros de la fonction sont donnés par des vecteurs de constantes réelles.

3.1.1.3 Alternatives

VHDL-AMS rajoute entre autres à VHDL l'instruction simultanée conditionnelle IF *condition* USE. Cette instruction permet de choisir dynamiquement le jeu d'équations à traiter en fonction de conditions booléennes. Les outils actuels obligent le concepteur à avoir des branches équilibrées pour faciliter la vérification du critère de solvabilité. Cette instruction présentée ci-dessous est "imbricable". Ceci permet par exemple de modéliser le courant de la section MOS suivant les différents régimes de fonctionnement (Tableau 3.1) :

```
Break on vgs'above(vt),vds'above(vp);
--Pour un fonctionnement saturé
If (vgs'above(vt) and vds'above(vp)) use
imos==kp*((vgs-vt)*vp-(vp*vp/2.0));
Elsif(vgs'above(vt) and not vds'above(vp)) use
--Pour un fonctionnement linéaire
imos==kp*((vgs-vt)*vds-(vds*vds/2.0));
Else
imos==1.0e-12*(exp(-abs(vds)/ut)-1.0);
End use;
```

TABLEAU 3.1 – L'instruction simultanée conditionnelle en VHDL-AMS.

3.1.1.4 Discontinuités

Le simulateur VHDL-AMS doit être capable de gérer correctement dans le domaine temporel les discontinuités des quantités ou de leurs dérivées, mais l'algorithme de calcul ne les détecte pas automatiquement. Dans ces conditions, si le pas du simulateur n'est pas modifié, la convergence de l'algorithme de résolution des équations différentielles est plus tardive, ce qui produit des résultats incorrects juste après la discontinuité. Ceci se produit en particulier si une quantité est mise à jour en temps discret dans un process.
La solution consiste donc à réduire le pas de simulation au voisinage des discontinuités, l'algorithme effectuant si nécessaire un retour en arrière. Ceci est réalisé par la construction BREAK ON suivie de la quantité subissant la discontinuité. Cette construction peut être également utilisée avec un signal afin de réinitialiser le simulateur lors du changement

d'état de celui-ci.

La construction BREAK [[for Q1] use Q2=> expression] [on S][WHEN condition] permet quant à elle de spécifier explicitement de nouvelles conditions initiales lors d'un événement. Elle n'est malheureusement pas implémentée par l'ensemble des simulateurs.

3.1.1.5 Domaine de simulation

Un avantage du langage VHDL-AMS est d'indiquer le domaine (DC, Transitoire, AC) en cours lors de la simulation. Ceci permet de spécifier à l'intérieur d'un modèle des conditions explicites pour le calcul du point de fonctionnement DC par exemple. Ceci permet de contourner une limitation de la plupart des simulateurs actuels qui ne prennent pas en compte la construction BREAK pour les conditions initiales. Le langage distingue également Time_domain et Frequency_domain.

```
1
If domain=quiescent_domain Use
3 V==0.0;
Else
5 I==c*V'dot;
End use;
```

3.1.2 Assemblage des différentes zones physiques / Sous modèles

Les modèles élémentaires établis pour chaque région typée du semiconducteur : zone de stockage des porteurs, zone de charge d'espace dépeuplée ou de drift, émetteur, base mince ou couche tampon, section MOS, constituent une bibliothèque modulaire de sous-modèles à partir de laquelle la création d'un composant de puissance peut être effectuée par simple assemblage. Ainsi, il est possible de reconstituer aussi bien une diode de puissance PIN, qu'un thyristor, ou encore un composant IGBT, quelle que soit sa technologie.

En se référant à l'approche régionale de modélisation présentée dans le chapitre 2, on voit que le modèle de la diode de puissance PIN, par exemple, peut être construit à partir de l'association de trois primitives qui sont : le modèle de la zone de stockage des porteurs, le modèle des zones de charge d'espace et le modèle d'émetteur. L'assemblage peut être plus complexe et nécessiter l'appel à des primitives supplémentaires. C'est le cas de l'IGBT de type "Punch Through" qui va nécessiter l'utilisation de cinq modèles de régions, qui

sont, en plus des sous-modèles déjà cités pour la diode PIN, le sous modèle de base mince et celui de la section MOS. Le tableau 2.1 du chapitre 2 montre le concept d'assemblage des sous modèles appliqué à différentes structures de composant de puissance.

Cette approche de modélisation modulaire définie dans le chapitre 2 présente les avantages suivants :

- La compatibilité des différents modèles de composants impliqués dans une simulation de circuits.
- La signification physique claire des paramètres pour chaque modèle en relation avec la structure du semiconducteur ou la technologie de réalisation. Cette signification est conservée quel que soit le composant concerné. Ainsi, on peut envisager l'uniformisation des procédures d'acquisition ou d'identification des paramètres.
- La possibilité de choisir le degré de finesse de description de la zone électrique ou physique du composant en fonction de l'objectif recherché.

3.1.2.1 Continuité des courants aux interfaces

(a) À la frontière entre deux régions quasi-neutres : Le courant de déplacement entre deux régions quasi-neutres est négligé. Les conditions de continuité se réduisent donc à la continuité du produit pn et à celles des courants de trous et d'électrons. La figure 3.1.a présente l'exemple de la jonction entre l'émetteur P^+ et la zone de stockage en haute injection. Les équations suivantes décrivent les continuités associées :

$$p_E^2 = p_1^2 \tag{3.1}$$

$$\begin{cases} J_{nE} = J_{n1} \\ J_{pE} = J_{p1} \end{cases} \tag{3.2}$$

(b) À la frontière entre une région quasi-neutre et une zone de charge d'espace : Dans ce cas le produit pn est négligé et on tient compte du courant de déplacement en faisant porter la continuité sur le courant total d'un part, et sur le courant des porteurs "non déplacés" d'autre part. La figure 3.1.b présente l'exemple de la jonction entre l'émetteur P^+ et la zone de charge d'espace. Ainsi, dans ce cas, le dépeuplement

implique un déplacement de trous. C'est donc le courant de trous dans l'émetteur qui assure la continuité du courant total, le courant d'électrons à l'interface, s'il existe, reste continu. Les équations suivantes décrivent les continuités associées :

$$(pn) = 0 \tag{3.3}$$

$$J_{tot} = J_n + J_p + J_{dep} = J_{nE} + J_{pE} \tag{3.4}$$

$$\begin{cases} J_{nE} = J_n \\ J_{pE} = J_p + J_{dep} \end{cases} \tag{3.5}$$

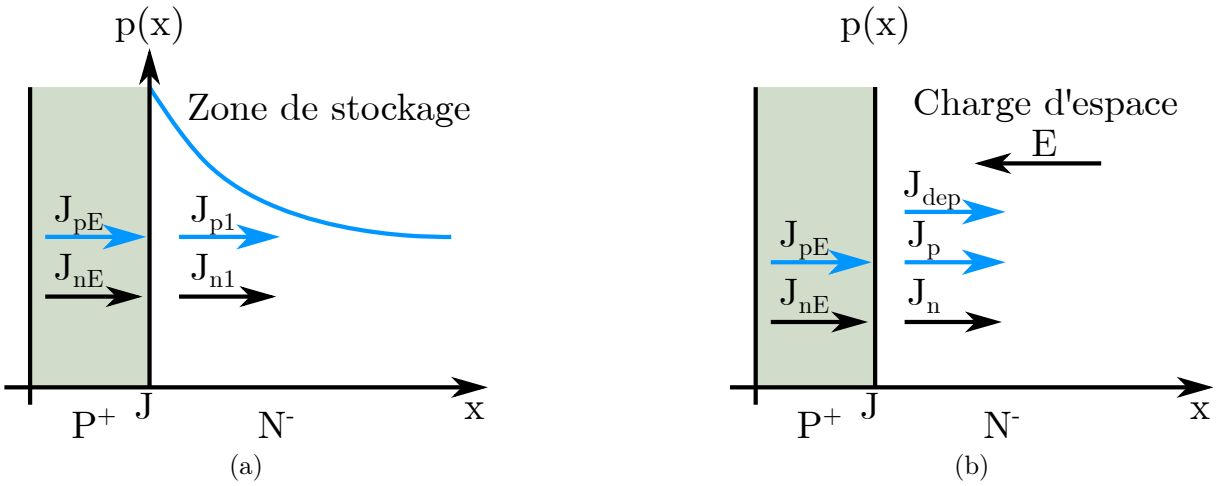


FIGURE 3.1 – (a) Continuité des courants et du produit pn à l'interface émetteur P^+/zone de stockage des porteurs. (b) Continuité des courants à l'interface émetteur P^+/zone de charge d'espace.

D'autre part, la figure 3.2 présente l'exemple de la jonction entre la zone de charge d'espace et la zone de stockage en haute injection. De la même manière, le dépeuplement implique un déplacement d'électrons. Dans ce cas on écrira :

$$(pn) = 0 \tag{3.6}$$

$$J_{tot} = J_n + J_p + J_{dep} = J_{n1} + J_{p1} \tag{3.7}$$

$$\begin{cases} J_{n1} = J_n + J_{dep} \\ J_{p1} = J_p \end{cases} \tag{3.8}$$

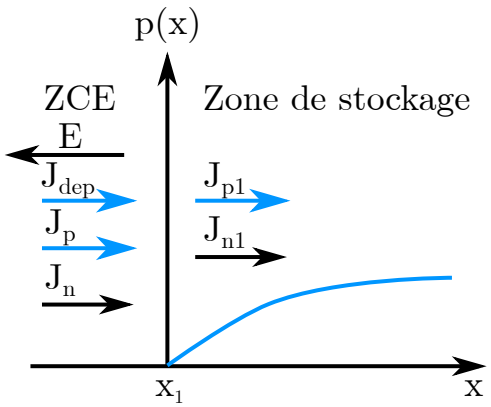


FIGURE 3.2 – Continuité des courants à l'interface zone de charge d'espace/zone de stockage des porteurs.

3.1.2.2 Calcul de la chute de tension totale entre électrodes

L'approche de modélisation des composants de puissance est basée sur la continuité des courants aux frontières des différentes régions. Cependant, le calcul des courants internes nécessite la connaissance du courant total traversant la structure du composant. Le calcul de ce dernier se fait par la résolution du systèmes d'équations classiques des nœuds et des mailles. Il est donc indispensable, afin de résoudre le système, de connaître la chute de tension totale aux bornes du composant. Elle correspond à la somme des différentes chutes de tension aux bornes des régions électriquement et physiquement différentiées tout en respectant les conditions imposées par le circuit. Selon le régime de fonctionnement (statique ou dynamique) certaines de ces contributions pourront éventuellement s'annuler (voir les figures 3.5.a et 3.7).

3.1.3 Méthode d'implémentation sous VHDL-AMS

La figure 3.3 présente l'arborescence des différents fichiers associés à un modèle de composant déclaré dans la bibliothèque des modèles en VHDL-AMS. La déclaration d'un modèle de composant quelconque en VHDL-AMS doit contenir certaines informations qui

sont : le nom du fichier, les bibliothèques utilisées, la structure, la liste des quantités, les ports, génériques et les symboles. Il faut noter qu'on peut trouver une différence de gestion des modèles entre les différents simulateurs VHDL-AMS. Dans le cas de Questa-ADMS, il est nécessaire de créer le fichier de test du modèle en VHDL-AMS, il n'est pas généré automatiquement ni présenté sous forme circuit électrique comme dans le cas de SystemVision.

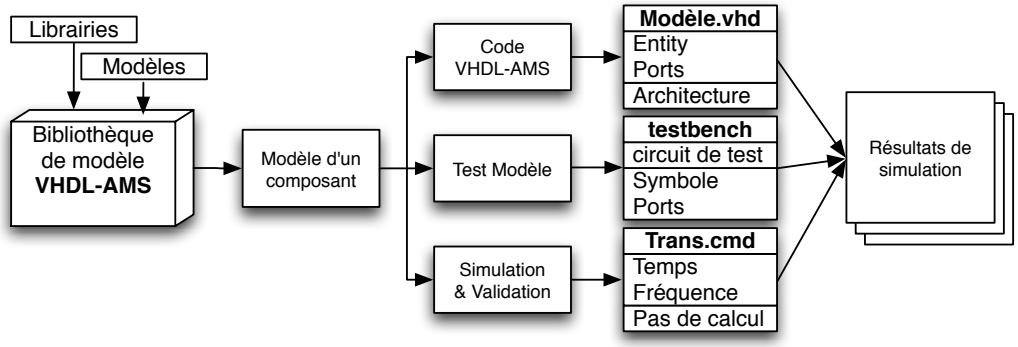


FIGURE 3.3 – Les différents fichiers associés à un modèle décrit en VHDL-AMS.

Dans le cas de la modélisation, les deux démarches ont été explorées :

- Modélisation directe du composant en VHDL-AMS dans une seule unité de conception (approche globale).
- Modélisation du composant à partir des sous modèles électriques (approche régionale).

La figure 3.4 présente la démarche de validation d'un composant de puissance, ainsi que la procédure de création d'une bibliothèque de modèles en VHDL-AMS. La conception des modèles doit dépasser le cadre de l'application pour laquelle elle a été effectuée et faciliter une réutilisation dans d'autres contextes par d'autres ingénieurs. Dans ce cas, il est indispensable de faire un effort de généralisation et de documentation des modèles, pour faciliter leur réutilisation dans d'autres environnements logiciels.

Une documentation complète des modèles stockés dans une bibliothèque VHDL-AMS permet de réduire le temps et le coût de modélisation et de validation tout au long de la conception du système complexe modélisé.

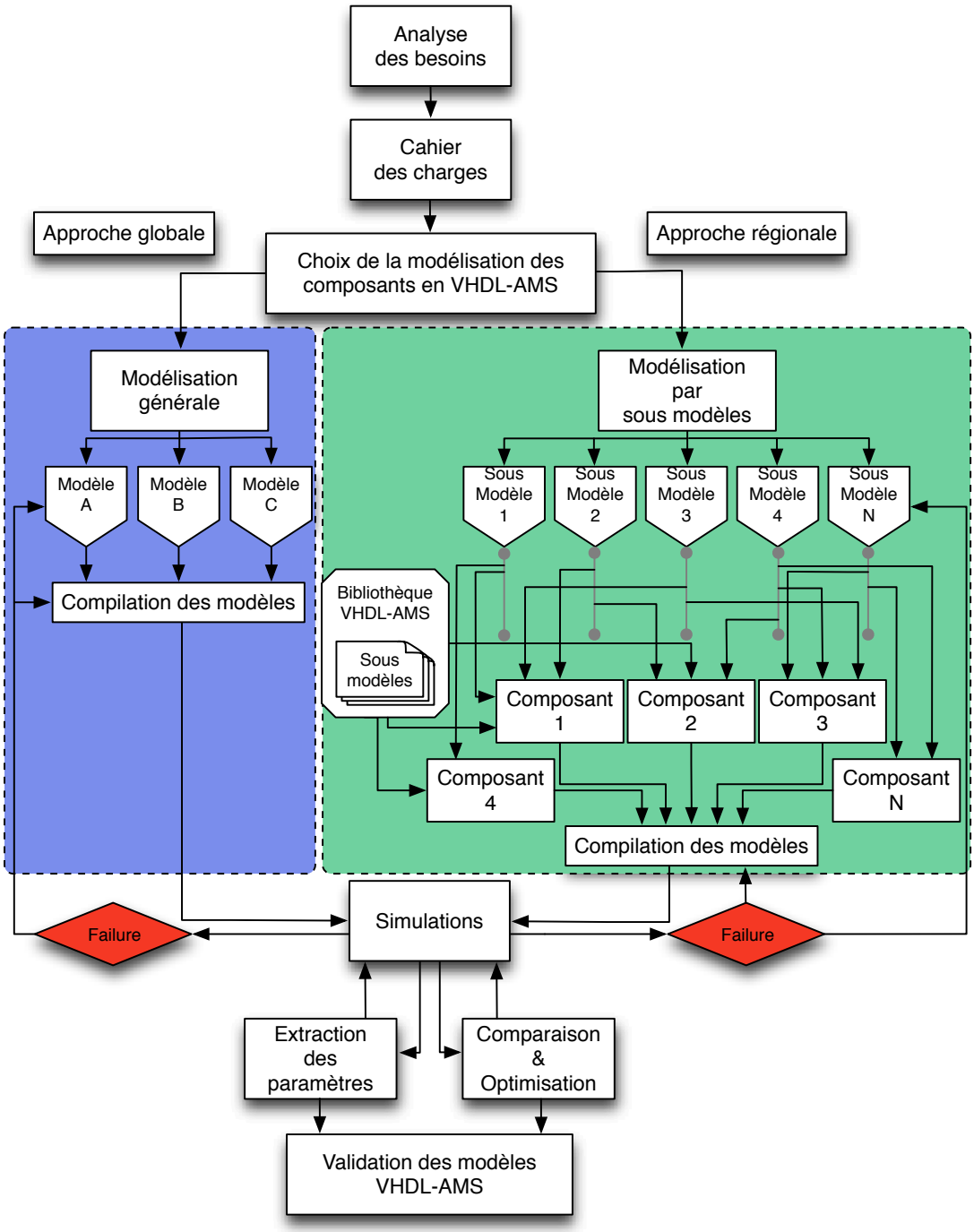


FIGURE 3.4 – Les différentes démarches de validation de modèles et la procédure de création de bibliothèque de composants en VHDL-AMS.

La première étape dans la description des interconnexions de sous-modèles dans une conception, consiste à décrire les différents types de composants utilisés. Nous avons déjà vu la façon de décrire ces composants à l'aide des déclarations d'entités pour chacun des sous modèles. Chaque déclaration d'entité est une unité de conception séparée comportant une ou plusieurs architectures correspondant aux diverses implémentations. Une deuxième approche consiste à effectuer les déclarations de composants dans l'architecture du modèle. La déclaration d'un composant précise seulement l'interface externe pour la composante en termes de constantes génériques et de ports d'entrées et sorties. Il n'est pas nécessaire de décrire une mise en œuvre correspondante, puisque la seule chose qui importe est la manière dont le composant est connecté dans le niveau actuel de la hiérarchie de conception. Cela rend l'architecture complètement autonome, car elle ne dépend d'aucune autre bibliothèque sauf son interface entité correspondante.

Le tableau 3.2 présente la déclaration d'un composant de type transistor NMOS à effet de champ. Drain, grille et source représentent les terminaux externes de nature ELECTRICAL. Le modèle présente également les constantes génériques de paramétrage comme la tension de seuil du MOS et sa transconductance.

```
Component nfet is
        Generic(Vt:real;
                transconductance:real);
        Port(terminal gate,drain,source:Electrical);
End component nfet;
```

TABLEAU 3.2 – Déclaration d'un composant de type transistor NMOS à effet champ en VHDL-AMS.

Nous remarquons la similitude entre une déclaration de composant et une déclaration d'entité. Cette similitude n'est pas accidentelle car ils servent également à définir l'interface externe pour un module. Bien qu'il existe une relation très étroite entre les composants et les entités, ils incarnent en réalité deux concepts différents. Cela peut être une source de confusion pour les nouveaux utilisateurs de VHDL-AMS. Néanmoins, la souplesse offerte par ces deux possibilités de constructions différentes est une des fonctionnalités les plus puissantes du langage VHDL-AMS.

3.1.4 Modèle de la diode PIN de puissance

La diode PIN de puissance en tant que composant le plus simple (composant élémentaire) de l'électronique de puissance, mais néanmoins indispensable est tout naturellement le premier objet de notre étude. Il nous a servi de prototype pour la mise en œuvre de notre méthodologie de modélisation des composants de puissance.

3.1.4.1 Description du modèle de la diode PIN

Les différentes régions physiques et électriques intervenant dans le fonctionnement de la diode PIN, ainsi que les conventions adoptées pour les différents courants sont représentées à la figure 3.5.a. La figure 3.5.b présente le profil de dopage dans les différentes régions de la diode ainsi que les paramètres géométriques et physiques correspondants. La tension totale aux bornes de la diode est la somme des chutes de tensions présentes aux bornes de chacune de ces régions (eq.3.9).

$$V_{AK} = V_{j1} + V_{zceg} + V_{Base} + V_{Dember} + V_{Drift} + V_{j2} \tag{3.9}$$

où V_{j1}, V_{j2} représentent les tensions aux bornes des jonctions j_1, j_2, V_{zced} et V_{zceg} les tensions supportées par les charges d'espace dépeuplées et de drift à gauche et à droite de la zone des stockage des porteurs.

Les conditions de continuité sont exprimées par le jeu d'équations présenté dans le tableau 3.3 et sont directement implémentées dans le modèle VHDL-AMS de la diode. Il faut noter que les quantités x_1 et x_2 présentés dans le jeu d'équations représentent les largeurs respectives de la zone de charge d'espace dépeuplée (zone de charge d'espace gauche) et de la zone de drift. Ce ne sont plus les abscisses x_g et x_d utilisées dans les modèles de lignes permettant la description de la charge stockée dans la région de base.

Le phénomène de claquage par avalanche est pris en compte dans le modèle de la diode PIN à l'aide de l'approche empirique de MILLER (présentée dans le chapitre 2) valide pour des champs électriques dans la zone de transition suffisamment élevés (de l'ordre de $10^5\,\mathrm{V/cm^2}$).

Les différents paramètres physiques et géométriques de premier niveau et mixtes utilisés dans le modèle de la diode PIN sont présentés dans le tableau 3.4.

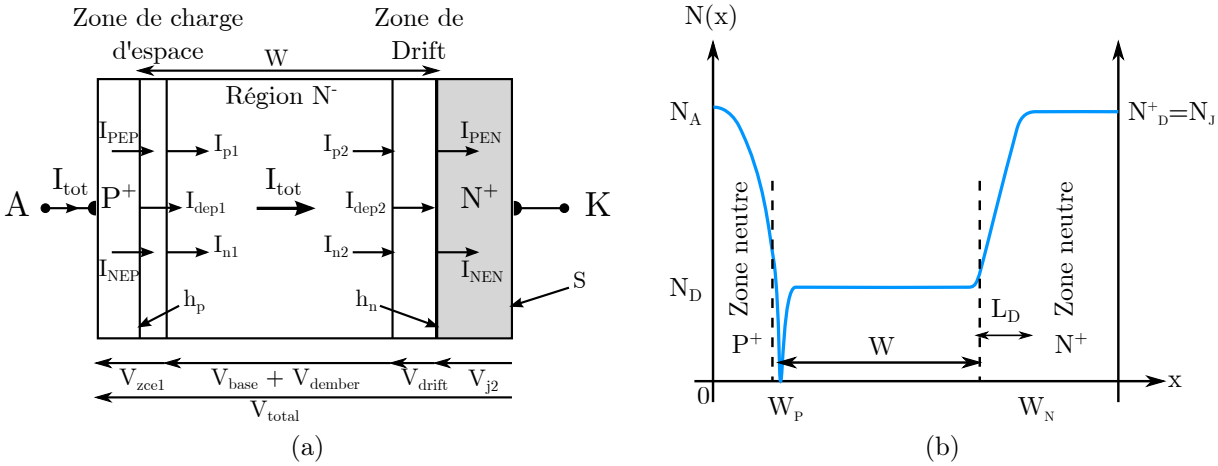


FIGURE 3.5 – (a) Coupe schématique de diode PIN avec les différentes régions physiques et électriques ainsi que les conventions sur les courants. (b) Profil de dopage de la diode de puissance et paramètres associés.

	Continuité des courants	Somme des tensions
Émetteur P^+	$I = qSh_p\left(p_1^2 - n_i^2\right)$	$V_{j1} = 2U_T \ln\left(\frac{p_1}{n_i}\right)$
Côté P^+/N^-	$I_{dep1} = -qSN_D\frac{dx_1}{dt} - \frac{1}{v_{plim}}\frac{d}{dt}(x_1\lvert I_{p1}\rvert)$	$V_{zce1} = -\left(qN_D + \frac{\lvert I_{p1}\rvert}{v_{plim}S}\right)\cdot\frac{x_1^2}{2\varepsilon_{si}}$
Base N^-	$\begin{cases} I_{n1} = I_{nEP} + I_{dep1} \\ I_{p1} = I_{tot} - I_{n1} \end{cases}$ $\begin{cases} I_{p2} = I_{pEN} + I_{dep2} \\ I_{n2} = I_{tot} - I_{p2} \end{cases}$	$V_{dember} = 2U_T\frac{D_p}{D_n + D_p}\ln\left(\frac{p_2}{p_1}\right)$ $V_{Base} = R_{base}\cdot I_{tot}$
Côté N^-/N^+	– Pour $\lvert I_{n2}\rvert > (q\cdot S\cdot N_D\cdot v_{nlim})$ $I_{dep2} = qSN_D\frac{dx_2}{dt} - \frac{1}{v_{nlim}}\frac{d}{dt}(x_2\lvert I_{n2}\rvert)$ – Pour $\lvert I_{n2}\rvert \leq (q\cdot S\cdot N_D\cdot v_{nlim})$ $I_{dep2} = qSN_D\frac{dx_2}{dt}$	– Pour $\lvert I_{n2}\rvert > (q\cdot S\cdot N_D\cdot v_{nlim})$ $V_{drift} = \frac{I_{n2}\cdot x_2}{qSN_D\cdot\mu_n}$ – Pour $\lvert I_{n2}\rvert \leq (q\cdot S\cdot N_D\cdot v_{nlim})$ $V_{drift} = E_{crit}\cdot x_2$
Émetteur N^+	$I = qSh_n\left(p_2^2 - n_i^2\right)$	$V_{j2} = 2U_T\ln\left(\frac{p_2}{n_i}\right)$
Bornes (A, K)	$I_{AK} = I_{tot}$	$V_{AK} = V_{j1} + V_{zce1} + V_{Base} + V_{Dember} + V_{drift} + V_{j2}$

TABLEAU 3.3 – Continuité des courants aux interfaces et tensions aux bornes des différentes régions de la diode.

À l'intérieur du modèle de la diode de puissance, les informations échangées entre les différents sous modèles sont transportées en utilisant différents types de supports. La figure 3.6 présente le diagramme d'association des différents sous modèles formant la

Paramètres	Significations
S	Surface Active de la diode
N_d	Concentration de la base
N_{dj}	Concentration à la jonction homotype
N_{dk}	Dopage P^+ face arrière
N_a	Dopage caisson N^+
N_R	Concentration en centres de recombinaisons
h_p	Paramètres de recombinaison surfacique d'émetteur P
h_n	Paramètres de recombinaison surfacique d'émetteur N
l_D	Décrément de la répartition d'impuretés à la jonction homotype
W	Profondeur de la région de base
ctTau	Coefficient de la dépendance de la durée de vie en fonction de la température
cth_p	Coefficient de dépendance du coefficient de recombinaison surfacique de l'émetteur P^+ en fonction de la température
cth_n	Coefficient de dépendance du coefficient de recombinaison surfacique de l'émetteur N^+ en fonction de la température

TABLEAU 3.4 – Paramètres physiques et géométriques de premier niveau et mixtes utilisés par le modèle de la diode de puissance.

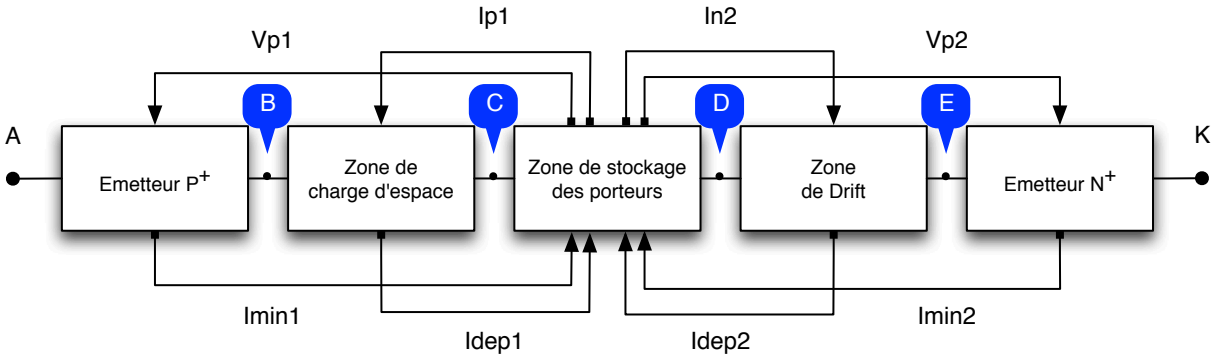


FIGURE 3.6 – Les différentes connexions entre les sous modèles formant le modèle VHDL-AMS de la diode PIN.

diode ainsi que la connexion des différentes quantités d'entrée et de sortie des différents sous modèles. Les nœuds internes (B, C, D, E) de nature ELECTRICAL utilisés dans le modèle, permettent la modularité et assurent le transport du courant total I_{tot} traversant la diode à l'intérieur de chaque sous modèle avec la continuité des courants de porteurs aux frontières. Ainsi, la compilation séparée des différents sous modèles est possible et l'exploitation des différentes quantités est possible au niveau de l'architecture. D'autre part, les quantités "IN" et "OUT" déclarées dans l'entité du modèle peuvent être calculées par un sous modèle et exportées pour être utilisées dans d'autre sous modèles. C'est le

cas de l'émetteur P^+, par exemple, où le courant des porteurs minoritaires I_{min1} est défini comme une quantité sortante (OUT current) puisque sa valeur est exportée pour être utilisée par le modèle de la zone de stockage des porteurs. D'autre part, les concentrations de porteurs aux frontières p_1 et p_2 sont calculées à l'intérieur du sous modèle de la zone de stockage de porteurs. Ces valeurs sont exportées pour être utilisées dans le calcul des tensions de jonction des émetteurs P^+ et N^+.

3.1.4.2 Problématique de modélisation par sous-modèles

Comme tout composant de puissance, la modélisation de la diode de puissance en VHDL-AMS présente des difficultés durant la phase de simulation et de validation. Une des principales porte sur la discontinuités des modèles/sous-modèles. Pour résoudre les problèmes de discontinuité, il faut utiliser l'instruction "break". Chaque fois qu'une instruction break est exécutée elle signale au solveur analogique qu'une discontinuité s'est produite. En effet, le solveur analogique peut résoudre des équations pour des quantités qui sont continues à condition que leurs présences soient indiquées par la déclaration break afin de fournir de nouvelles conditions initiales aux discontinuités.

Le tableau 3.5 présente la résolution des problèmes de discontinuités liées au calcul du courant de déplacement côté base/drift ainsi que de la résistance de la zone de drift.

```
Break on itot'above(abs(qe*Nd*vnlim*S))
If (itot'above(abs(qe*Nd*vnlim*S))) use
idep2==-(qe*dopage_base_2*S*dvx2-dvx2i);
r0drift==dopage_base_2*-abs(in2)/(qe*S*vnlim);
Else
idep2==-(qe*dopage_base_2*S)*dvx2;
r0drift==dopage_base_2;
end use;
```

TABLEAU 3.5 – Utilisation de l'instruction "Break" pour résoudre le problème de discontinuité du courant de déplacement de la zone de drift.

Un autre problème rencontré lors de la modélisation de la diode PIN est la déclaration des conditions initiales assurant une bonne convergence du modèle. Au démarrage de la simulation, les quantités sont initialisées implicitement à zéro par défaut, sauf en cas d'initialisation explicite. Ces valeurs par défaut imposées par le simulateur peuvent

créer des problèmes de convergence au niveau des équations différentielles, des paramètres physiques, des dérivées partielles ainsi que sur l'intégration et la division par une quantité nulle. Durant la simulation, les grandeurs suivantes ont été initialisées au démarrage :

- La mobilité efficace dans le canal μ_{nseff} (munccs dans le modèle de drift),
- Les constantes de diffusion d'électrons D_n et de trous D_p,
- Les paramètres x_n et x_p qui permettent la description de la charge stockée,
- Les mobilités des électrons et des trous (μ_n et μ_p) dans la région de base,
- La concentration intrinsèque n_i et la concentration intrinsèque de base n_{ib} et n_{ib0}.
- La longueur de diffusion L_D qui représente la racine carrée du produit de la durée de vie τ par la constante de diffusion ambipolaire D.

Il faut définir les conditions initiales au début de cycle de simulation en introduisant les bons paramètres du fonctionnement du modèle pour que le simulateur puisse mener le calcul du point de fonctionnement DC dans les meilleurs conditions possibles. Dans le cas contraire, une erreur de convergence du modèle peut se produire.

3.1.4.3 Présentation du code VHDL-AMS de la diode PIN

Après avoir modélisé les différentes parties constituant la diode PIN, c'est le moment de les grouper dans un seul fichier pour décrire le comportement de la diode. L'association de ces différentes parties (sous modèles qui sont présentés en l'annexe) se fait en appelant chaque sous modèle par son entité, son générique (paramètres physiques et géométriques du modèle) et ses ports externes dans l'architecture du modèle. Il faut définir dans ce cas, des nœuds internes (b, c, d, e) de nature électrique (ELECTRICAL) qui permettent de connecter les différents sous modèles entre eux et d'assurer le passage du courant total I_{tot} à travers la structure du composant.

Le tableau 3.6 présente le code VHDL-AMS du modèle complet de la diode PIN. Les terminaux externes du modèles (A, K) déclarés dans l'entité du modèle qui sont de nature électrique permettent de tester le modèle dans un circuit électrique. Les différentes quantités déclarées dans l'architecture du modèle de diode représentent des nœuds virtuels pour le modèle qui assurent la connexion des différentes quantités entrant et sortant des différents sous modèles électriques.

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;
Entity diode is
        port (Terminal a,k :electrical);--deux noeuds externes
End Entity diode;

Architecture model of diode is
------------------------------------------------------------------------
--Déclaration des noeuds internes et des quantités communes
------------------------------------------------------------------------
Terminal b, c, d, e: Electrical;
Quantity imin1, idep1, ip1, idep2, imin2, in2: current;
Quantity vp1, vp2: real;

begin
------------------------------------------------------------------------
--Instantiation des sous modèles pour créer le modèle de diode
------------------------------------------------------------------------
EmettP: Entity emetteurp
        Generic map (500.0,2.0e13,1.08,2.0e18,1.0e17,1.5e19,2.0e-6,
                     41.0e-9,9.7e12,570.0e-6)
        Port map(a,b,imin1,vp1);

zone_espace: Entity zespace
             Generic map (500.0, 1.0e-7, 1.0e-8, 2.0e13, 1.08)
             Port map (b,c,idep1,ip1,vp1);

zintdp: Entity basedp
        Generic map (500.0,1.0e-7,1.0e-7,1.0e-8,1.0e-8,2.0e13,1.0e17,
                     2.0e18,1.5e19,2.0e-6,41.0e-9,9.7e12,1.08,0.0365,
                     50.0e-6,570.0e-6)
        Port map (c,d,in2,ip1,vp1,vp2,idep1,idep2,imin1,imin2);

drift: Entity zonededrift
       Generic map (500.0,1.0e-7,1.0e-7,1.0e-8,1.0e-8,2.0e13,1.0e17,
                    2.0e18,1.5e19,9.7e12,1.08)
       Port map (d,e,idep2,in2,vp2);

EmettN: Entity emetteurn
        Generic map (500.0,2.0e13,1.08,2.0e18,1.0e17,1.5e19,41.0e-9,
                     9.7e12,50.0e-6)
        Port map (e,k,imin2,vp2);
End Architecture model;
```

TABLEAU 3.6 – Présentation du modèle complet de la diode PIN en VHDL-AMS.

3.1.5 Modèles de l'IGBT-NPT et IGBT-PT planar

Dans cette partie nous présentons la modélisation de deux types d'IGBT planar : l'IGBT à contrôle d'injection (IGBT-NPT) et l'IGBT à limitation de charge (IGBT-PT). Le modèle de l'IGBT-PT est identique à celui de l'IGBT-NPT si ce n'est la prise en compte des modifications concernant les courants injectés dans la région de base côté anode et sur la tenue en tension. Cependant, la technologie NPT est plus intéressante que les PT dans les applications rapides mais moins utilisable dans les applications de basse tension ($\leq$1200 V) à cause de la chute de tension importante à l'état passant [Siemieniec 97].

La technologie NPT est fabriquée avec une technique appelée "transparent anode" qui permet de contrôler la concentration des porteurs du côté de l'anode (collecteur) sans avoir une grande répercussion sur la concentration des porteurs du côté de la cathode. Il faut noter que la structure NPT a besoin d'un matériau de base de haute résistance pour les applications de haute tension. Pour la structure PT, le substrat est la couche P^+, l'épaisseur est limitée par des procédés de fabrication pour des raisons mécaniques, son dopage ne peut pas être inférieur à une certaine valeur ($\simeq 10^{18}\,cm^{-3}$) à cause de la résistance de cette couche. De plus il est difficile de bien maîtriser le dopage et l'épaisseur de la "couche tampon" de type N^+. Par ailleurs, la structure PT est sensible à la température, elle est instable thermiquement avant la structure NPT au niveau des pertes à l'ouverture dans des conditions identiques de test.
La structure NPT permet de tenir plus longtemps le court-circuit que la structure PT. Ceci peut s'expliquer du fait que la zone de stockage N^- de la structure PT est plus fine que celle présentée dans la structure NPT, ainsi, la température croît plus rapidement dans la zone N^- de la structure PT [Sheng 00].

3.1.5.1 Description du modèle de l'IGBT à contrôle d'injection (non punch through) ou NPT

La figure 3.7 présente une coupe élémentaire de l'IGBT-NPT ainsi que les conventions de courants utilisées par le modèle. Les différentes régions physiques et électriques constituant l'IGBT-NPT sont : les émetteurs P^+ et N^+ définissant respectivement les couples (I_{pEP}, I_{nEP}) et (I_{pEN}, I_{nEN}), la région de stockage des porteurs définissant les couples (I_{n1}, I_{p1}) et (I_{n2}, I_{p2}), les zones de charges d'espace gauches et droites caractérisées notamment

par les courant de déplacement I_{dep1} et I_{dep2}, la section MOS dont le courant de canal est noté I_{mos} et le caisson P/P^+ faisant intervenir le courant latéral I_{lat} et les courants I_{pc} et I_{nc}. La tension totale aux bornes de l'IGBT-NPT est la somme des chutes de tensions présentes aux bornes de ces régions électriques (eq.3.10)

$$\text{En mode IGBT } : V_{AK} \geq 0 : V_{AK} = V_{j1} + V_{zceg} + V_{Base} + V_{Dember} + V_{CP} \tag{3.10}$$

Il est à noter que la chute de tension cathode-caisson P/P^+ est calculée au moyen du courant latéral circulant dans une cellule élémentaire. Ce dernier est ensuite multiplié par le nombre de cellules mises en parallèle afin d'obtenir la valeur du courant latéral total circulant dans la structure. Ainsi, à partir de ces conditions, il est possible de décrire le comportement correspondant au déclenchement thyristor (Latchup de l'IGBT) par cette modélisation [1+1]. Dans ce cas, le phénomène de latchup de l'IGBT est fortement lié à la concentration moyenne du caisson P/P^+ qui fixe la valeur de la résistance du caisson latéral $R_{caissonlateral}$. La variation du niveau de déclenchement parasite est donc fonction du nombre de cellules mises en parallèle. Plus ce nombre est élevé, moins le niveau du courant latéral circulant dans la résistance $R_{caissonlateral}$ d'une cellule élémentaire sera important. D'une manière générale, plus le nombre de cellules est important plus la valeur de déclenchement sera repoussée à des niveaux en courant élevés. Comme dans le cas de la diode, le phénomène de claquage par avalanche est pris en compte dans le modèle à l'aide de l'approche empirique de MILLER.

Les équations définissant complètement le modèle de l'IGBT-NPT sont présentées dans le tableau 3.7. Ces équations, comme dans le cas de la diode PIN, peuvent être implémentées directement sous Questa-ADMS.

Le tableau 3.8 présente les différents paramètres physiques, géométriques et électriques de premier niveau, accessibles par l'utilisateur. Le facteur de forme K_p est calculé grâce à la connaissance des paramètres technologiques de conception de la section MOS du composant, comme la longueur de canal L, la largeur développée Z ainsi que l'épaisseur d'oxyde de grille e_{ox} et la capacité C_{ox}.

Il faut noter que les courants I_{grille}, I_{chx}, ainsi que les courants de déplacement I_{dep1} et I_{dep2} interviennent uniquement en régime dynamique lors de l'apparition des zones de charges d'espace gauche et droite qui assurent la tenue en tension à l'état bloqué.

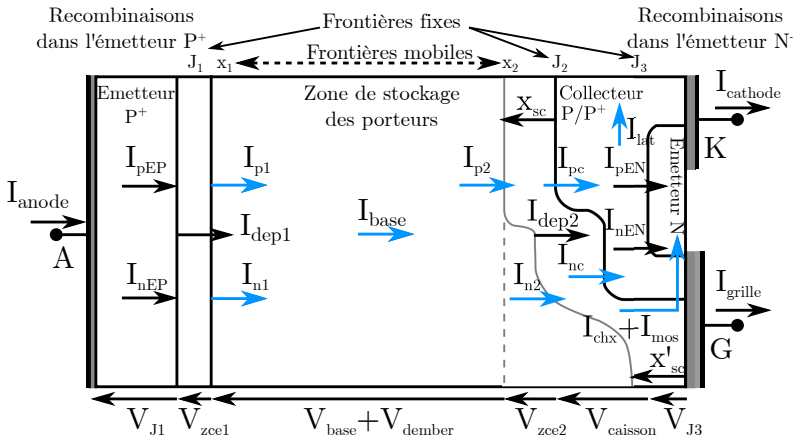


FIGURE 3.7 – Coupe d'une cellule élémentaire de l'IGBT-NPT faisant apparaitre la convention des courants utilisée par le modèle

	Continuité des courants	Somme des tensions
Émetteur P^+	$I = qSh_p\left(p_1^2 - n_i^2\right)$	$V_{j1} = 2U_T \ln\left(\frac{p_1}{n_i}\right)$
Côté P^+/N^-	$I_{dep1} = -qSN_D\frac{dx_1}{dt} - \frac{1}{v_{plim}}\frac{d}{dt}\left(x_1\left\|I_{p1}\right\|\right)$	$V_{zce1} = -\left(qN_D + \frac{\left\|I_{p1}\right\|}{v_{plim}S} - \frac{\left\|I_{n1}\right\|}{v_{nlim}S}\right)\frac{x_1^2}{2\varepsilon_{si}}$
Base N^-	$\begin{cases} I_{n1} = I_{nEP} + I_{dep1} \\ I_{p1} = I_{tot} - I_{n1} \end{cases}$ $\begin{cases} I_{p2} = I_{tot} - I_{n2} \\ I_{n2} = I_{nc} + I_{mos} + I_{dep2} + I_{chx} + I_{mul} \end{cases}$	$V_{dember} = 2U_T\frac{D_p}{D_n + D_p}\ln\left(\frac{p_2}{p_1}\right)$ $V_{Base} = R_{base}\cdot I_{tot}$
Côté N^-/N^+	$I_{dep2} = qSN_D\frac{dx_2}{dt} + \frac{S}{v_{plim}}\frac{d}{dt}\left(x_2\left\|I_{p2}\right\|\right) - \frac{S}{v_{nlim}}\frac{d}{dt}\left(x_2\left\|I_{nc} + I_{mos}\right\|\right)$	$V_{zce2} = \left(qN_D + \frac{\left\|I_{p2}\right\|}{v_{plim}S} - \frac{\left\|I_{nc} + I_{mos}\right\|}{v_{nlim}S}\right)\frac{x_2^2}{2\varepsilon_{si}}$
Caisson P/P^+	$I_{lat} = I_{p2} + I_{dep2} - I_{pEN}$ $\begin{cases} I_{pc} = I_{lat} + I_{pEN} \\ I_{nc} = I_{nEN} \end{cases}$	$V_{caisson} = R_{caisson\,vertical}\left(I_{nEN} + I_{pEN}\right)$ $V_{J3} = R_{caisson\,lateral}\cdot I_{lat}$
Émetteur N^+	$I = qSh_n\left(p_2^2 - n_i^2\right)$	$V_{j2} = 2U_T \ln\left(\frac{p_2}{n_i}\right)$
Bornes (A, K)		$V_{AK} = V_{J1} + V_{zce1} + V_{Base} + V_{Dember} + V_{zce2} - V_{J2} + V_{caisson} + V_{J3}$

TABLEAU 3.7 – Continuité des courants aux interfaces et tensions aux bornes des différentes régions constituant l'IGBT-NPT.

Paramètres	Significations
S	Surface Active de l'IGBT
N_d	Concentration de la région de base
N_a	Dopage moyen du caisson P/P$^+$
N_R	Concentration centre de recombinaison
h_p	Paramètres de recombinaison surfacique d'émetteur P
h_n	Paramètres de recombinaison surfacique d'émetteur N
τ	Durée de vie des porteurs dans la région de base
V_T	Tension de seuil de la section MOS
K_P	Transconductance de la section MOS
C_{GS}	Valeur de la capacité grille/source
C_{GD}	Valeur de la capacité grille/drain
C_{DS}	Valeur de la capacité drain/source
W_{p^+}	Profondeur du caisson P$^+$
W	Profondeur de la région de base
Loce	Longueur de la cellule élémentaire
Lace	Largeur de la cellule élémentaire
Lacaip	Longueur du caisson P
Lacaipplus	Longueur du caisson P$^+$
Laca	Longueur de la cathode
bvn	Exposant de multiplication par avalanche
bvf	Facteur de claquage de la jonction plane
Nbr_cellules	Nombre de cellules de base mises en jeu
ctTau	Coefficient de dépendance de la durée de vie en fonction de la température
ctV_T	Coefficient de dépendance de la tension de seuil en fonction de la température
ctK_P	Coefficient de dépendance du facteur de forme en fonction de la température
cth_p	Coefficient de dépendance du coefficient de recombinaison surfacique de l'émetteur P$^+$ en fonction de la température
cth_n	Coefficient de dépendance du coefficient de recombinaison surfacique de l'émetteur N$^+$ en fonction de la température
taubl	Durée de vie des porteurs dans la couche tampon
Dpbl	constante de diffusion de trous dans la couche tampon
Wpbl	Profondeur de la couche tampon
Ndbl	Concentration de la couche tampon

TABLEAU 3.8 – Paramètres physiques, géométriques et électriques de premier niveau et mixtes utilisés par le modèle de l'IGBT.

3.1.5.2 Description du modèle de l'IGBT à limitation de charge d'espace (punch through) ou PT

L'introduction d'une couche dite "couche tampon" de type N$^+$, dans le modèle de l'IGBT, impose des modifications au niveau des courants injectés dans la base côté anode, ainsi que sur le calcul de la tension entre Anode et Cathode. La prise en compte de cette région se fait par l'intermédiaire du calcul du courant d'électrons sortant de la couche

tampon. Ce courant peut être exprimé de la manière suivante :

$$I_{nBL} = qshN_D^+ p_j + \frac{Q_{stock}^+}{\tau_p^+} + \frac{dQ_{stock}^+}{dt} \tag{3.11}$$

où p_j représente la concentration des porteurs à la jonction tampon/émetteur P^+, Q_{stock}^+ est la charge stockée dans la région N^+ et S la surface active.

La figure 3.8 présente la structure de l'IGBT-PT faisant apparaître la couche tampon de type N^+ ajoutée ainsi que les conventions de courants utilisées par le modèle. Le tableau 3.9 récapitule le jeu d'équations portant sur la continuité des courant aux jonctions et la somme des tensions de chacune des régions mises en jeu qui seront comme dans le cas de l'IGBT-NPT.

Les paramètres physiques, géométriques et électriques de premier niveau et mixtes utilisés par le modèle de l'IGBT-PT sont donnés dans le tableau 3.8. Les paramètres spécifiques sont ceux qui concernent la "couche tampon" (buffer layer) : la durée de vie des porteurs (taubl), la constante de diffusion des trous (Dpbl), la profondeur et le dopage de la couche tampon (Wbl, Ndbl).

3.1.5.3 Implantation par approche régionale

L'implantation du modèle de l'IGBT-NPT en VHDL-AMS peut se faire des deux manières présentées dans la figure 3.4 qui sont : modélisation régionale et modélisation par sous modèles. L'avantage a priori de cette dernière méthode de modélisation est d'être générique. Il suffit alors de modéliser la section MOS et le caisson P/P^+ et de les connecter électriquement avec les autres sous modèles de la diode PIN précédemment établis pour décrire le comportement de l'IGBT-NPT. Ceci est présenté dans la figure 3.9.

L'association de ces différents sous modèles se fait de la même manière que dans le cas de la diode puissance, par leur déclaration en précisant seulement l'interface externe pour la composante en termes de constantes génériques et de ports d'entrées et de sorties. Il faut noter que la modélisation des différents sous modèles présente la particularité de partager un grand nombre de quantités communes. Ces quantités (de l'ordre de 20), doivent être connectés correctement entre elles pour assurer l'échange des données de calcul entre chaque fichier représentant le sous modèle en question.

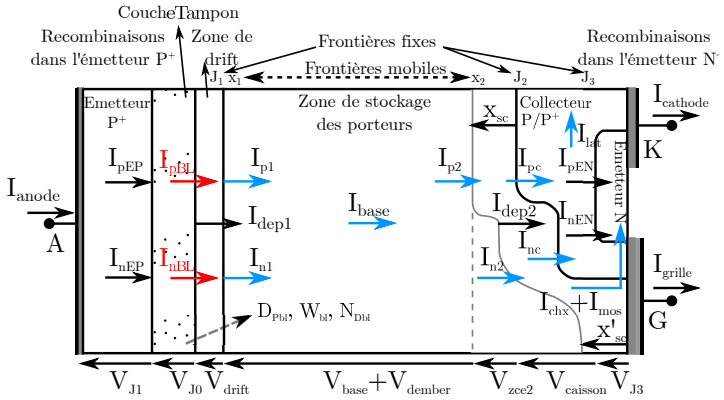


FIGURE 3.8 – Coupe d'une cellule élémentaire de l'IGBT-PT faisant apparaitre la "couche tampon" ajoutée ainsi que la convention des courants utilisée par le modèle

	Continuité des courants	Somme des tensions
Émetteur P^+	$I_{min1} = qSh_p\left(p_1^2 - n_i^2\right)$	$V_{j1} = 2U_T \ln\left(\frac{P_1}{n_i}\right)$
Couche tampon	$I_{nBL} = qshN_D^+ p_j + \frac{Q_{stock}^+}{\tau_p^+} + \frac{dQ_{stock}^+}{dt}$	$V_{J0} = 2U_T \ln\left(\frac{N_D^+ p_{J0}}{n_i^2}\right)$
Zone de drift	$I_{dep1} = -qSN_D\frac{dx_1}{dt}$	$V_{drift} = \frac{I_{nd}\cdot x_2}{qSN_D\mu_n}$
Base N^-	$\begin{cases} I_{n1} = I_{nBL} - I_{dep1} \\ I_{p1} = I_{tot} - I_{n1} \end{cases}$ $\begin{cases} I_{p2} = I_{tot} - I_{n2} \\ I_{n2} = I_{nc} + I_{mos} + I_{dep2} + I_{chx} + I_{mul} \end{cases}$	$V_{dember} = 2U_T\frac{D_p}{D_n + D_p}\ln\left(\frac{p_2}{p_1}\right)$ $V_{Base} = R_{base}\cdot I_{tot}$
Côté N^-/N^+	$I_{dep2} = qSN_D\frac{dx_2}{dt} + \frac{S}{v_{plim}}\frac{d}{dt}(x_2\lvert I_{p2}\rvert) - \frac{S}{v_{nlim}}\frac{d}{dt}(x_2\lvert I_{nc} + I_{mos}\rvert)$	$V_{zce2} = \left(qN_D + \frac{\lvert I_{p2}\rvert}{v_{plim}S} - \frac{\lvert I_{n2}\rvert}{v_{nlim}S}\right)\frac{x_2^2}{2\varepsilon_{si}}$
Caisson P/P^+	$I_{lat} = I_{p2} + I_{dep2} - I_{pEN}$ $\begin{cases} I_{pc} = I_{lat} + I_{pEN} \\ I_{nc} = I_{nEN} \end{cases}$	$V_{caisson} = R_{caisson\,vertical}\left(I_{nEN} + I_{pEN}\right)$ $V_{J3} = R_{caisson\,lateral}\cdot I_{lat}$
Émetteur N^+	$I_{min2} = qSh_n\left(p_2^2 - n_i^2\right)$	$V_{j2} = 2U_T \ln\left(\frac{P_2}{n_i}\right)$
Bornes (A, K)		$V_{AK} = V_{J1} + V_{drift} + V_{Base} + V_{Dember} + V_{zce2} - V_{J2} + V_{caisson} + V_{J3} + V_{J0}$

TABLEAU 3.9 – Continuité des courants aux interfaces et tensions aux bornes des différentes régions de l'IGBT-PT.

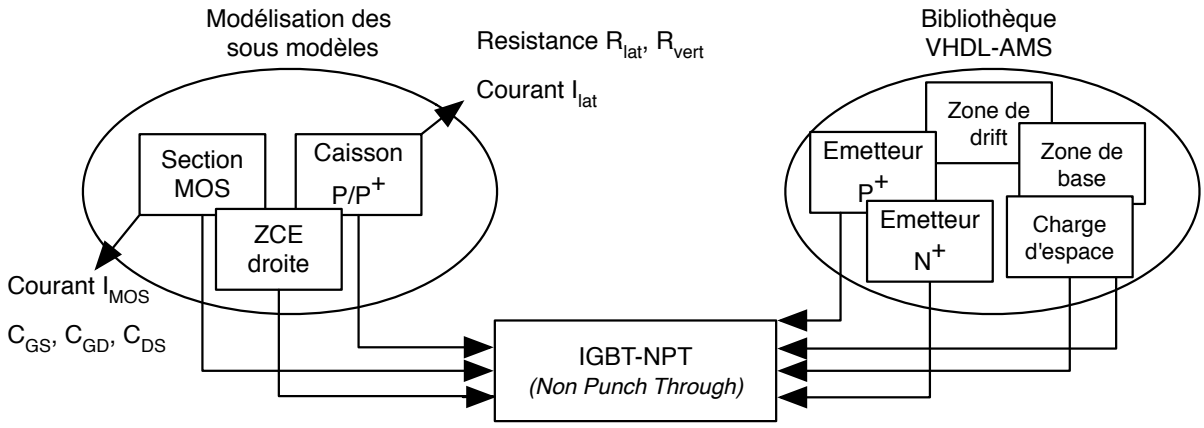


FIGURE 3.9 – La démarche de modélisation de l'IGBT-NPT à partir de la bibliothèque de sous modèles en VHDL-AMS

La figure 3.10 présente le diagramme d'association des différents sous modèles constitutifs de l'IGBT-NPT ainsi que la connexion des différentes quantités entrant et sortant des différents sous modèles utilisés. Il faut noter que les nœuds internes (B, C, D, E, F, Ch) de nature électrique (ELECTRICAL) déclarés dans le modèles de l'IGBT-NPT, assurent le transport du courant total I_{tot} de la maille de puissance ainsi que le courant de grille I_{grille} appliqué à l'électrode de commande, dans chaque sous modèle pour assurer la continuité de courant aux frontières. Ils permettent ainsi la compilation séparée et l'exploitation des différentes quantités présentées dans l'architecture des différents sous modèles formant le modèle global d'IGBT-NPT.

La problématique liée à cette approche de modélisation provient de la présence d'un grand nombre de quantités communes entre les différents sous modèles qui complique leur connexion lors de la création du modèle complet. Cela aura une influence sur le temps de simulation du composant et au sein du système complet. Cette approche présente aussi la difficulté de relier les différents sous modèles entre eux, précisément la connexion des différentes capacités de la section MOS entre les différentes régions correspondantes, ce qui rend le nœud "Ch" libre, sans connexion avec les sous modèles de l'IGBT (voir figure 3.10), d'où la difficulté de prendre en considération les effets physiques imposés par la section MOS sur le comportement du composant.

D'autre part, comme dans le cas de la diode PIN, il est nécessaire d'utiliser l'instruction "Break" afin de régler les problèmes liés à la discontinuité lors de la simulation de l'IGBT-NPT, surtout sur la partie MOS concernant le courant I_{MOS} pour les différents régimes de

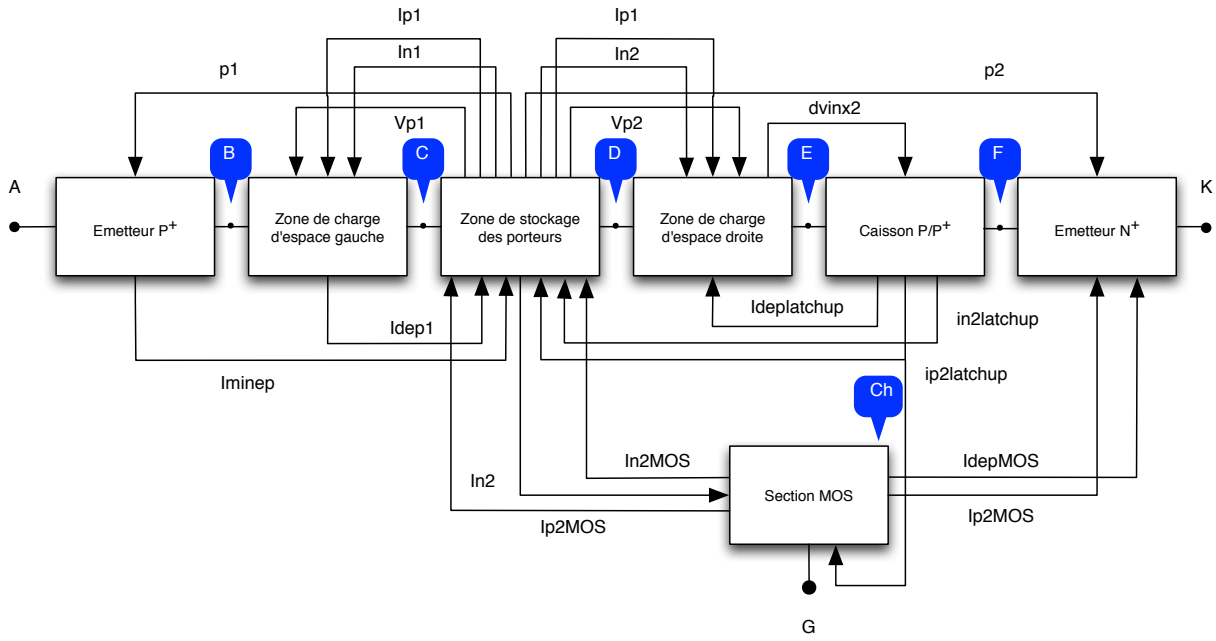


FIGURE 3.10 – Les différentes connexions entre les sous modèles formant le modèle VHDL-AMS de l'IGBT-NPT

fonctionnement, en introduisant des conditions initiales qui seront imposées au simulateur.

Dans ce cas nous pouvons conclure que la méthodologie concernant le découpage en sous modèles présente des difficultés majeures dans le cas de l'IGBT-NPT, et n'est véritablement opérationnelle que pour le cas de la diode PIN.

3.1.5.4 Implantation par approche globale

Le code VHDL-AMS du modèle compact de l'IGBT-NPT Planar sera présenté en annexe. Le modèle comporte trois fichiers indépendants (packages) qui permettent :

1. le calcul des paramètres physiques liés à la technologie de l'IGBT-NPT comme la mobilité des porteurs, mobilité du "Bulk", mobilité du caisson P/P^+, mobilité des émetteurs P^+ et N^+ ainsi que les résistances latérales (R_{h1}, R_{h2}, R_{h3}, R_{h4}) et verticales (R_{v1}, R_{v2}).

2. le calcul des paramètres de l'équation de diffusion ambipolaire ainsi que des coefficients des résistances et des capacités des lignes qui représentent la répartition des porteurs dans la région de base.

Cette démarche facilite l'adaptation du nombre de cellules élémentaires en fonction de la précision souhaitée, ainsi que pour réduire la problématique liée à la convergence du modèle.

L'entité du modèle compact de l'IGBT-NPT comporte les différents paramètres physiques et géométriques utilisés par le modèle, les terminaux externes du modèles (A, K, G) représentent l'interface de communication du composant complet avec le circuit de test et les quantités libres communes entre les différents fichiers du modèle complet de l'IGBT-NPT. Parmi ces différentes quantités citons :

- Les concentrations des porteurs aux frontières,
- L'asservissement et la dérivée par rapport au temps des frontières mobiles,
- Les courants d'excitations des cellules paires et impaires,
- Les constantes de diffusion ambipolaires,
- La mobilité des électrons et des trous dans la région de base,
- Les résistances verticales et latérales du caisson P/P^+,
- Les coefficients de recombinaisons d'électrons et de trous,
- Les concentrations intrinsèques de base.

Le tableau 3.10 présente les différents paramètres utilisés par le modèle et leurs significations. Le tableau 3.11, quant à lui, présente la déclaration des différentes quantités communes entre les différents fichiers à l'intérieur de l'entité du modèle d'IGBT-NPT.

À son tour, le cœur du modèle (Architecture) qui définit le comportement et décrit la structure de l'IGBT comporte :

- Les nœuds internes (zx1, zx2, j2, ge et ch), permettent de décrire le comportement de l'IGBT-NPT à partir des quantités de branches et assurant les loi de kirchoff à l'intérieur du modèle. Le tableau 3.12 présente une partie de l'architecture du modèle compact, montrant la déclaration des différents courants/tensions nécessaires à la description du comportement de l'IGBT-NPT entre ses différents régions constitutives.
- La liste des conditions initiales utilisées pour le bon fonctionnement du modèle.
- Les instructions séquentielles et simultanées appliquées sur la tension de pincement, sur la mobilité efficace du canal, sur les différentes capacités du MOS, permettant de manipuler les équations du modèle de l'IGBT-NPT (voir l'annexe B).

Paramètres	Symboles	Valeurs
Dopage émetteur N^+	N_a	$1,5 \times 10^{19}$cm$_{-3}$
Concentration moyenne du caisson P	N_c	110×10^{15}cm$_{-3}$
Concentration moyenne du caisson P^+	N_{cp^+}	4×10^{17}cm$_{-3}$
Concentration en centres de recombinaison	N_r	$9,7 \times 10^{12}$cm$_{-3}$
Concentration de base	n_d	2×10^{13}cm$_{-3}$
Concentration de base	N_d	2×10^{13}cm$_{-3}$
Longueur caisson P	L_p	$4,8 \times 10^{-4}$cm
Longueur caisson P^+	L_{p^+}	$4,8 \times 10^{-4}$cm
Longueur cathode	$L_{cathode}$	$2,5 \times 10^{-4}$cm
Profondeur de la région de base	W	0.049cm
Profondeur d'émetteur N^+	W_n	50×10^{-6}cm
Profondeur d'émetteur P^+	W_p	40×10^{-6}cm
Profondeur du caisson P	W_{cp}	680×10^{-6}cm
Profondeur du caisson P^+	W_{cpplus}	680×10^{-6}cm
Longueur de canal	L_{canal}	450×10^{-6}cm
Décrément de la répartition à la jonction homotype	L_D	1×10^{-4}cm
Surface active	S	$1,02$cm^2
Densité de la charge fixe Oxyde/Interface	N_{ox}	4×10^{10}cm^{-2}
Densité dopant du polysilicium	N_{poly}	2×10^{20}cm^{-3}
Épaisseur d'oxyde	e_{ox}	130×10^{-7}cm
Épaisseur entre source et polysilicium	$e_{sup/poly}$	1500×10^{-7}cm
Ouverture de la cellule	O_{cell}	8×10^{-4}cm
Capacité grille/source	C_{gs0}	$7,84 \times 10^{-9}$F
Capacité drain/source	C_{ds0}	$0,4276 \times 10^{-9}$F
Capacité grille/drain	C_{gd0}	$1,873 \times 10^{-9}$F
Dépendance de la durée de vie en fonction de la température	cT_{tau}	0.05

TABLEAU 3.10 – Liste des paramètres physiques et géométriques utilisés par le modèle de l'IGBT-NPT.

```
Entity inpt is
Generic (...)
Port (Terminal a, k, g:electrical;--Noeuds externes électricals
      Quantity vp1,vp2,p1,p2,dvx1,dvx2:in real;
      Quantity vx1,vx2,v0,ws:in real;
      Quantity ipair,iimpair,nbr_cellules:out real;
      Quantity ni,ni_emetteur_p0,ni_emetteur_n0,ni_base_n0:out real;
      Quantity tau_n_auger0,tau_p_auger0,ni_caisson_p0:out real;
      Quantity dambi,dn,dp,hn,hp,dn_caisson:in real;
      Quantity mun_base,mup_base,munacc:in real;
      Quantity rcaisson_vert,resistance_caisson:in real;
end Entity inpt;
```

TABLEAU 3.11 – Déclaration des différentes quantités communes entre les différents "packages".

```
 Architecture Model of inpt is
...
 ------------------------------------------------------------------------------
  --Déclaration des différents courants/tensions de l'IGBT-NPT
 ------------------------------------------------------------------------------
  --Déclaration du courant/tension de l'émetteur P et de la ZCE gauche
  Quantity Vazx1 across i01 through a to zx1;
  --Déclaration du courant/tension de base
  Quantity Vzx1zx2 across ibase through zx1 to zx2;
  --Déclaration de la zone de charge d'espace droite
  Quantity Vzx2j2 across i02 through zx2 to j2;
  --Déclaration du courant/tension du caisson P/P+
  Quantity vcp across i03 through j2 to k;
  --Déclaration de la grille de l'IGBT
  Quantity vgge across igrille through g to ge;
  --Définition des effets MOS: courant et capacité grille/drain
  Quantity icgd through ge to zx2;
   --Définition des effets MOS: courant et capacité drain/source
  Quantity vds across icds through zx2 to k;
  --Définition des effets MOS: courant et capacité grille/source
  Quantity vgs across icgs through ge to k;
  --Déclaration de la zone de charge d'espace droite et émetteur N+
  Quantity vzxce2 across i04 through zx2 to ch;
  --Présentation de continuité de courant
  Quantity i05 through ch to k;
  -- Préentation du courant/tension appliqué sur le noeud G
  Quantity vgk across igk through g to k;
  -- Définition du courant total et tension total traversant l'IGBT
  Quantity vak across iak through a to k;
```

TABLEAU 3.12 – Déclaration des différentes régions constituant l'IGBT-NPT à partir des quantités de branches définissant les courants et les tensions appliquées pour assurer la loi de Kirchoff.

Cette approche de modélisation présente une problématique qui concerne essentiellement la définition des conditions initiales de fonctionnement de l'IGBT, pour éviter tout problème lié à la convergence du simulateur. Dans ce cas, il faut initialiser les différentes quantités qui auront un effet direct sur le fonctionnement de l'IGBT-NPT. Ces quantités libres doivent être initialisées à "1" pour éviter toute division par une quantité nulle et éviter d'avoir des valeurs négatives à l'intérieur d'une racine carrée qui se présente dans les équations internes au modèle. Il est donc difficile sans aucune méthodologie, de trouver toutes les quantités libres qui peuvent avoir un impact sur le fonctionnement de l'IGBT-NPT. Les différentes quantités initialisées en début la simulation sont les suivantes :

- Les mobilités de porteurs à l'intérieur de la base $\mu_{n\,base}$ et $\mu_{p\,base}$ qui permettent le calcul des constantes de diffusion ambipolaires D_n et D_p.
- Les conditions sur les paramètres des frontières v_{x1} et v_{x2} en fonction des concentrations de porteurs aux frontières.
- Les coefficient d'avalanche M, b_{vcb0} qui permettent de calculer le courant multiplicatif I_{mul}.
- Les conditions sur les paramètres de répartitions des porteurs P_1 et P_2.
- Les dérivées partielles des courants du MOS (I_{GD}, I_{GS}, I_{DS}).
- La tension de pincement P_{sixref} calculée en fonction de la tension grille/source V_{GS} et la tension de seuil V_T.
- La longueur de diffusion L_D pour éviter toute valeur négative à l'intérieur de la racine carrée provenant du produit $D_{ambi} \times \tau$.
- Les coefficients de recombinaison d'électrons h_{n0}, h_n et de trous h_{p0} et h_p.
- Les constantes de diffusion D_n et D_p qui permettent le calcul de la constante de diffusion ambipolaire D (D_{ambi}).
- Les concentrations effectives intrinsèques n_{ib0}, n_{ib} et n_i.
- La mobilité efficace dans le canal $\mu_{n\,seff}$.
- Les unités thermodynamiques U_T et U_{T_0}.
- Les résistances latérales (R_{h1}, R_{h2}, R_{h3}, R_{h4}) et verticales (R_{v1} et R_{v2}) du caisson P/P^+.

Une autre difficulté pour la simulation de l'IGBT-NPT provient du fait qu'il faut trouver l'état stable du composant pour démarrer la simulation. Dans notre cas, il faut démarrer la simulation de l'IGBT à un état passant avec un décalage entre la source de grille et la source idéale appliqué sur l'anode. Afin d'éviter un fonctionnement extrême du composant, il est nécessaire de remplacer la source de courant continu par une source de courant pulsée avec des fronts de montée et de descente retardés par l'application d'une tension de grille.

Afin de bien présenter les phénomènes liés à la commutation de l'IGBT, il est nécessaire de déterminer avec précision les bonnes valeurs des différentes capacités C_{GS0}, C_{DS0} et C_{GD0} à tension nulle.

3.2 Exploitation

Dans cette partie nous présentons la mise en situation des modèles de composants diode PIN et IGBT développés au paragraphe 3.1 afin de valider notre approche de modélisation. L'implémentation des modèles VHDL-AMS est donc effectuée sous Questa-ADMS de Mentor Graphics. Des simulations paramétriques en fonction de la température sont confrontées à des résultats obtenus lors de précédents travaux avec le logiciel Saber en langage Mast ainsi qu'avec des relevés expérimentaux pour des diodes commerciales 66V/12A.

La dépendance en température des différents paramètres physiques et électriques utilisés dans les modèles permet de rendre compte de manière efficace de son influence sur les caractéristiques statiques et dynamiques des composants.

3.2.1 Simulation de la diode PIN de puissance

3.2.1.1 Présentation du circuit électrique

Le circuit électrique de test utilisé pour la simulation de la diode PIN est un simple hacheur sur charge inductive (figure 3.11). Ce circuit de test permet de simuler le recouvrement inverse de la diode dans deux modes de fonctionnement : configuration de type redresseur et configuration de type roue libre. La valeur de l'inductance L est élevée pour le premier cas (de l'ordre de quelques μH), tandis qu'elle présente une faible valeur pour le second cas (de l'ordre de quelques nH).

La fermeture rapide de l'interrupteur K considéré comme idéal impose une décroissance quasi-linéaire du courant total traversant la diode avec une pente donnée par l'équation suivante :

$$\frac{dI_D}{dt} = \frac{-E}{L + L'} \tag{3.12}$$

E représente la valeur de la force électromotrice, L l'inductance parasite et L$'$ l'inductance auxiliaire permettant le réglage du taux de décroissance du courant I_D par rapport au temps ($\frac{dI_D}{dt}$).

Lorsque le courant traversant la diode D amorce sa remontée vers zéro, la diode D$'$ se polarise en direct court-circuitant ainsi l'interrupteur K et l'inductance auxiliaire L$'$. La fin

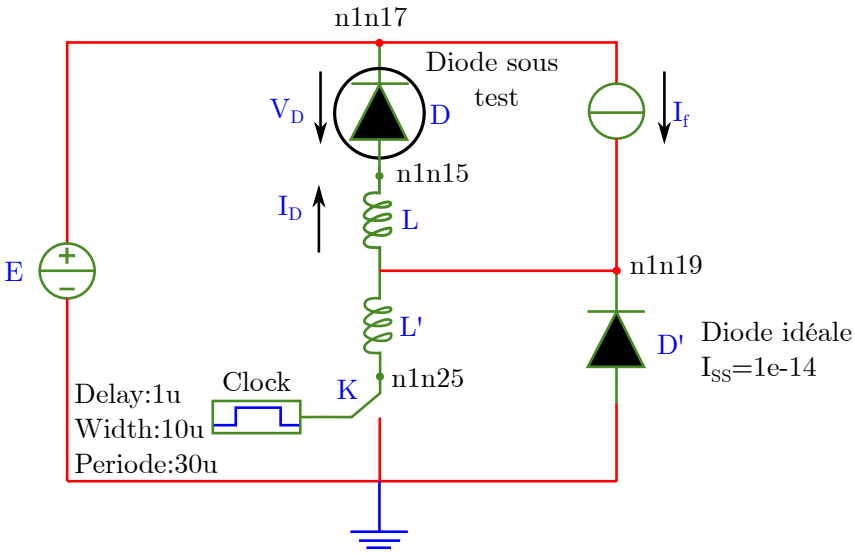


FIGURE 3.11 – Présentation du circuit électrique de test utilisé pour la simulation de la diode PIN de puissance.

du recouvrement s'effectue alors avec la seule inductance L responsable d'une surtension aux bornes de la diode décrite par l'équation suivante :

$$V_D = -\left(E + L\frac{dI_D}{dt}\right) \tag{3.13}$$

La diode D′, considérée comme idéale, permet donc de travailler avec deux inductances différentes : L+L′ avant le courant de recouvrement inverse I_{RM} et L après I_{RM}.

3.2.1.2 Présentation des différents composants testés

Pour valider notre approche de modélisation appliquée à la diode PIN, deux types de diodes ont été simulés : les diodes à contrôle de durée de vie et les diodes à contrôle d'injection. La différence entre ces deux diodes porte sur les valeurs des paramètres physiques et géométriques.

(a) Les diodes à contrôle de la durée de vie : Ces types de diode sont définis comme des diodes rapides 12 A/600 V, dopées à l'or. L'intérêt de la diffusion d'atomes d'or au sein de la région de base est de permettre d'ajuster la durée de vie des porteurs afin de modifier leur comportement dynamique.

Les simulations sont effectuées en fonction de la durée de vie des porteurs en utilisant les paramètres expérimentaux correspondant à trois diodes différenciées par leurs niveaux de dopage en or présentés dans le tableau 3.13.

(b) Les diodes à contrôle d'injection : Le contrôle d'injection des porteurs dans les diodes PIN est une alternative au contrôle de la durée de vie dans la région de base. Ces diodes permettent d'obtenir des temps de commutation rapides mais avec des chutes de tension à l'état passant beaucoup plus élevées par rapport à celles obtenus pour des diodes à contrôle de durée de vie. Lorsque le niveau d'injection de porteurs est important, le temps de recouvrement est lent mais la chute de tension à l'état passant sera faible. Au contraire, pour un niveau d'injection faible, le recouvrement sera plus rapide (moins de porteurs à évacuer), impliquant une chute de tension élevée. Ce type de diodes se caractérise la plupart du temps par des pertes en commutation faibles et par un recouvrement doux. Ainsi, ce type de conception est souvent utilisé pour les diodes de roue libre présentes dans les modules IGBT.

Différentes types de diodes	Concentration d'or	Durée de vie τ
Diode A	$2,78 \times 10^{14}\text{cm}^{-3}$	200 ns
Diode B	$5,47 \times 10^{14}\text{cm}^{-3}$	99 ns
Diode C	$13,3 \times 10^{14}\text{cm}^{-3}$	41 ns

TABLEAU 3.13 – Présentation des différentes diodes de test à différentes durée de vie des porteurs dans la région de base.

3.2.1.3 Présentation du code VHDL-AMS du circuit de test de la diode PIN (*testbench*)

Le fichier de test (*testbench*) est un modèle qui ne possède ni ports de connexion ni paramètres génériques permettant d'en tester un autre modèle automatiquement. Le test d'un modèle se fait par son instantiation par le *testbench* en connexion avec des utilitaires d'excitation des entrées, de récupération et de sauvegarde ou d'analyse des sorties. Le tableau 3.14 présente le code VHDL-AMS du circuit de test pour simuler la diode PIN. Les différents modèles de composants utilisés pour le test de la diode sont modélisés et compilés en VHDL-AMS.

```
Entity  test_diode6 is
End Entity test_diode6;

Architecture model of test_diode6 is
Terminal n1n17,n1n15,n1n19,n1n25:electrical;
signal clck1:std_logic;

begin
gdtensionc: Entity genv generic map(30.0)
            port map(n1n17,electrical_ref);
Diode_PIN: Entity diode port map(n1n15, n1n17);

Bobine_L': Entity indu generic map(2.0e-6)
                    port map(n1n19,n1n15);
courantcons: Entity source_courant generic map (1.0)
                    port map (n1n17,n1n19);
Bobine_L: Entity indu generic map (300.0e-9)
                   port map (n1n25,n1n19);
intideal: Entity switch_dig generic map(10.0e6, 0.001, 1.0e-9)
                   port map(clck1, n1n25,electrical_ref);
clocksignal: Entity clock_pulse generic map(1us,10us,30us)
                   port map(clck1);
Diode_simple: Entity dideal generic map (1.0e-14)
                   port map (electrical_ref, n1n19);
end;
```

TABLEAU 3.14 – Présentation du code VHDL-AMS du circuit de test (testbench) de la diode PIN.

3.2.1.4 Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS. Configuration redresseur

Les valeurs des paramètres électriques du circuit de test (figure 3.11) en mode de fonctionnement redresseur utilisant les diodes à contrôle de la durée de vie sont : E=30 V, I_f=1 A, L=2 μ H, L$'$=300 nH et un rapport $\left|\frac{dI_f}{dt}\right|$ égal à 13 A/μs. Le tableau 3.15 présente les valeurs des différents paramètres physiques et géométriques utilisés par le modèle.

Les comparaisons des formes d'ondes en courant et tension provenant des résultats de simulation, des résultats obtenus sous Saber (MAST) et des relevés expérimentaux, pour différentes valeurs de durée de vie τ et pour des température de 300 et 400 K sont présentées aux figures 3.12, 3.13 et 3.14

Les résultats de simulation concernant la diode à contrôle d'injection sont donnés à la

Paramètres	Symboles	Valeurs
Surface active	S	$1,08\text{cm}^2$
Durée de vie des porteurs	τ	Variables
Durée de vie des porteurs à t_0	τ_0	2μs
Profondeur de la région de base	W	$365,7 \times 10^{-4}$cm
Profondeur émetteur N	W_n	$0,5 \times 10^{-4}$cm
Profondeur émetteur P	W_p	$5,7 \times 10^{-4}$cm
Concentration de base	N_d	$2 \times 10^{13}\text{cm}^{-3}$
Dopage P^+ face arrière	N_{dk}	$2 \times 10^{18}\text{cm}^{-3}$
Concentration à la jonction homotype	N_{dj}	$1 \times 10^{17}\text{cm}^{-3}$
Dopage caisson N^+	N_a	$1,5 \times 10^{19}\text{cm}^{-3}$
Concentrations en centre de recombinaisons	N_R	$9,7 \times 10^{12}\text{cm}^{-3}$
Coefficient de recombinaison des électrons	h_n	$14,47 \times 10^{-15}\text{cm}^4/\text{s}$
Coefficient de recombinaison des trous	h_p	$36,9 \times 10^{-15}\text{cm}^4/\text{s}$
Nombre de cellules	n_{max}	13

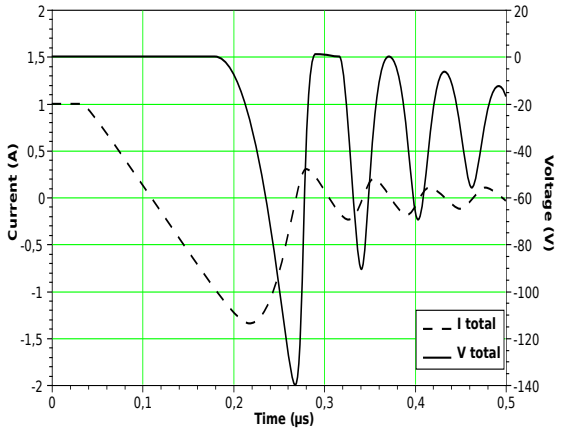
TABLEAU 3.15 – Valeurs des paramètres physiques et géométriques utilisés par le modèle de la diode PIN [Bonnet 03].

figure 3.15. Les valeurs des paramètres électriques du circuit de test (figure 3.11) sont : E=99 V, I_f=19,5 A.

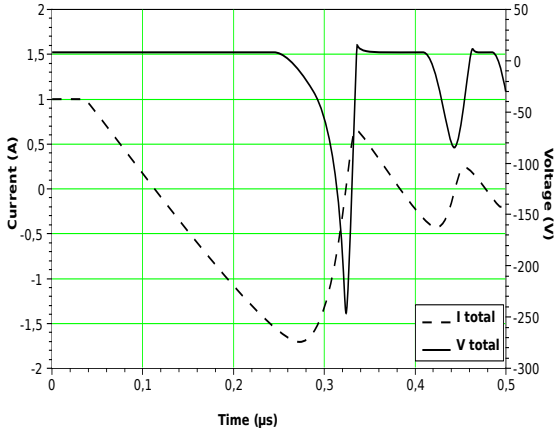
D'après l'analyse des résultats de simulation de la diode PIN en fonction redresseur, nous pouvons souligner une bonne corrélation entre le modèle MAST et celui décrit en VHDL-AMS. Cependant, les résultats de simulation de la diode présentés dans les figures 3.12.b, 3.13.b et 3.14.b, au regard des caractéristiques expérimentales présentent des écarts sur les pics des formes d'ondes pour des temps de simulation variant entre 0,22 et 0,32μs. Ces écarts sur les pics de tension (voir la figure 3.16) peuvent provenir de la méconnaissance de l'état de charge des atomes d'or, lié étroitement au niveau d'injection. En effet, lorsque la concentration des atomes d'or ne peut pas être négligée devant celle des atomes dopants, la densité de charge effective dans la zone de charge d'espace en développement varie dans le temps suivant la dynamique du changement d'état de charge de l'or.

En revanche, au niveau des remises de conduction (figure 3.16), les résultats de simulation plus fins obtenus avec Questa-ADMS qu'avec Saber, pour un même jeu d'équation implantés, démontrent l'intérêt du langage VHDL-AMS. Pour les phénomènes abruptes de commutation, l'algorithme mise en œuvre assure un excellent finesse de résolution.

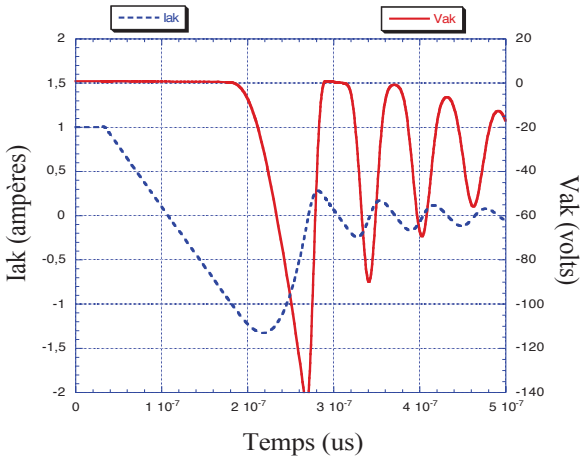
Il faut noter que les réglages des simulateurs, en termes d'algorithme employé, mé-



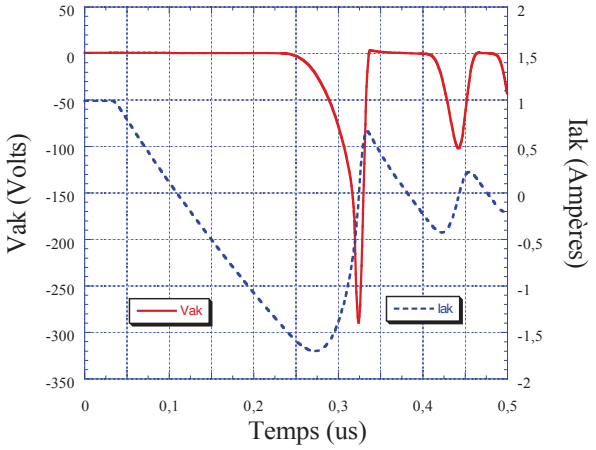
(a) Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS pour τ=200 ns à T=300 K



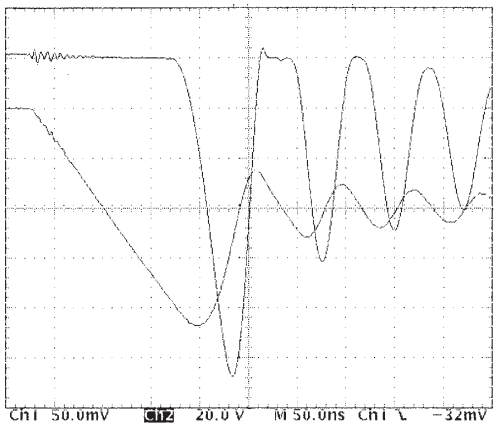
(b) Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS pour τ=200 ns à T=400 K



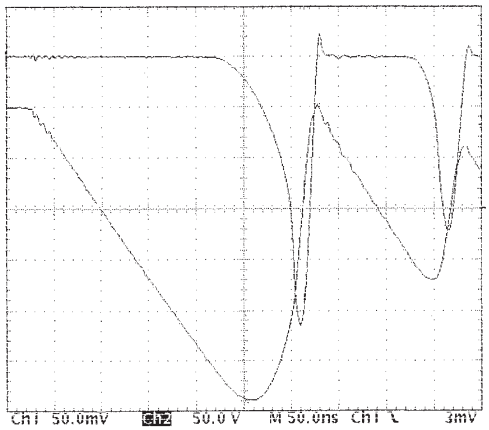
(c) Résultats de simulation du modèle MAST de la diode PIN sous SABER pour τ=200 ns à T=300 K



(d) Résultats de simulation du modèle MAST de la diode PIN sous SABER pour τ=200 ns à T=400 K

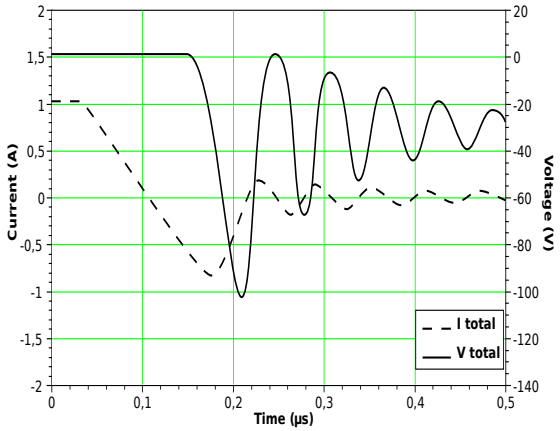


(e) Relevés expérimentaux d'une diode PIN commerciale pour τ=200 ns à T=300 K

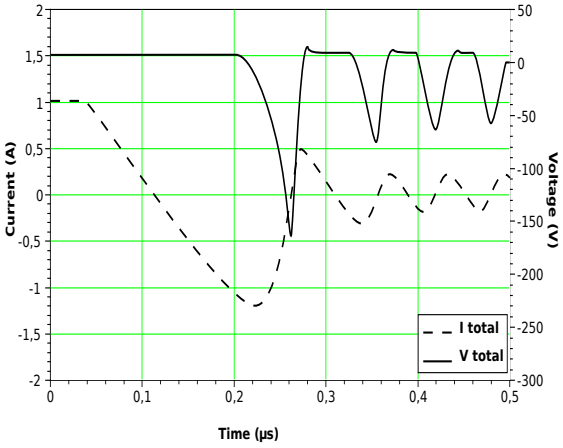


(f) Relevés expérimentaux d'une diode PIN commerciale pour τ=200 ns à T=400 K

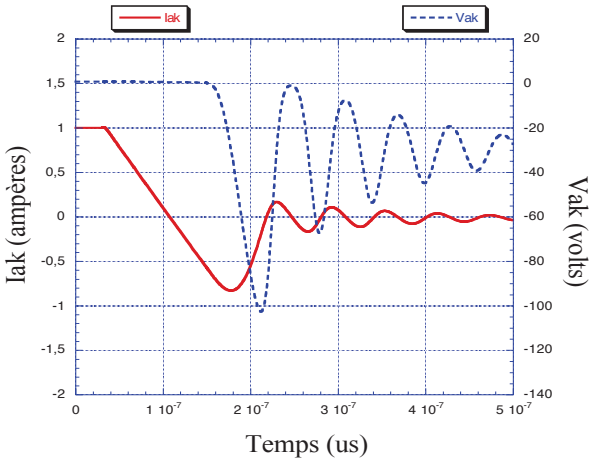
FIGURE 3.12 – Comparaison des résultats de simulation du modèle VHDL-AMS de la diode PIN en commutation sous Questa-ADMS (a, b), sous Saber (c, d) et des relevés expérimentaux (e, f) d'une diode 600 V/12 A , pour des valeurs de τ =200 ns à T = 300 K et 400 K respectivement.



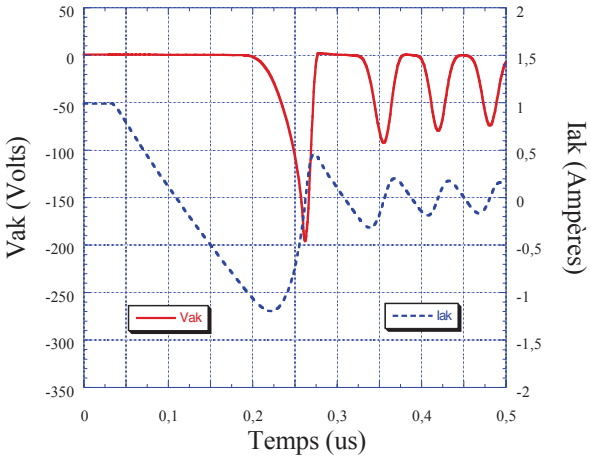
(a) Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS pour τ=99 ns à T=300 K



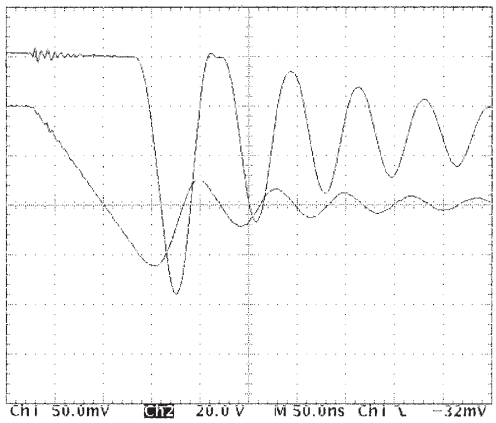
(b) Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS pour τ=99 ns à T=400 K



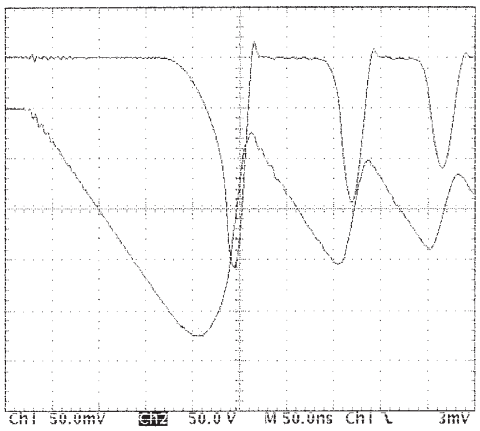
(c) Résultats de simulation du modèle MAST de la diode PIN sous SABER pour τ=99 ns à T=300 K



(d) Résultats de simulation du modèle MAST de la diode PIN sous SABER pour τ=99 ns à T=400 K

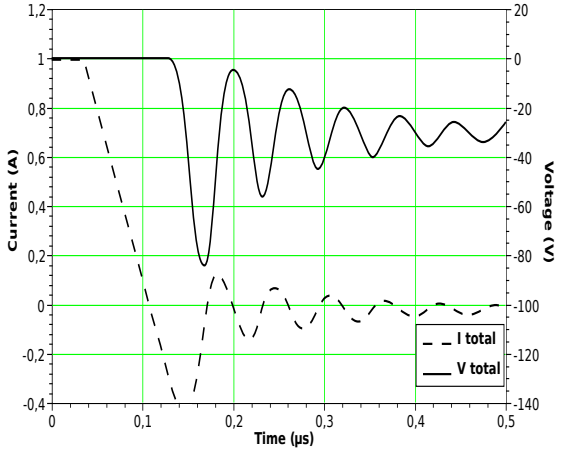


(e) Relevés expérimentaux d'une diode PIN commerciale pour τ=99 ns à T=300 K

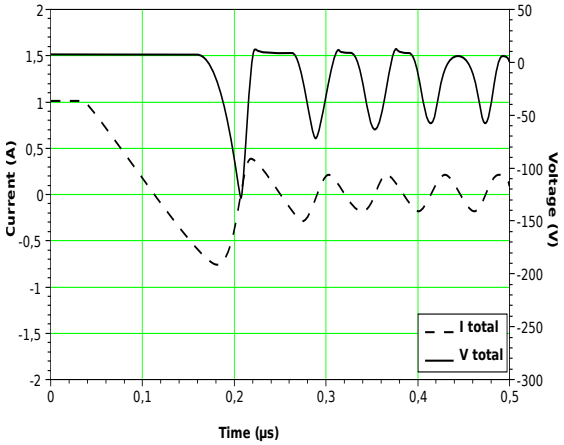


(f) Relevés expérimentaux d'une diode PIN commerciale pour τ=99 ns à T=400 K

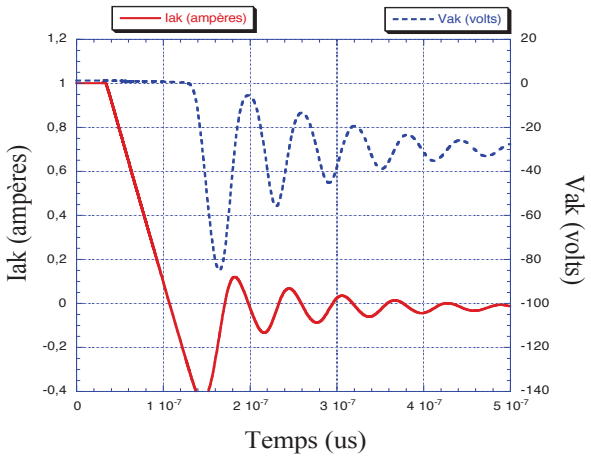
FIGURE 3.13 – Comparaison des résultats de simulation du modèle VHDL-AMS de la diode PIN en commutation sous Questa-ADMS (a, b), sous Saber (c, d) et des relevés expérimentaux (e, f) d'une diode 600 V/12 A , pour des valeurs de τ =99 ns à T = 300 K et 400 K respectivement.



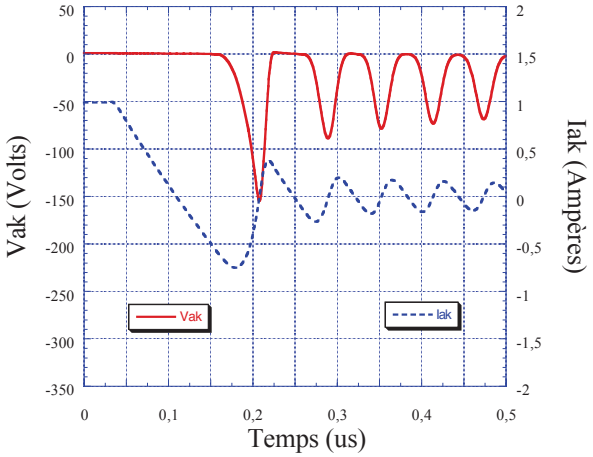
(a) Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS pour τ=41 ns à T=300 K



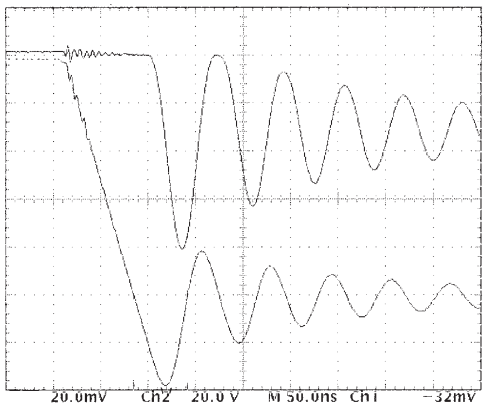
(b) Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS pour τ=41 ns à T=400 K



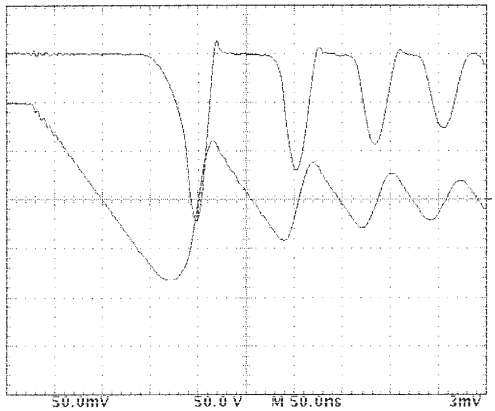
(c) Résultats de simulation du modèle MAST de la diode PIN sous SABER pour τ=41 ns à T=300 K



(d) Résultats de simulation du modèle MAST de la diode PIN sous SABER pour τ=41 ns à T=400 K



(e) Relevés expérimentaux d'une diode PIN commerciale pour τ=41 ns à T=300 K

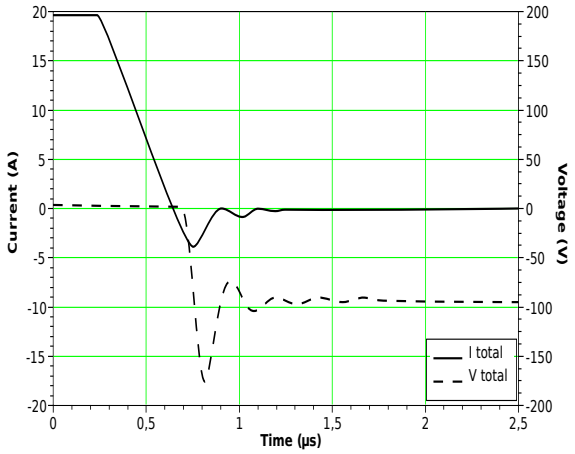


(f) Relevés expérimentaux d'une diode PIN commerciale pour τ=41 ns à T=400 K

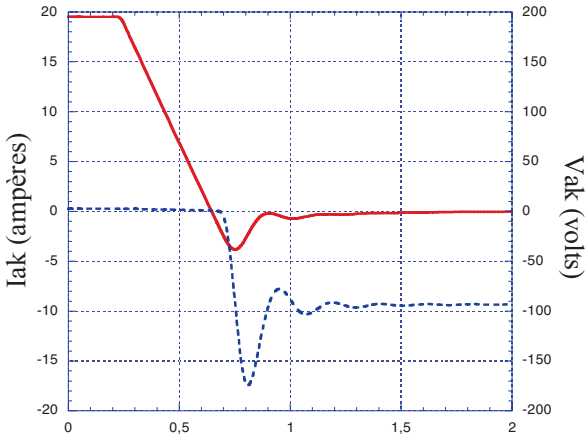
FIGURE 3.14 – Comparaison des résultats de simulation du modèle VHDL-AMS de la diode PIN en commutation sous Questa-ADMS (a, b), sous Saber (c, d) et des relevés expérimentaux (e, f) d'une diode 600 V/12 A , pour des valeurs de τ =41 ns à T = 300 K et 400 K respectivement.

thode d'intégration, pas de calcul et précision, jouent un rôle très important sur les formes d'ondes obtenues et peuvent expliquer les divergences que l'ont obtient durant la simulation.

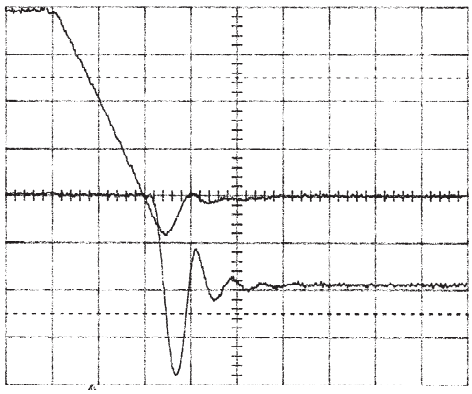
Les résultats de simulation de la diode PIN obtenus sous Questa-ADMS sont plus proches de la réalité que ceux obtenus sous SABER. Le simulateur Questa-ADMS avec son moteur numérique est robuste et les pas de calcul sont adaptés aux exigences de la simulation des composants en électronique de puissance.



(a) Résultats de simulation du modèle VHDL-AMS de la diode PIN à contrôle d'injection sous Questa-ADMS à T=300 K

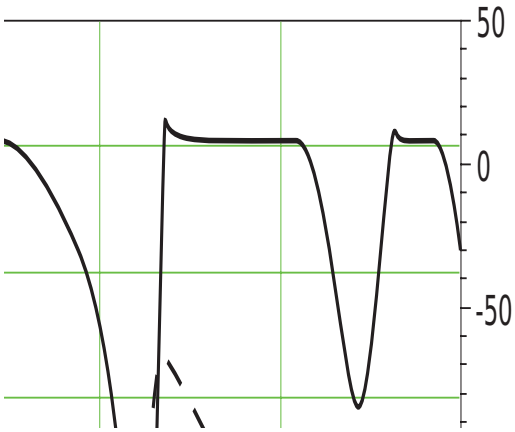


(b) Résultats de simulation du modèle MAST de la diode PIN à contrôle d'injection sous SABER à T=300 K

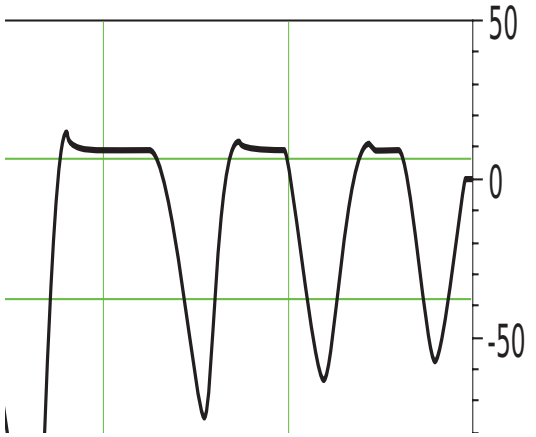


(c) Relevés expérimentaux d'une diode PIN à contrôle d'injection à T=300 K

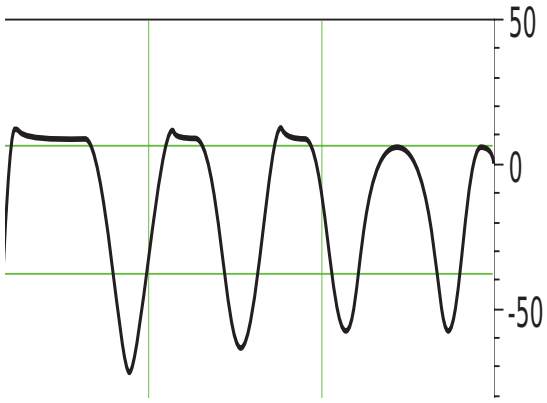
FIGURE 3.15 – Comparaison des résultats de simulation du modèle VHDL-AMS de la diode PIN à contrôle d'injection sous Questa-ADMS (a), sous Saber (b) et des relevés expérimentaux (c) à $T = 300\,\mathrm{K}$.



(a) Pics de tension présentés sur les résultats de simulations de la diode pour τ =200 ns à T=400 K



(b) Pics de tension présentés sur les résultats de simulations de la diode pour τ =99 ns à T=400 K

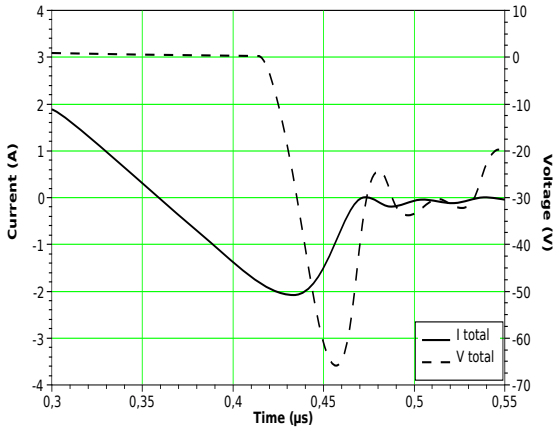


(c) Pics de tension présentés sur les résultats de simulations de la diode pour τ =41 ns à T=400 K

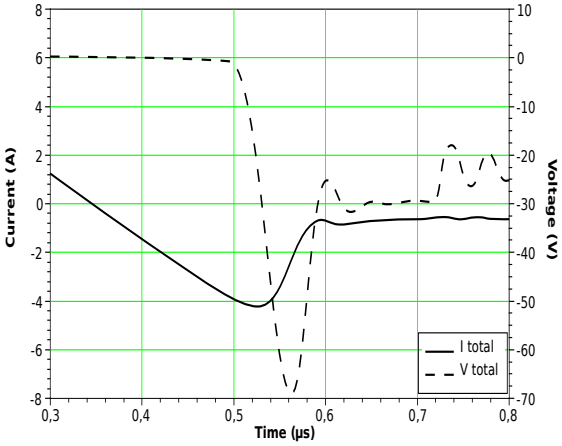
FIGURE 3.16 – Zoom sur les pics de tension présentés sur les résultats de simulations du modèle VHDL-AMS en fonctionnement redresseur utilisant des diode à contrôle de la durée de vie pour différentes valeurs de τ à $T = 400$ K.

3.2.1.5 Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-ADMS. Configuration roue libre.

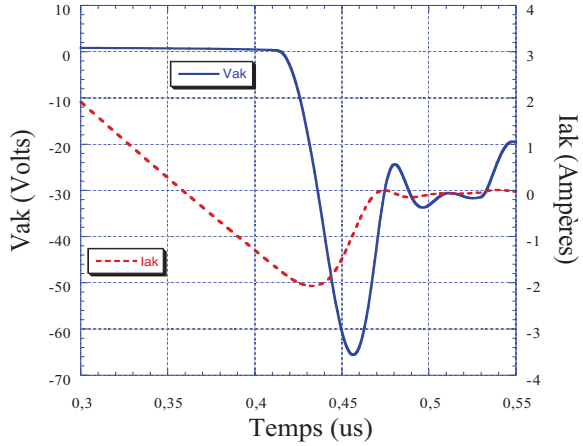
Les valeurs électriques du circuit de test en configuration roue libre sont : E=30 V, I_f=10 A, L$'$=400 nH, L=350 nH. Nous avons fixé la valeur de la durée de vie des porteurs dans la base à 99 ns afin de faire une comparaison entre les résultats obtenus sous Questa-ADMS et des simulations précédentes de la même diode sous Saber. Comme dans le cas de la configuration redresseur, les simulations sont réalisées en fonction de la température (T=300 K et 400 K). Les résultats de simulations sont présentés dans la figure 3.17.



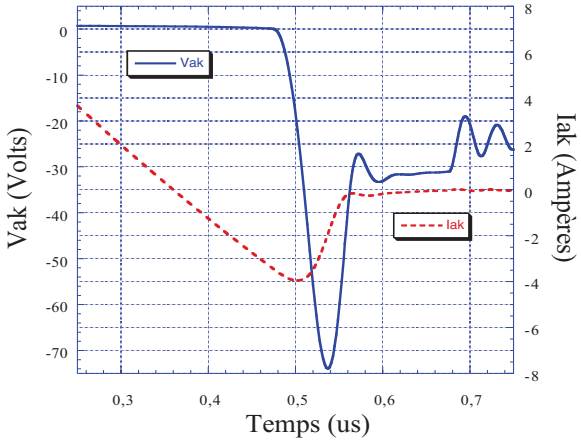
(a) Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-AMS pour à T=300 K



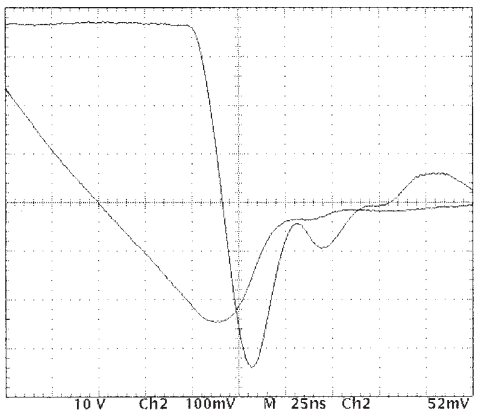
(b) Résultats de simulation du modèle VHDL-AMS de la diode PIN sous Questa-AMS à T=400 K



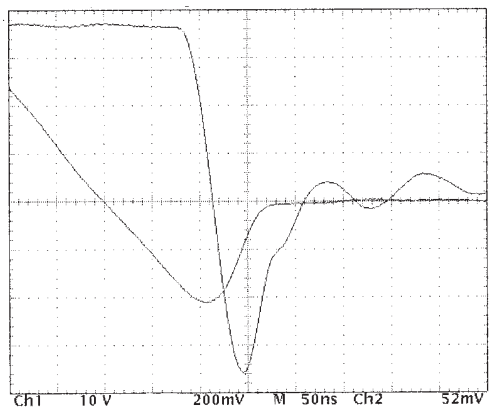
(c) Résultats de simulation du modèle MAST de la diode PIN sous SABER à T=300 K



(d) Résultats de simulation du modèle MAST de la diode PIN sous SABER à T=400 K



(e) Relevés expérimentaux d'une diode PIN commerciale à T=300 K



(f) Relevés expérimentaux d'une diode PIN commerciale à T=400 K

FIGURE 3.17 – Comparaison des résultats de simulation du modèle VHDL-AMS de la diode PIN en configuration roue libre sous Questa-ADMS (a, b) , sous Saber (c, d) et des relevés expérimentaux (e, f) d'une diode 600 V/12 A à $T = 300$ K et 400 K

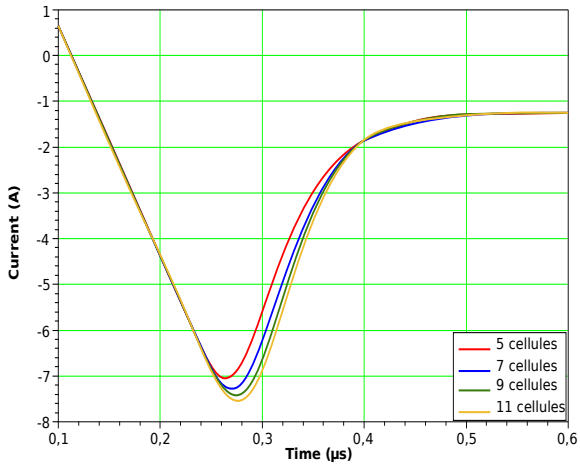
3.2.1.6 Influence du nombres de cellules sur les formes d'ondes

Les figures 3.18.a et 3.18.b présentent les formes d'ondes de courant et de tension en fonction du nombre de cellules n_{max} utilisé dans la description du phénomène de transport des porteurs à l'intérieur de la base large et faiblement dopée de la diode PIN. Les paramètres électriques du circuit de test (figure 3.11) utilisé sont : E=50 V, I_f=10 A, L$'$=1 μ H, L=100 nH, τ=1μs et t_0 (temps de démarrage de la simulation) est fixé à 0.1 μs.

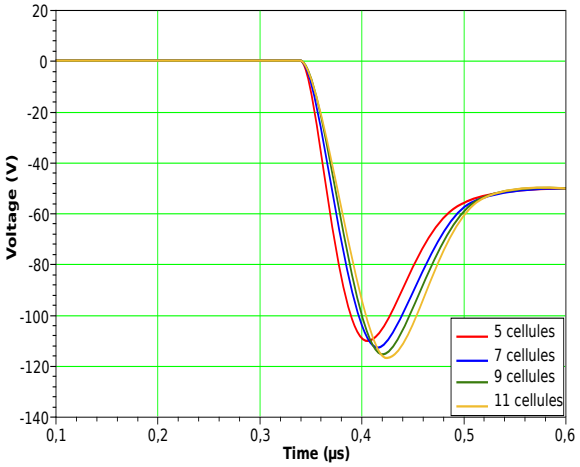
D'après les résultats de simulation de la diode PIN, les formes d'ondes de courant et de tension possèdent le même point de départ, leur forme pendant le blocage et en particulier leur dérivée continue à être modifiée par l'augmentation du nombre de cellules. Les valeurs de V_{RM} et I_{RM} ne varient que peu, V_{RM} (pic de la tension inverse) passe de 103 V (pour n_{max}=5) à 118 V (pour n_{max}=11), c'est à dire une variation de 18%. Le pic du courant inverse I_{RM}, quant à lui, varie entre 7 A et 7.8 A, soit une variation de 15%.

Il faut noter que le critère de choix du nombre de cellules n_{max} nécessaire pour la description des phénomènes distribuées dans la diode PIN est difficile à déterminer. L'influence du nombre de cellules n_{max} sur le temps de simulation est faible, il varie de quelques secondes à une minute lorsque n_{max} varie de 5 cellules à 11 cellules. D'après notre étude nous pouvons conclure que le nombre du cellules n_{max} doit être visiblement élevé. Ceci démontre clairement la nature distribuée des phénomènes physiques mis en jeu dans le composant (la diode PIN) et donc valide l'approche de modélisation adoptée. Ainsi, le nombre de cellules n_{max} utilisé durant la présentation de notre approche de modélisation de la diode PIN est fixé à 13 cellules. Ce nombre de cellules conduit également à une convergence globale sur les formes d'ondes de courant et de tension du modèle VHDL-AMS de la diode PIN.

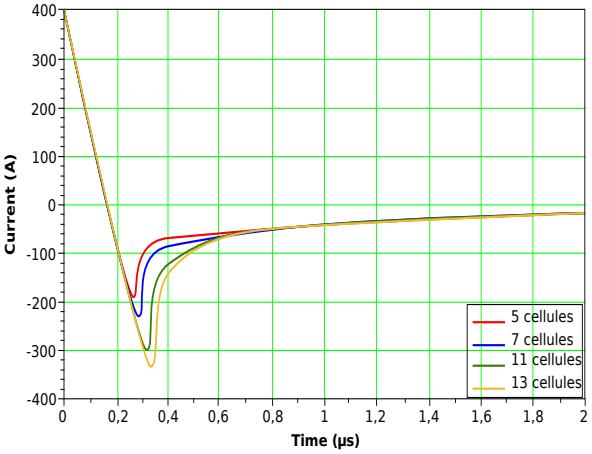
Afin d'analyser l'impact du nombre de cellules sur les formes d'ondes au blocage de la diode ainsi que l'influence du rapport dI_f/dt, deux autres types de simulation ont été mis en place. Le premier concerne le cas d'une convergence lente. Les paramètres électriques du circuits de test sont : E=1500 V, I_f=400 A, τ=2μs.
Les figures 3.18.c et 3.18.d présentent les résultats de simulation de la diode avec une commutation longue. La figure 3.18.d, quant à elle, montre que le temps de simulation (t_s) se stabilise effectivement pour un nombre de cellules $n_{max} = 11$ et n'évolue plus au-delà ce qui justifie notre choix du temps de simulation de 2μs. Ainsi, les formes d'ondes



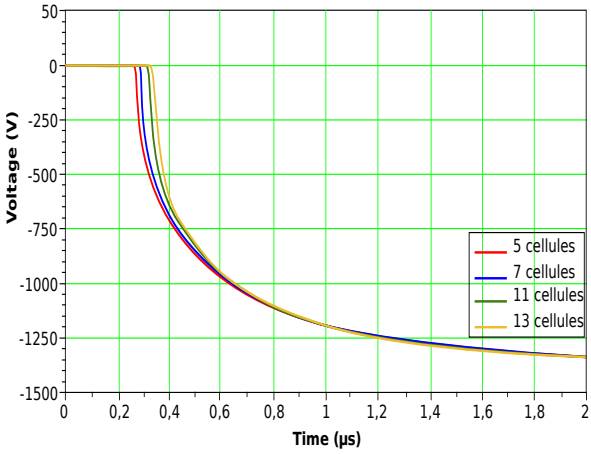
(a) Courant inverse en fonction du nombres de cellules n_{max} pour une convergence rapide



(b) Tension inverse en fonction du nombres de cellules n_{max} pour une convergence rapide



(c) Courant inverse en fonction du nombres de cellules n_{max} pour une convergence lente



(d) Tension inverse en fonction du nombres de cellules n_{max} pour une convergence lente

FIGURE 3.18 – Influence du nombres de cellules n_{max} utilisées sur les formes d'ondes en courant et en tension de la diode PIN pour des convergences rapides (a, b) et lentes (c, d).

de courant et de tension possèdent les mêmes points de départ et leurs formes d'ondes pendant le blocage ainsi que leurs dérivées continuent à être modifiées par l'augmentation de n_{max}.

Le deuxième type de simulation concerne la simulation de la diode PIN en fonction de la durée de vie ambipolaire τ. Les paramètres électriques du circuit de test sont : E=50 V, I_f=14 A, L$'$=1μH, L=100 nH et n_{max} = 13.

La figure 3.19 présente les résultats de simulation de la diode PIN lors de l'ouverture en variant la durée de vie (τ=140 ns, 180 ns, 220 ns et 260 ns). Les résultats obtenus

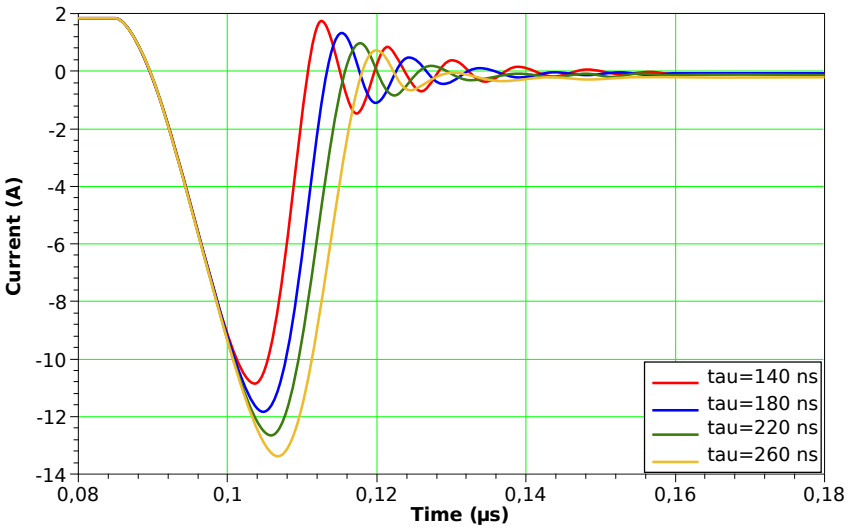


FIGURE 3.19 – Effet de la durée de vie sur les formes d'ondes du courant en recouvrement inverse.

montrent que les paramètres I_{RM} et t_{RR} (période de recouvrement) ainsi que la charge de recouvrement Q_{RR} sont fortement reliés à la durée de vie τ. Plus la valeur de la durée de vie τ est élevée plus la quantité de charge recouvrée est importante.

3.2.1.7 Conclusion

Les résultats de simulation du modèle VHDL-AMS de la diode de puissance PIN présentés précédemment, comparés aux résultats de simulation obtenus sous Saber et des relevés expérimentaux, permet d'effectuer une première validation du modèle résultant de l'assemblage de plusieurs modèles élémentaires quel que soit le type de fonctionnement considéré ("type redresseur" ou "roue libre"). Le calcul automatique de la valeur des mobilités des porteurs est implémenté, ainsi que la variation de certains paramètres en fonction de la température tels que la durée de vie, durée de vie des porteurs, paramètres du MOS, etc...

Il faut noter que les valeurs des paramètres utilisés par le modèle VHDL-AMS de la diode PIN (durée de vie, dopage, concentrations, paramètres géométriques, etc...) peuvent être considérées comme des bonnes valeurs.

Pour nos exemples, la démarche de validation a été basée sur une comparaison des résultats de simulation obtenus sous Questa-ADMS et ceux obtenus sous SABER. Cependant ce type de validation n'est, en l'état, pas assez rigoureux. Un travail d'appro-

fondissement doit être fait, notamment sur la méthodologie de création de banc de test permettant de valider le comportement du modèle dans un domaine d'utilisation bien défini.

Des résultats de simulation de la diode PIN en fonction du nombre de cellules n_{max} ont été présentés afin de montrer l'influence de ce dernier sur les formes d'ondes de courants et tensions et afin de justifier notre choix de 13 cellules pour pouvoir démontrer la nature distribuée des phénomènes physiques au sein du composant. Il faut noter que, les différences observées entre les résultats de simulation de la diode PIN et les relevés expérimentaux proviennent de la présence des éléments parasites du circuit de test de la diode. Ces paramètres parasites (inductances, interrupteur idéal, etc..) sont modélisés de manière simple et générale en VHDL-AMS.

3.2.2 Simulation statique de l'IGBT-NPT

3.2.2.1 Présentation du circuit électrique

Le circuit électrique de test utilisé pour la simulation statique de l'IGBT-NPT est présenté à la figure 3.20. À partir du circuit de test, le passage de l'IGBT du mode bloqué au mode passant se fait à la fois par application d'une tension de grille (V_{gs}) supérieure à la tension de seuil (V_{th}) et pour une tension V_{AK} supérieur à la tension de seuil de la jonction P^+/N^- du côté anode. Cependant, pour une tension totale donnée, l'application d'une tension $V_{gs} > V_{th}$ de la section MOS entraîne l'apparition d'un canal qui se forme entre la cathode N^+ et la région de base N^-. L'apparition de ce canal permet d'alimenter la région de base large en électrons.

Le courant total traversant l'IGBT est la somme du courant I_{MOS} traversant la partie MOSFET et du courant de la section bipolaire.Ce régime de fonctionnement peut être traduit par la relation suivante :

$$I_A = I_{MOS}\,(1 + \beta_{PNP}) \tag{3.14}$$

β_{PNP} représente le gain du transistor PNP. Le rôle principal de cette section est d'injecter des trous dans la région de base de l'IGBT. Cette injection permet d'augmenter la conductivité de la région de drift diminuant ainsi la chute de tension totale à l'état

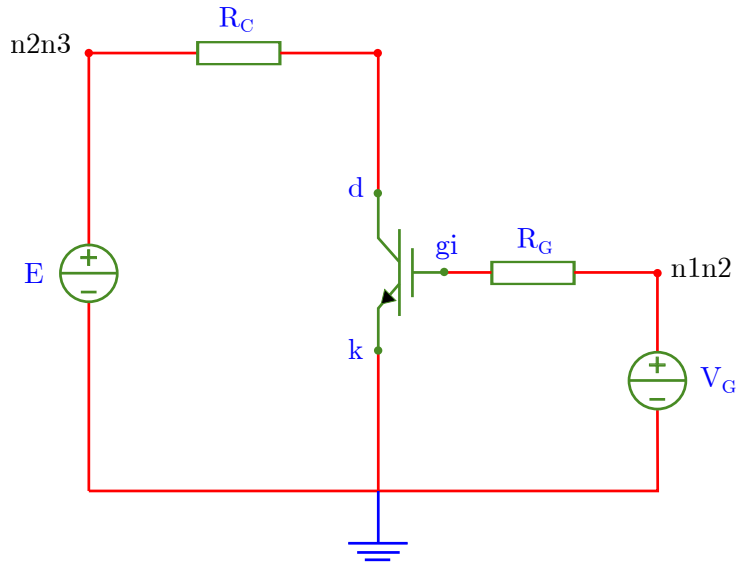


FIGURE 3.20 – Présentation du circuit électrique de test utilisé pour simuler les caractéristiques de sortie statiques $I_{AK}(V_{AK})$ de l'IGBT-NPT.

passant, et entrainant ainsi une diminution des performances dynamiques.

3.2.2.2 Présentation du code VHDL-AMS du circuit de test de l'IGBT-NPT

Le tableau 3.16 présente le code VHDL-AMS du circuit de test pour la simulation statique de l'IGBT-NPT. Les différents modèles de composants utilisés pour le test de l'IGBT-NPT sont modélisés de manière simple en VHDL-AMS et compilés sous Questa-ADMS.

3.2.2.3 Résultats de simulation du modèle VHDL-AMS de l'IGBT-NPT sous Questa-ADMS

Afin de valider notre approche de modélisation appliquée à l'IGBT-NPT et pour faire une comparaison entre les résultats de simulation obtenues sous Questa-ADMS et des simulations précédentes obtenus sous SABER, les paramètres physiques, géométriques et électriques utilisés dans le modèle VHDL-AMS sont issus d'un module IGBT-NPT BSM50GB120 de SIEMENS de calibre 50 A/1200 V présentés dans la thèse de G. BONNET. La particularité de ce type d'IGBT est de posséder un émetteur semi-transparent et une base homogène profonde, de l'ordre de 210 μm, garantissant la tenue en tension.

Les valeurs des paramètres électriques du circuit de test de l'IGBT-NPT (figure 3.20)

```
Entity  test_IGBT_NPT is
End Entity test_IGBT_NPT;

Architecture model of test_IGBT_NPT is
Terminal n1n2,n2n3,d,s,gi:electrical;

begin
genecontinue:Entity generv generic map(7.0)
             Port map(n1n2,electrical_ref);

resistanceG: Entity resistg generic map (10.0)
             Port map (gi,n1n2);

IGBTNPT: Entity IGBTtot port map(d, electrical_ref, gi);

resistanceC: Entity resistg generic map(20.0)
             Port map(n2n3,d);

genepulse: Entity v_pulse
           generic map (0.0,2000.0,10us,10us,0ms,60us,100us,0.0,0.0)
           Port map (n2n3,electrical_ref);
end;
```

TABLEAU 3.16 – Présentation du code VHDL-AMS du circuit de test (testbench) de l'IGBT-NPT.

sont : V_G=Variable, R_G=10 Ω, R_c=20 Ω, E= Rampe de 0 à 2000 V et les simulations sont réalisées à 300 K et 400 K. Les coefficients permettant de rendre compte de l'évolution des paramètres mixtes en fonction de la température ainsi que les valeurs des différents paramètres utilisées dans notre modèle sont données dans le tableau 3.17. Il faut cependant préciser dans le modèle d'IGBT les valeurs des différentes capacités à tension nulle. Leurs valeurs sont les suivantes :

- Capacité grille/source : C_{GS0}=7 nF,
- Capacité drain/source : C_{DS0}=2 nF,
- Capacité grille/drain : C_{DG0}=5 nF.

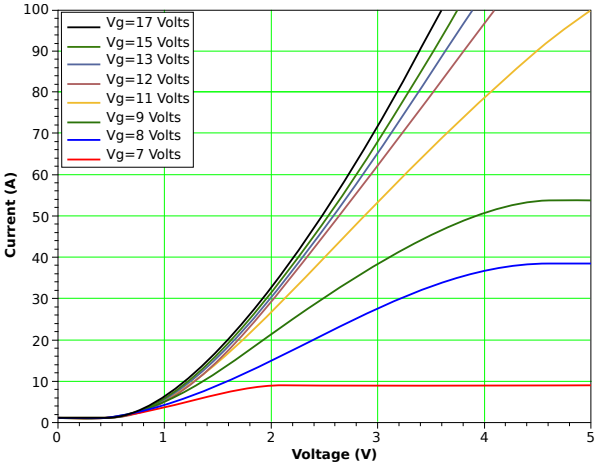
La connaissance des paramètres technologiques de l'émetteur P^+ issus du *datasheet* permet de définir une valeur constante du paramètre de recombinaison surfacique h_p (de l'ordre de $8 \times 10^{-11} cm^4/s$). Cependant, le paramètre de recombinaison surfacique h_n de l'émetteur N^+, considéré comme étant de faible épaisseur et fortement dopé, est fixé à $1 \times 10^{-13} cm^4/s$.

Les figures 3.21.a et 3.21.b présentent les caractéristiques statiques $I_{AK}(V_{AK})$ simulées pour 300 K et 400 K respectivement confrontées avec d'autres résultats du modèle MAST simulé sous SABER et des relevés expérimentaux. La tension de grille varie de 0 à 17 V avec un pas de 1 V. Ces courbes présentent un bon accord entre la simulation et les résultats expérimentaux.

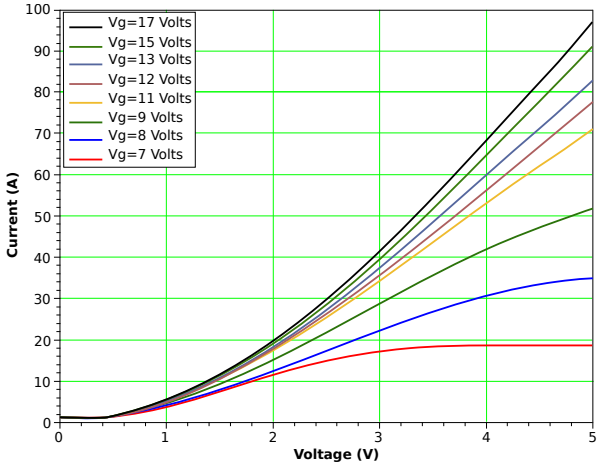
L'analyse des résultats de simulations de l'IGBT-NPT en fonctionnement statique, au regard d'autres simulations obtenues sous SABER, permet d'effectuer une première validation du modèle VHDL-AMS implémenté sous Questa-ADMS. L'accord entre les résultats de simulations sous Questa-ADMS et sous SABER est très bon.

Paramètres	Symboles	Valeurs
Surface active	S	$1,13\text{cm}^2$
Durée de vie des porteurs	τ	2μs
Coefficient de recombinaison des électrons	h_n	$1 \times 10^{-13}\text{cm}^4/\text{s}$
Coefficient de recombinaison des trous	h_p	$8 \times 10^{-11}\text{cm}^4/\text{s}$
Profondeur de la région de base	W	210×10^{-6}cm
Profondeur émetteur P	W_p	4×10^{-4}cm
Concentration de base	N_d	$7,5 \times 10^{13}\text{cm}^{-3}$
Dopage caisson N^+	N_a	$7 \times 10^{17}\text{cm}^{-3}$
Facteur de forme	K_p	$10,5\text{A/V}^2$
Claquage par avalanche	B_{vn}	2
Claquage par avalanche	B_{vf}	1
Longueur de la cellule élémentaire	L_{oce}	50×10^{-4}cm
Largeur de la cellule élémentaire	L_{ace}	40×10^{-4}cm
Longueur du caisson P	L_{cp}	25×10^{-4}cm
Longueur du caisson P^+	L_{cp^+}	20×10^{-4}cm
Longueur du canal	L_{canal}	20×10^{-4}cm
La transconductance	cTK_p	1,3
Dépendance de la durée de vie en fonction de la température	cTtau	4
Évolution de la tension de seuil en fonction de la température	cTV_T	1,58
Nombre de cellules	n_{max}	13
Temps de simulation	T	300 et 400 K
Dépendance du coefficient de recombinaison des électrons en fonction de la température	cTh_n	0
Dépendance du coefficient de recombinaison des trous en fonction de la température	cTh_p	1,3

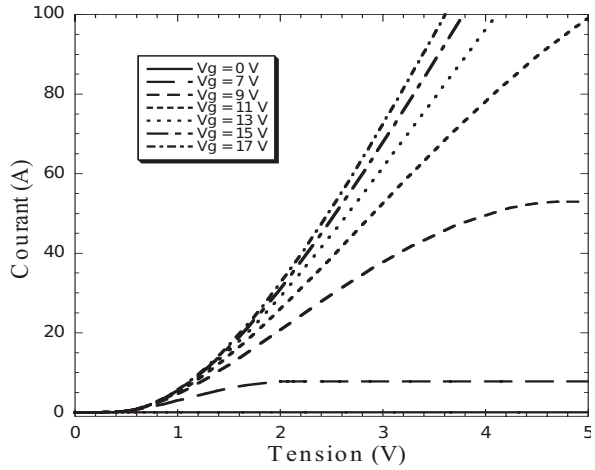
TABLEAU 3.17 – Valeurs des paramètres physiques et géométriques issus du *datasheet* de l'IGBT-NPT BSM50GB120.



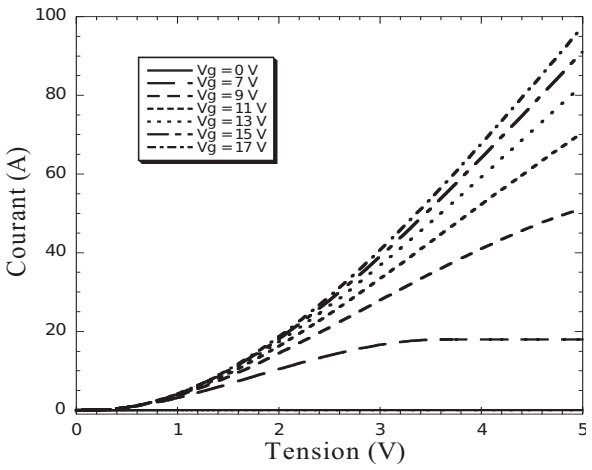
(a) Résultats de simulation du modèle VHDL-AMS de l'IGBT-NPT sous Questa-ADMS à T=300 K.



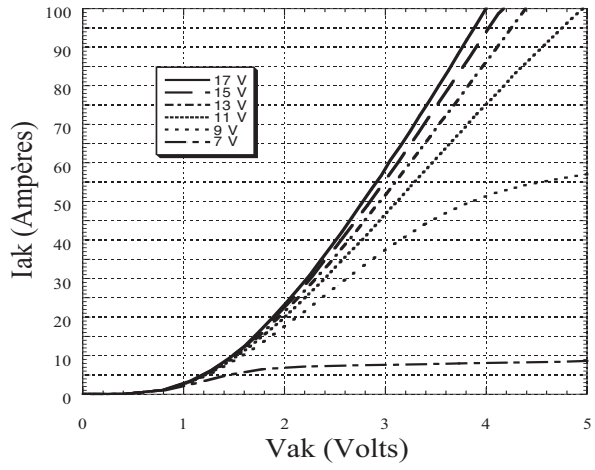
(b) Résultats de simulation du modèle VHDL-AMS de l'IGBT-NPT sous Questa-ADMS à T=400 K.



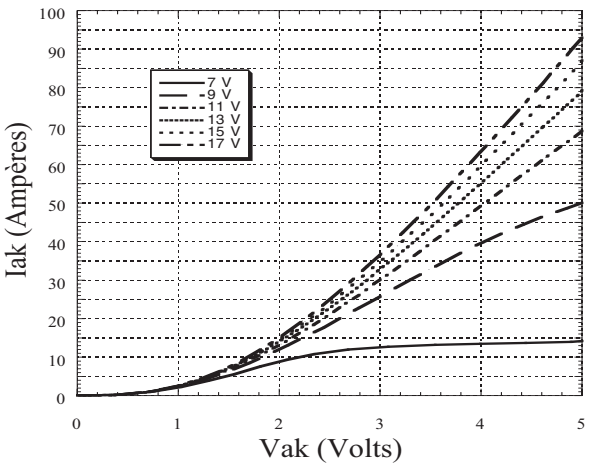
(c) Résultats de simulation du modèle MAST de l'IGBT-NPT sous SABER à T=300 K.



(d) Résultats de simulation du modèle MAST de l'IGBT-NPT sous SABER à T=400 K.



(e) Relevés expérimentaux d'un module d'IGBT commercial à T=300 K.



(f) Relevés expérimentaux d'un module d'IGBT commercial à T=400 K.

FIGURE 3.21 – Comparaison des résultats de simulation statique du modèle VHDL-AMS de l'IGBT-NPT sous Questa-ADMS (a, b), sous SABER (c, d) et des relevés expériemntaux (e, f) d'un module d'IGBT de chez SIEMENS à T=300 et 400 K.

3.3 Simulation dynamique de l'IGBT-NPT

La modélisation précise de l'IGBT-NPT nécessite également une modélisation adaptée du transistor MOS de puissance. En fonctionnement statique, les différentes capacités de la section MOS sont des constantes en fonction du temps.

En fonctionnement dynamique, le comportement de l'IGBT-NPT est fortement influencé par les capacités C_{gd}, C_{gs} et C_{ds} qui sont non linéaires en fonctions des différentes tensions appliquées entre électrodes. Il faut noter que ces capacités sont calculées dans le modèle de l'IGBT-NPT de la manière suivante :

- La capacité grille/source (C_{gs}) est calculée par la mise en parallèle de la capacité grille/diffusion du source (C_{gs1}) et de la capacité grille/métallisation (C_{gs2}).
- La capacité drain/source (C_{ds}) correspond à la capacité de la jonction caisson P/P^+ et le drain de type N^- (la base). Sa valeur est donné par la relation suivante :

$$C_{ds} = \frac{C_{ds0}}{\sqrt{1 + \frac{V_d}{\phi_{ds}}}} \tag{3.15}$$

  où ϕ représente la tension de diffusion de la jonction et (C_{ds0}) la capacité de la jonction à tension nulle. Cette dernière est calculée de la manière suivante :

$$C_{ds0} = S_P \sqrt{\frac{qN_d\varepsilon_{Si}}{2\phi_{ds}}} \tag{3.16}$$

- La capacité grille/drain (C_{gd}) est responsable de l'effet MILLER. Cette capacité est fortement liée aux tensions V_{ds} et V_{gs}

Ces différentes capacités permettent de calculer des composants dynamiques des courants entre les trois électrodes de la section MOS. Les difficultés rencontrées lors de la simulation de l'IGBT-NPT Planar en dynamique proviennent des discontinuités au niveau du modèle VHDL-AMS. D'autres problématiques proviennent du calcul des différents courants de la section MOS en fonctions de ces capacités.

Les dérivées en fonction du temps de la tension appliquée par la capacité en question empêche le simulateur de trouver une solution mathématique même en imposant

des conditions initiales de fonctionnement. Il faut trouver une méthodologie de modélisation/implémentation de la section MOS en VHDL-AMS afin de valider notre approche de modélisation sur l'IGBT-NPT Planar.

Le tableau 3.18 présente le calcul des capacités C_{gd}, C_{gs} et C_{ds} ainsi que les différents courants dynamiques entre les trois électrodes de la section MOS en VHDL-AMS.

```
1  Architecture Model of inpt is
   ...
3  Begin
   ...
5  --capacité grille/drain à tension nulle
   Cgd0==epsox*Surface_inter_caisson/(eox);
7
   Cgs1==epsox*(Surf_P-Surf_Nplus)/(eox);
9  Cgs2==epsox*Surface_debordement/(eox);
   Cgs3==epsox*Surface_grille/(eox_sup_poly);
11 cgs==Cgs1+Cgs2+Cgs3;--calcul de la capacité grille/source
   --capacité drain/source à tension nulle
13 Cds0==Surf_P*sqrt(qe*nd*eps/(2.0*phi_ds));
   phi_ds==abs(ut*log(dopage_caisson_P*nd/(ni)**2.0));
15 --calcul de la capacité drain/source
   cds==Cds0/((1.0+realmax(1.0e-15,vds)/phi_ds)**(mds0));
17 --Calcul de la capacité grille/drain
   break on vds'above(vgs);
19 if vds'above(vgs) use
   cgd==Cgd0*cgd2/(Cgd0+cgd2);
21 else
   cgd==Cgd0;
23 end use;
   --Calcul des courants de la section MOS entre électrodes
25 dt_vgs_cgs==vgs*cgs;
   icgs==dt_vgs_cgs'dot;--courant de grille/source
27 dt_vgd_cgd==vgd*cgd;
   icgd==dt_vgd_cgd'dot;--courant de grille/drain
29 dt_vds_cds==vds*cds;
   icds==dt_vds_cds'dot;--courant de drain/source
31
   End Architecture model;
```

TABLEAU 3.18 – Calcul des différentes capacités et des différents courants dynamiques entre les trois électrodes de la section MOS en VHDL-AMS.

3.4 Conclusion

Les modèles de composants de type bipolaire (diode PIN et IGBT-NPT) développés au cours de ce chapitre sont basés sur une approche physique présentée au cours du deuxième chapitre de ce mémoire. Cette méthode de modélisation permet de décrire fidèlement le transport des charges dans la région de base large. Les différents modèles de composants sont implémentés sous l'environnement Questa-ADMS de Mentor Graphics. La validation de ces derniers à été démontrée à partir des nombreuses confrontations entre les simulations réalisées et les relevés expérimentaux, aussi bien pour les régimes statiques que pour dynamique. La robustesse du modèle y compris en régime extrême à été démontré sur la diode PIN de puissance. Des simulations en fonction de la durée de vie ont été présentées dans le cas de la diode PIN afin de valider notre approche de modélisation.

Le point de blocage actuelle sur la modélisation de l'IGBT-NPT en dynamique provient des différentes capacités de la section MOS qui sont non linéaires en fonction des différentes tensions appliquées entre électrodes. Il est nécessaire de trouver une méthodologie d'implémentation de la section MOS ainsi que les différentes capacités de la section MOS en VHDL-AMS. D'autres difficultés lors de la démarche de validation des composants provient des différents paramètres physiques et électriques utilisés. L'utilisation de ces paramètres présente l'intérêt de pouvoir étudier leur influence sur le comportement des composants de puissance.

Conclusion générale et perspectives

Depuis une trentaine d'années, la demande de l'électronique de puissance n'a pas cessé. Jusqu'à présent, la volonté de repousser de plus en plus loin les limites d'intégration des fonctions de l'électronique de puissance repose sur la nécessité d'augmenter la fiabilité et les contraintes d'utilisation tout en diminuant la dispersion des fonctions électriques, le volume d'encombrement et le coût de fabrication.

Le développement de systèmes de contrôle et de conversion de l'énergie en électronique de puissance est spécifique à chaque gamme de puissance traitée. L'intégration hybride et l'intégration monolithique sont deux approches utilisées aujourd'hui. Le choix de l'une des deux approches est effectué selon un critère de puissance à traiter et selon la possibilité, ou non, d'intégrer monolithiquement la fonction envisagée. L'intégration hybride étant bien adaptée aux applications moyennes et fortes puissances, a permis d'exploiter au mieux les performances des nouveaux composants de puissance MOS et IGBT en les associant à des diodes de types PIN sous forme de module.

Différentes stratégies sont possibles pour l'intégration monolithique de type planar : les circuits dits "Smart-Power" et les structures développées à l'aide du concept de "l'Intégration Fonctionnelle". Dans le premier cas, l'intégration correspond à un prolongement des techniques utilisées pour les CI's qui permet d'introduire un étage de puissance dans les circuits analogiques/numériques. Cette approche est principalement dédiée aux applications de l'électronique embarquée fonctionnant à partir de sources d'énergie autonomes, notamment dans le domaine de l'électronique d'automobile. Dans le second mode d'intégration, la fonction électrique résulte des interconnexions de surface et des interactions électriques entre les différents régions semi-conductrices.

Une parfaite connaissance des composants semi-conducteurs utilisés ainsi que des interactions qui apparaissent entre eux et les éléments du circuit est alors indispensable. L'utilisation de modèles et d'outils de simulations de type circuit est alors nécessaire durant la phase de conception.

La modélisation comportementale, la modélisation physique et la modélisation à éléments finis sont les principales approches utilisées. Seule la modélisation physique permet

d'atteindre des objectifs ambitieux de prédiction des formes d'ondes quelles que soient les conditions de fonctionnement et quel que soit l'environnement matériel proche. En effet, l'approche de modélisation doit être à constantes réparties et non à constantes localisées.

La modélisation des composants/structures de puissance de type bipolaire nécessite la prise en compte de la nature distribuée du mécanisme de transport des charges présentes dans la région de base large et peu dopée et qui obéit à l'équation aux dérivées partielles dite "équation de diffusion ambipolaire". La volonté d'obtenir une modélisation précise du comportement dynamique des structures de puissance passe par la résolution la plus exacte possible de l'équation de diffusion ambipolaire. La méthode de résolution analogique de l'équation de diffusion ambipolaire consiste à considérer la répartition des porteurs comme une transformation de Fourier discrète en cosinus. L'équation de diffusion ambipolaire se ramène alors à un système d'équations différentielles du premier ordre de dimension infinie. Ce système est alors représenté, à l'aide d'une analogie électrique, par des lignes RC directement utilisables dans un solveur de type circuit.

Notre idée principale, dans cette thèse, est de proposer le langage de modélisation normalisé VHDL-AMS (IEEE 1076-1999) comme langage de modélisation des composants/structures de puissance. Les possibilités offertes par ce langage de modélisation des composants ont permis d'établir des modèles plus fiables et robustes. Ces modèles sont stockés dans une bibliothèque spécifique permettant la capitalisation et la réutilisation des différents modèles VHDL-AMS. Les modèles de la diode PIN et de l'IGBT planar ont été développés selon le principe de la régionalisation des phénomènes électriques et physiques au sein du semi-conducteur. Leur implantation en VHDL-AMS dans le logiciel Questa-ADMS nous a permis de valider leur adaptation à la simulation des circuits de l'électronique de puissance et à leur prototypage virtuel. Pour l'ensemble de ces composants, les comportements en régimes statique et dynamique ont été simulés et comparés à des résultats de simulation, des modèles MAST de référence obtenus sous SABER et à des relevés expérimentaux.

Les perspectives de ces travaux sont nombreuses et peuvent se décliner comme suit :

1. La mise en place d'une procédure d'extraction de paramètres des modèles de composants. En effet l'ensemble des résultats de simulation repose en grande partie sur la précision des paramètres physiques, géométriques et électriques utilisés par les modèles VHDL-AMS. La mise en place d'une vraie méthodologie d'extraction de paramètres est indispensable afin d'éviter l'utilisation en "aveugle" des modèles créés.

   La procédure d'extraction de paramètres doit être complétée par une étude sur la sensibilité des paramètres et particulièrement ceux qui sont "thermosensibles" sur les caractéristiques statiques et dynamiques des composants. Cette étude nous permettra une étude de fiabilité des composants et des modules de puissance dans leur environnement de fonctionnement.

2. Une bonne documentation des modèles de composants stockés dans la bibliothèque VHDL-AMS permettant de réduire le temps de la conception des systèmes. La conception et le partage des modèles nous impose de travailler sur la capitalisation des modèles permettant une réutilisation aisée dans d'autres contextes et/ou par d'autres concepteurs [Milet-Lewis 09].

3. Le développement de modèles de nouveaux composants issus de l'Intégration Fonctionnelle à savoir le capteur d'anode, le micro disjoncteur ou les circuits de protection contre les court circuits (circuits de protection ESD).

4. L'introduction de la température de jonction des composants, supposée fixe ici, comme variable de fonctionnement dans les modèles. Ceci repose sur la détermination de cette température en fonction des conditions d'ambiante et de la puissance dissipée par le composant.

5. La mise au point d'un véritable modèle électrothermique des modules de puissance décrit en VHDL-AMS permettant de rendre compte du comportement thermique de tout l'environnement proche, qui va du cristal au radiateur, en passant par toutes les structures du boîtier. L'étude consiste à concevoir et à mettre en œuvre un superviseur permettant la gestion de couplage entre les modèles analytiques et des

modèles thermiques 3D permettant la modélisation de la température d'un module en considérant les composants comme des sources constantes de chaleur.

6. La prise en compte des éléments parasites tels que les inductances de pistes afin d'optimiser les topologies des circuits de puissance permettant de minimiser notamment les déséquilibres en courant.

7. Le modèle de l'IGBT-NPT est à reprendre pour réussir sa mise en forme par l'approche régionale car, actuellement, aucun résultat de simulation n'est obtenu en fonctionnement dynamique. Il faut donc trouver une méthodologie d'implémentation des différentes capacités de la section MOS afin d'éviter tout problème de convergence du modèle VHDL-AMS en dynamique. L'étape suivante aussi concerne la modélisation de l'IGBT à tranchées et les interactions électrothermiques afin de simuler des convertisseurs complets dans leur environnement.

Bibliographie

[A. Castellazzi 07] W. Fichtner A. Castellazzi M. Ciappa. *VHDL-AMS based design of an integrated power switch : Coupling compact, Distrubuted and logic level description.* In EPCPE Seminar "Virtual Prototyping in Power Electronics", November 2007. 35

[Accellera 98] Accellera. *"Verilog Analog Mixed-Signal Work Group"*, 1998. http://www.eda.org/twiki/bin/view.cgi/VerilogAMS. 35

[Alali 98] O. Alali et J.J. Charlot. *Modélisation VHDL-AMS Analogique et Simulation SPICE.* 1998. 33

[Alam 11] Elias Al Alam. *Développement de briques technologiques pour la réalisation de transistor MOS de puissance en Nitrure de Gallium.* Thèse, Université Paul Sabatier, Avril 2011. 19

[Ansoft] Simplorer Ansoft Corporation. *System Simulation Software for Multi-Domain Design.* http://www.ansoft.com/products/em/simplorer/. 41

[Ashenden 03] P.J. Ashenden, G.D. Peterson et D.A. Teegarden. The system designer's guide to vhdl-ams : analog, mixed-signal, and mixed-technology modeling. Morgan Kaufmann Pub, 2003. 38

[Austin 03] P. Austin. *Contribution au développement de l'Intégration Fonctionnelle.* Mémoire d'habilitation à diriger les recherches, Université Paul Sabatier, Toulouse III, vol. 20, 2003. i, ii, 28, 54

[Baliga 82] BJ Baliga, MS Adler, PV Gray, RP Love et N. Zommer. *The insulated gate rectifier (IGR) : A new power switching device.* In Electron Devices Meeting, 1982 International, volume 28, pages 264–267. IEEE, 1982. 9

[Berraies 98] M.O. Berraies et P. Leturcq. *Modéles de Composants Semiconducteurs pour la Simulation des Circuits en Électronique de Puissance.* 1998. 16, 45, 47, 76

[Berz 79] F. Berz, RW Cooper et S. Fagg. *Recombination in the end regions of pin diodes.* Solid-State Electronics, vol. 22, no. 3, pages 293–301, 1979. 58

[Beydoun 94] B. Beydoun et P. Rossel. *Simulation et conception des transistors VDMOS de puissance.* 1994. 80

[Bonnet 03] G. Bonnet. *Distributed approch of bipolar structures applied to the design of the power electronic systems.* Phd thesis, Université Paul Sabatier, Toulouse, France, 2003. i, 21, 45, 116

[Bordignon 00] T. Bordignon, JL Sanchez, P. Austin et V. Houdbert. *Behavioral models and specific design tool for new power integrated devices.* San Diego (USA), 27-29 Mars 2000. 22

[Canali 75] C. Canali, G. Majni, R. Minder et G. Ottaviani. *Electron and hole drift velocity measurements in silicon and their empirical relation to electric field and temperature.* Electron Devices, IEEE Transactions on, vol. 22, no. 11, pages 1045–1047, 1975. 78

[Charlot 95] JJ Charlot *et al. Analog behavioral simulation using smartspice.* The Simulation Standard, pages 7–9, 1995. 39

[De Maglie 07] R. De Maglie. *Modélisation de différentes technologies de transistors bipolaires à grille isolée pour la simulation d'applications en électronique de puissance.* 2007. ii, 45, 54

[Debrie 96] J.L. Debrie et P. Leturcq. *Modèle «distribué» de transistor igbt pour simulation de circuits en électronique de puissance.* 1996. 78

[Decelercq 76] M.J. Decelercq et J.D. Plummer. *Avalanche breakdown in high-voltage D-MOS devices.* Electron Devices, IEEE Transactions on, vol. 23, no. 1, pages 1–4, 1976. 9

[Decelercq 77] M.J. Decelercq et T. Laurent. *A theoretical and experimental study of DMOS enhancement/depletion logic.* Solid-State Circuits, IEEE Journal of, vol. 12, no. 3, pages 264–270, 1977. 9

[Dorkel 96] J.M. Dorkel, P. Tounsi et P. Leturcq. *Three-dimensional thermal modeling based on the two-port network theory for hybrid or monolithic integrated power circuits.* Components, Packaging, and Manufacturing Technology, Part A, IEEE Transactions on, vol. 19, no. 4, pages 501–507, 1996. 76

[Enge-Rosenblatt 07] O. Enge-Rosenblatt, J. Haase et C. Clauß. *Important Characteristics of VHDL-AMS and Modelica with Respect to Model Exchange.* EOOLT, page 89, 2007. 36

[Fritzson 02] P. Fritzson et P. Bunus. *Modelica-a general object-oriented language for continuous and discrete-event system modeling and simulation.* In Simulation Symposium, 2002. Proceedings. 35th Annual, pages 365–380. IEEE, 2002. 32

[Gharbi 85] Mourad. Gharbi. *La Tenue en tension et le calibre en courant du transistor MOS vertical dans la gammes des moyennes tensions (300 A 1000 Volts).* Thèse, 1985. 145

[Gillet 95] P. Gillet, MA Kallala, JL Massol et P. Leturcq. *Analog solution of the ambipolar diffusion equation.* Comptes rendus-academie des sciences Paris serie 2 Mecanique Physique Chimie Astronomie Fascicule B, vol. 321, pages 53–53, 1995. ii, 50, 51

[Graphics 09a] M. Graphics. *System vision*, 2009. `http://www.mentor.com/products/sm/system_integration_simulation_analysis/systemvision/`. 40

[Graphics 09b] Mentor Graphics. *Questa-ADMS presentation, Analog-Digital Mixed-Signal Simulator*, 2009. `http://www.mentor.com/products/fv/advance_ms/`. 39

[Guihal 07] D. Guihal. *Modélisation en langage VHDL-AMS des systèmes pluridisciplinaires.* 2007. 36

[Hefner Jr 02] A.R. Hefner Jr et D.M. Diebolt. *An experimentally verified IGBT model implemented in the Saber circuit simulator.* Power Electronics, IEEE Transactions on, vol. 9, no. 5, pages 532–542, 2002. 27

[Hervé 02] Y. Hervé. Vhdl-ams : applications et enjeux industriels : cours et exercices corrigés. Dunod, 2002. 38

[Infineon] IPOSIM Infineon Corporation. *The Infineon Power Simulation program for loss and thermal calculation of Infineon power modules and disk devices* . `http://www.infineon.com/cms/en/product/promopages/designtools/index.html`. 30

[Inrets 10] Inrets. *Physique des défaillances et robustesse des systèmes intégrés de puissance*, 2010. `http://www.inrets.fr/ur/ltn/energie/pdderdsidp.htm`. 11

[Leturcq 01] P. Leturcq. Semi conducteurs de puissance unipolaires et mixtes (patie1). Ed. Techniques Ingénieur, 2001. 14

[Leturcq 92] P. Leturcq. *Modèles physiques distribués pour composants bipolaires de puissance*. Revue générale de l'électricité, no. 6, pages 17–22, 1992. 45

[Leturcq 99] P. Leturcq. *Composants semi-conducteurs de puissance : caractères propres= Semiconducting power components : eigen characteristics*. Techniques de l'ingénieur. Génie électrique, vol. 4, no. D3100, pages 1–15, 1999. 25

[Lorenz 99] L. Lorenz, G. Deboy, A. Knapp et M. Marz. *COOLMOSTM-a new milestone in high voltage power MOS*. In Power Semiconductor Devices and ICs, 1999. ISPSD'99. Proceedings., The 11th International Symposium on, pages 3–10. IEEE, 1999. 145, 148

[Mas 4] Saber Mast Language, Book 2, User Guide. Synopsys, Version W-2004.12, December 2004. 31

[Massol 93] J.L. Massol et P. Leturcq. *Répresentation des phénomènes de diffusion dans la modélisation des composants bipolaires de puissance. Application a la simulation du recouvrement inverse de la diode*. 1993. 17

[Milet-Lewis 09] N. Milet-Lewis, S. Snaidero, Y. Hervé, G. Monnerie, D. Geoffroy, A. Fakhfakh et H. Levi. *Behavioural Library Development and Documentation*. 2009. 137

[Mitsubishi] MELCOSIM Mitsubishi Corporation. *Power module simulation software* . `http://sem.mitsubishielectric.eu/products/power_semiconductors/melcosim`. 30

[Napieralski 93] A. Napieralski et M. Grecki. *Optimal design of power bipolar transistor*. In Power Electronics and Applications, 1993., Fifth European Conference on, pages 396–401. IET, 1993. 24, 47

[Nikitin 03] P.V. Nikitin, CR Shi et B. Wan. *Modeling partial differential equations in VHDL-AMS [mixed signal systems applications]*. In SOC Conference, 2003. Proceedings. IEEE International [Systems-on-Chip], pages 345–348. IEEE, 2003. 35

[Nikitin 07] P.V. Nikitin et C.J.R. Shi. *VHDL-AMS based modeling and simulation of mixed-technology microsystems : a tutorial*. INTEGRATION, the VLSI journal, vol. 40, no. 3, pages 261–273, 2007. 35

[Palm 85] E. Palm. *Two-dimensional simulation of GTO thyristor switching*. Thèse, thèse de docteur en Sciences Appliquées, Université Catholique de Louvain, 1985. 24, 47

[Pêcheux 05] F. Pêcheux, C. Lallement et A. Vachoux. *VHDL-AMS and Verilog-AMS as alternative hardware description languages for efficient modeling of multidiscipline systems*. Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on, vol. 24, no. 2, pages 204–225, 2005. 34, 36

[Pezzani 95] R. Pezzani et JB Quoirin. *Functional integration of power devices : a new approach*. In European Conference On Power Electronics and Applications, volume 2, pages 2–2. Proceedings Published by Various Publishers, 1995. 9

[Putley 58] EH Putley et WH Mitchell. *The electrical conductivity and Hall effect of silicon*. Proceedings of the Physical Society, vol. 72, page 193, 1958. 77

[Sanchez 07] J.L. Sanchez et F. Morancho. *Composants semi-conducteurs : Intégration de puissance monolithique*. Techniques de l'ingénieur. Génie électrique, vol. 4, no. D3110, 2007. 9

[Sanchez 99] JL Sanchez. *State of the art and trends in power integration*. MSM, Puerto Rico (USA), pages 20–29, 1999. 9

[Sheng 00] K. Sheng, F. Udrea et GAJ Amaratunga. *Optimum carrier distribution of the IGBT*. Solid-State Electronics, vol. 44, no. 9, pages 1573–1583, 2000. 100

[Siemieniec 97] R. Siemieniec, M. Netzel et R. Herzer. *Comparison of PT and NPT Cell Concept for 600V IGBTs*. In EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, volume 4, pages 4–4. PROCEEDINGS PUBLISHED BY VARIOUS PUBLISHERS, 1997. 100

[SysML] SysML. *System Modeling Language, OMG*. http://www.omgsysml.org/. 31

[Ueda 39] D. Ueda, H. Takagi et G. Kano. *Méthodologie d ?approche pour la conception des transistors vdmos de puissance*. Journal de Physique, vol. 3, no. 3, page 10, 1939. 65

[Vachoux 02] A. Vachoux. *Modélisation de Systèmes Intégrés Analogiques et Mixtes*. Introduction í¿ VHDL-AMS, Laboratoire de Systèmes Microélectroniques EPFL, Version, 2002. 32

[Wilson 04] P.R. Wilson, J.N. Ross, A.D. Brown et A. Rushton. *Multiple domain behavioral modeling using VHDL-AMS*. In Circuits and Systems, 2004. ISCAS'04. Proceedings of the 2004 International Symposium on, volume 5, pages V–644. IEEE, 2004. 38

Annexe A

Les interrupteurs de puissance

A.1 Les composants de puissance unipolaires

A.1.1 Le MOSFET de puissance

Les MOSFET ou transistors MOS de puissance (Metal Oxyde Semi-conducteur) sont des transistors à effet de champ dont la grille métallique est totalement isolée du canal par une mince couche isolante d'oxyde de silicium (SiO_2) d'épaisseur voisine de 0.1 μm. Le transistor MOS de puissance (figure A.1), présente outre sa rapidité un certain nombre d'avantages. D'une part, la puissance de commande est négligeable à l'état statique (grande résistance d'entrée). D'autre part, le transistor MOS présente une très bonne stabilité thermique latérale. Le coefficient de température du courant de drain étant, en effet, négatif à des tensions de grille et drain imposés. Il en est même pour la mobilité des porteurs.

Comme tous les composants de puissance, le transistor MOS fonctionne entre deux états : état passant et bloqué. À l'état passant, un canal d'inversion se forme sous l'effet de la tension positive grille-source. Dans ces conditions, le composant est parcouru par un courant dont la valeur est fonction des paramètres physiques du matériau, de la géométrie et la technologie de la structure et des tensions appliquées. D'autre part, l'état bloqué est obtenu à une tension de grille-source inférieure à une valeur dite de seuil pour laquelle seul un faible courant de fuite (conduction sous le seuil) est présent ; la quasi-totalité de la tension drain-source appliquée est alors supportée par la zone N^- dite zone de "drift" du transistor.

L'importance industrielle des transistors MOS va croitre, même pour des domaines d'application où les transistors bipolaires conservent une supériorité de performances : la relative simplicité de leur commande qui facilite la conception et la mise au point des circuits, et permet de réduire globalement les coûts, est souvent considérée par les électroniciens de puissance comme un avantage décisif.

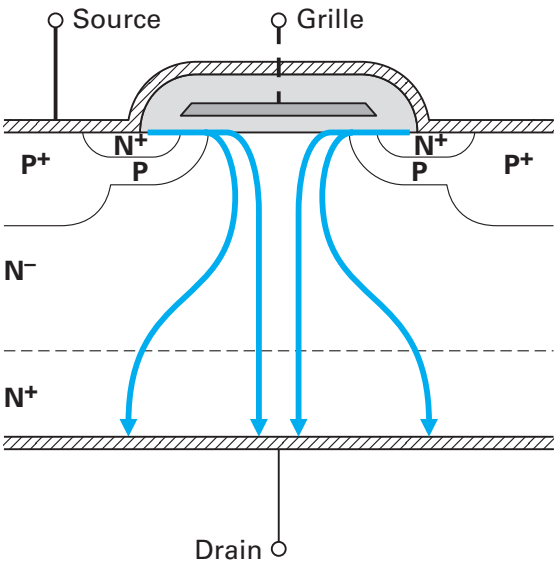


FIGURE A.1 – Coupe schématique d'un transistor MOS de puissance.

A.1.1.1 Fonctionnement à l'état passant

À l'état passant, le transistor MOS de puissance est utilisé, dans un régime non pincé. Dans ce régime, le canal N formé en surface de la région P pour un transistor NMOS assure la circulation des porteurs entre source et drain. Lorsqu'un transistor fonctionne Ã·'a l'état passant, il se comporte donc comme une résistance, noté R_{ON}, qui entraîne une chute de tension aux bornes du composant. Cette chute de tension V_{ds} a tout simplement pour expression :

$$V_{ds} = R_{ON} \cdot I_d \tag{A.1}$$

où I_d est l'intensité du courant de drain.

Un des soucis majeurs et constants des fabricants de composants de puissance est de minimiser les pertes en conduction. Il est donc clair que la résistance à l'état passant doit être aussi faible que possible si l'on veut minimiser ces pertes.

A.1.1.2 Fonctionnement à l'état bloqué

Pour qu'un transistor MOS puisse fonctionner sans dégradation, il est indispensable de définir quelles sont les tensions maximales que l'on peut appliquer entre grille et source, d'une part, et, entre drain et source d'autre part. Le cas le plus contraignant est celui du régime bloqué pour lequel la tension drain-source est maximale. La tenue en tension

V_{DBR}, ou tension de claquage, du transistor MOS est un facteur de mérite fondamental.

À l'état bloqué, c'est la zone de transition de la jonction de drain qui supporte la tension. La mise en œuvre de dopages et de profondeurs convenablement choisis permet d'éviter le perçage de la région P. La limite en tension provient essentiellement de l'effet d'avalanche à la jonction de drain, du fait que la zone de charge d'espace s'étend principalement dans la région peu dopée N^-. La tension de claquage et la résistance à l'état passant sont étroitement liées et doivent obéir à un compromis. En effet, la zone de drain N^- faiblement dopée a un double rôle : d'une part, elle supporte la quasi-totalité de la tension drain-source à l'état bloqué, et, d'autre part, elle procure un effet résistif important à l'état passant.

A.1.2 Le transistor VDMOS

Le transistor à structure verticale VDMOS (Vertical Double diffused MOS) est constitué par une association de cellules élémentaires MOS mises en parallèle. La figure A.2 illustre une cellule élémentaire du transistor VDMOS. Ce transistor est fabriqué en utilisant le processus de double diffusion MOS. La source et la grille sont localisées à la surface de la puce alors que le drain se situe à l'arrière de la puce.
À l'état passant, la tension grille-source V_{gs} est supérieure à la tension de seuil V_T et un canal d'inversion de type N est ainsi formé en surface de la zone du canal permettant le passage du courant entre le drain et la source. Ce courant passe, en grande partie, dans le volume de la structure à travers la zone de drift N^-. Une partie de ce courant passe en surface dans le canal et dépend de la mobilité des électrons dans la couche inversée.

La résistance du canal d'inversion est une limitation supplémentaire dans le cas des transistors VDMOS basse tension et elle est aussi importante dans le cas des nouveaux MOS de puissance fabriqués à base de carbure de silicium, à cause de la faible mobilité dans la couche inversée [Lorenz 99].

La zone de drift N^- assure au transistor VDMOS la faculté de bloquer la tension à l'état bloqué. Pour une structure VDMOS bien optimisée [Gharbi 85], la tension de claquage dépend du dopage et de l'épaisseur de la zone de drift. En effet, pour bloquer des tensions très élevées, la zone de drift doit être faiblement dopée et suffisamment large pour permettre à la zone de charge d'espace de s'étendre. Par conséquent, cette zone

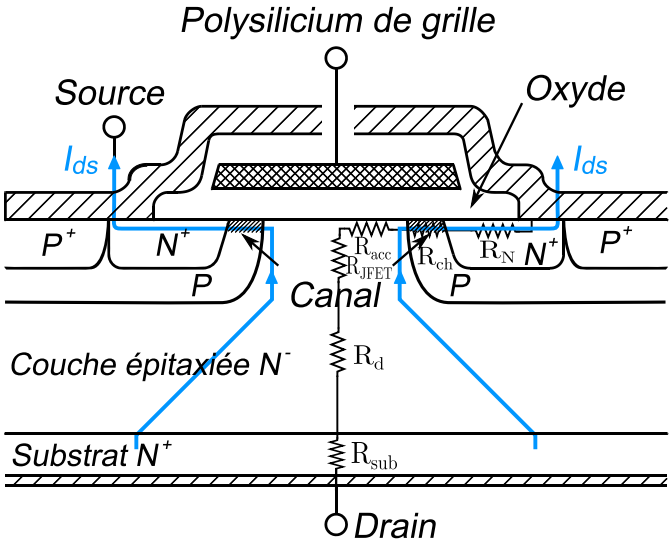


FIGURE A.2 – Coupe schématique d'un transistor VDMOS.

devient, à l'état passant, une résistance très grande que l'on ne peut réduire que par augmentation de la surface active du composant ou par utilisation de nouveaux concepts comme celui de la superjonction par exemple. L'utilisation de matériaux à forte énergie d'ionisation peut aussi être une très bonne solution à ce problème. Il existe donc un compromis entre la résistance à l'état passant et la tension de claquage des transistors VDMOS de puissance.

La résistance équivalente du transistor VDMOS est composée de plusieurs résistances en série : résistance du canal, résistance accumulée à la surface de la zone intercellulaire entre les diffusions P source adjacentes, résistance JFET de la région entre les diffusions P source adjacentes, résistance de la zone volumique de drift N^-, résistance de substrat et résistances de contact.

L'effet résistif de la zone de JFET entre les diffusions P source est d'autant plus grand que le dopage de la zone épitaxiée est faible ; c'est le cas des transistors prévus pour fonctionner en hautes tensions. C'est ce dernier phénomène, augmentation de la résistance JFET en diminuant la distance intercellulaire qui limite la densité d'intégration des composants MOS de puissance.

A.1.3 Le transistor LDMOS

Pour mettre ensemble sur une même puce plusieurs interrupteurs indépendants, il faut choisir une technologie coplanaire où toutes les prises de contact sont sur la même

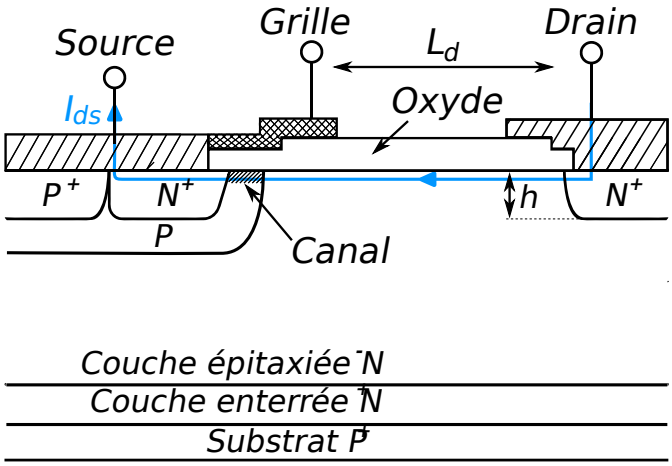


FIGURE A.3 – Coupe schématique d'un transistor LDMOS classique.

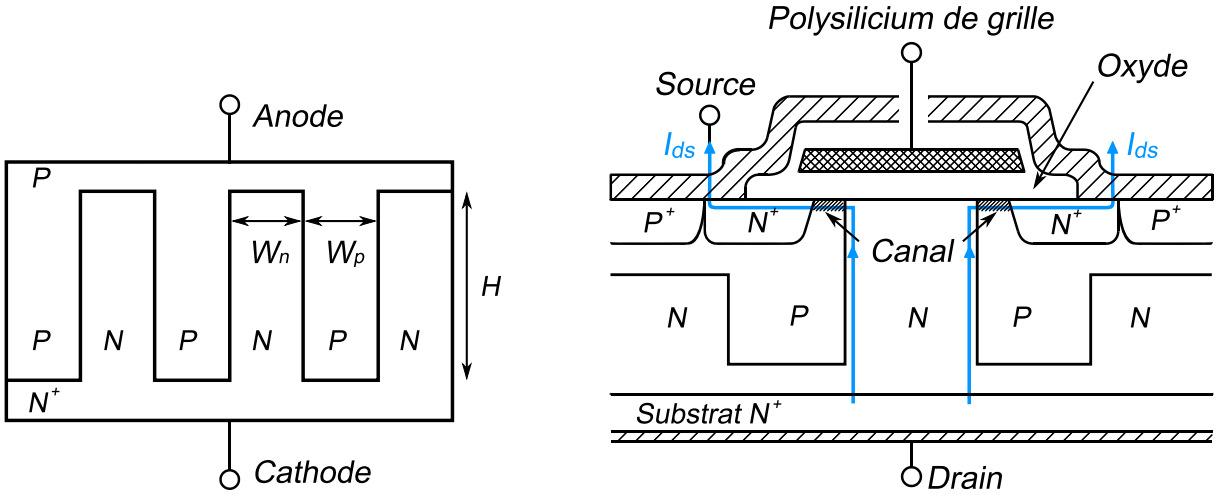
en surface. Sur ce point, les transistors à structures horizontales, au même titre que les transistors VDMOS "up-drain", sont plus intéressants que les transistors VDMOS. Ces structures sont principalement les transistors MOS latéraux double diffusés (LDMOS) ayant des géométries interdigitées comme le montre la figure A.3.
Les transistors LDMOS sont en principe des composants à faible calibre en courant qui peuvent, en général, être isolés ce qui permet leur intégration dans des circuits intégrés de puissance.

La structure d'un transistor LDMOS à enrichissement à canal N se caractérise par un substrat P^+, ainsi qu'une couche enterrée N^+ et une région de drift faiblement dopée N^- située entre la fin du canal et le drain N^+. Le contact de drain se situe sur la surface supérieure de la puce. La résistance à l'état passant est plus grande que dans les structures verticales et, de plus, la présence des trois contacts sur la face supérieure limite la densité d'intégration. La tension de claquage est limitée dans cette structure à des tensions de l'ordre de 250 Volts. En effet, le claquage dans cette structure se produit généralement à la fin de la métallisation de grille (à cause de la faible épaisseur de l'oxyde de grille) ou à la jonction cylindrique P/N^-. Il dépend principalement du dopage de la zone de drift et de la distance L_d (longueur de la zone de drift) entre la fin de la métallisation de grille et le début de l'ouverture de la diffusion de drain. Malheureusement, la tension de claquage diminue quand L_d diminue et il a été démontré par des simulations numériques bidimensionnelles qu'il existait une distance de drift optimale assurant une tension de claquage maximale pour un dopage de drift donné.

A.1.4 Le transistor MOS de puissance à superjonction

Le concept des transistors MOS de puissance à Superjonction a permis de repousser notablement les limites de tenue en tension des composants unipolaires. Le transistor MOS à Superjonction remplace la zone de drift N^- par la répétition de zones alternativement dopées P et N afin d'augmenter la surface de la jonction principale (figure A.4.a). Ceci permet au champ électrique de se développer non seulement verticalement, comme dans le cas des structures conventionnelles, mais aussi latéralement. Le claquage dans ces structures dépend essentiellement de la différence de niveaux de dopage et de l'épaisseur des zones N et P introduites et non plus du couple dopage-épaisseur de la zone de drift N^-. Dans le cas d'un transistor à canal N, la résistance à l'état passant, quant à elle, dépend du nombre et niveau du dopage des zones N mises en parallèle.

Le premier transistor MOS à Superjonction, appelé CoolMOS™, a été fabriqué et commercialisé par la société Infineon [Lorenz 99]. Ce transistor (figure A.4.b) présente, pour une tension de claquage de 600 V, une résistance passante spécifique (plus faible que la limite théorique du silicium des composants unipolaires verticaux) cinq fois plus faible que celle d'un transistor VDMOS conventionnel.



(a) Superjonction (b) Transistor MOS à Superjonction (CoolMOS™)

FIGURE A.4 – Coupe schématique d'une Superjonction et d'une cellule d'un transistor MOS à Superjonction.

Annexe B

Codes modèles VHDL-AMS

B.1 La diode PIN de puissance

B.1.1 Modèle de l'émetteur P+

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;
Entity  emetteurp is
Generic(constant frequence:real:=500.0;
        Nd:real:=2.0e13;--concentration de la base(cm-3)
        S:real:=1.08;--surface active(cm2)
        ndk:real:=2.0e18;--dopage P+ face arriere(cm-3)
        Ndj:real:=1.0e17;--concentration de la jonction homotype(cm-3)
        Na:real:=1.5e19;--dopage caisson N+(cm-3)
        tau0:real:=0.000002;--duree de vie des porteurs(s)
        tau:real:=0.000000041;--duree de vie des porteurs
        Nr:real:=9.7e12;--concentration centre de recombinaison(cm-3)
        wp:real:=0.000570);--profondeur de la region P+(cm)

Port (Terminal a,b :electrical;--deux noeuds electricals
        Quantity imin1:out current;
        Quantity vp1:in real);

End Entity emetteurp;

Architecture model of emetteurp is
------------------------------------------------------------------------
--Declaration des constants
------------------------------------------------------------------------
Constant qe:real:=1.6e-19;
Constant Tj_0:real:= 27.0;
Constant Tj0:real:= 300.0;
constant Tj:real:=300.0;
constant beta_p:real:=3.7e18;
constant alpha_n:real:=0.616;
constant alpha_p:real:=0.604;
constant alpha:real:=2.20;
constant An:real:=4.61e17;
constant Bn:real:=1.52e15;
constant niv:real:=(2.0e13)**2;
constant mun10:real:=1430.0;
constant Aap:real:=0.72e-31;
```

```
constant Bap:real:=0.15e-34;
constant Cap:real:=-2.92e-37;
constant H_p:real:=8.25;
constant N0p:real:=1.0e18;
constant p0:real:=1.5e19;
constant deltaEgp:real:=0.0626400;
Constant hp:real:=36.9105869e-15;
-----------------------------------------------------------------------
--Declaration des Quantites
-----------------------------------------------------------------------
Quantity  p1,ut0,ut,nib,ni,ni_emetteur_p,ni_base,mun1,muni,muccs,xn,
mun_base,dn,cp_auger0,tau_n:real;
Quantity Vj1 Across i01 Through a to b;

Begin
--Unite thermodynamique
--Tj==Tj_0+273.0;
ut0==8.63e-5*Tj0;
ut==8.63e-5*Tj;

--Duree de vie des poteurs
--tau==1.0/(1.0/tau0+3.0e-13*Nr)*(Tj/300.0)**1.77;
cp_auger0==(Aap+Bap*(Tj0/300.0)+Cap*(Tj0/300.0)**(2.0))*
(1.0+H_p*exp(-p0/N0p));
tau_n==1.0/(cp_auger0*Na**(2.0));

--Concentration effective intrinseque
nib==3.1e16*exp((-0.603)/ut)*(Tj)**(1.5);
ni==nib*(1.0+(Nd/(6.9e18*(Tj/300.0)**(3.0)))**0.616);
ni_emetteur_p==nib*(1.0+(ndk/(3.7e18*(300.0/300.0)**(3.0)))**0.604);
ni_base==nib*(1.0+(Nd/(6.9e18*(300.0/300.0)**(3.0)))**0.616);

--Mobilites des porteurs
mun1==mun10*(Tj/300.0)**(-alpha);
muni==An*(Tj)**(3.0/2.0)/(Nd)*(log(1.0+Bn*Tj**(2.0)/Nd)
-Bn*Tj**(2.0)/((Nd)**(2.0)+Bn*Tj**(2.0)))**(-1.0);
muccs==2.8e17*Tj**(3.0/2.0)*(niv)**(-1.0/2.0)*
(log(1.0+5.2e8*Tj*(niv)**(-1.0/3.0)))**(-1.0);
xn==sqrt((6.0*mun1*(muni+muccs))/(muni*muccs));
mun_base==mun1*(1.025/(1.0+(xn/1.68)**1.43)-0.025);

--Constant de diffusion ambipolaire
dn==mun_base*ut;

--Coefficient de recombinaison
--hp0==(dn/ndk)*(ni_emetteur_p**(2.0)/ni_base**(2.0))*
--((1.0/sqrt(dn*tau))*(1.0/tanh(wp/sqrt(dn*tau_n))));
--hp==hp0*exp(deltaEgp*(1.0/ut-1.0/ut0));

--Courant des porteurs minoritaires
imin1==qe*s*hp*(p1*p1-ni*ni);
vj1==2.0*ut*log(p1/ni);
p1==realmax(vp1/qe,ni);
end;
```

B.1.2 Modèle de la zone de charge d'espace

```
library IEEE;
library MGC_AMS;
library disciplines;
```

```
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

Entity zespace is
Generic(constant frequence:real:=500.0;
        is1:real:= 1.0e-7;
        c1:real:=1.0e-8;--Constante multiplicatif
        Nd:real:=2.0e13;--concentration de la base(cm-3)
        S:real:=1.08);--surface active(cm2)

Port(Terminal b,c:electrical;--deux noeux externes electricals
        Quantity idep1:out current;
        Quantity ip1,vp1:in real);

End Entity zespace;

Architecture model of zespace is
--------------------------------------------------------------------------------
--Declaration des constants
--------------------------------------------------------------------------------
Constant qe:real:=1.6e-19;
Constant eps:real:=1.0443e-12;
Constant rte:real:=1.0;--changement 1.33 au lieu de 1
--------------------------------------------------------------------------------
--Declaration des Quantites
--------------------------------------------------------------------------------
Quantity vx1,vpl,va:real;
Quantity vzce Across i02 Through b to c;

Begin
--Courant traversant la zone de drift
idep1==-(qe*Nd*s*vx1'dot+va'dot);
va==vx1*abs(ip1)/vpl;

--Tension de la zone de drift
vzce== -qe*(Nd+ abs(ip1)/(qe*vpl*s))*vx1*vx1/(2.0*eps);

--Frontiere mobile
vx1== is1*(exp(-(vp1)/c1)-1.0);

--Vitesse limitte des porteurs(Trous)
vpl==8.37e6*(rte)**(-0.52);

end Architecture model;
```

B.1.3 Modèle de la base large et peu dopée

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
```

```
use std.textio.All;
use work.All;

Entity  basedp is
Generic(constant frequence:real:=500.0;
        is1,is2:real:= 1.0e-7;--Courants constants
        c1,c2:real:=1.0e-8;--Constantes multiplicatifs
        Nd:real:=2.0e13;--Concentration de base (cm-3)
        Ndj:real:=1.0e17;--concentration de la jonction homotype(cm-3)
        ndk:real:=2.0e18;--Dopage p+ face arriere(com-3)
        Na:real:=1.5e19;-- Dopage caisson N+(cm-3)
        tau0:real:=0.000002;--Duree de vie des porteurs(s)
        tau:real:=0.000000041;--duree de vie des porteurs
        Nr:real:=9.7e12;--Concentration centre de recombinaison(cm-3)
        S:real:=1.08;--Surface active(cm2)
        w:real:=0.036570;--profondeur de la region de base(cm)
        wn:real:=0.000050;--profondeur emetteur N(cm)
        wp:real:=0.000570);--profondeur emetteur P(cm)

Port (Terminal c,d:electrical;--deux noeuds electricals
      Quantity in2,ip1,vp1,vp2:out real;
      Quantity idep1,idep2,imin1,imin2:in real);

end Entity basedp;

Architecture model of basedp is
------------------------------------------------------------------
--Declaration des constants
------------------------------------------------------------------
constant qe:real:=1.6e-19;
constant mun10:real:=1430.0;
constant mup10:real:=495.0;
constant alpha:real:=2.20;
constant An:real:=4.61e17;
constant Ap:real:=1.0e17;
constant Bn:real:=1.52e15;
constant Bp:real:=6.25e14;
constant niv:real:=(2.0e13)**2;
Constant Tj:real:=300.0;--changement 400 au lieu de 300
constant eps:real:=1.0443e-12;
constant pi:real:=3.141592653589793;
Constant bvn:real:=2.0;
Constant bvf:real:=1.0;
Constant rte:real:=1.0;--changement 1.33 au lieu de 1
constant a1,a2,a3,a4,a5,a6,a7,a8,a9,a10,a11,a12,a13:real:=1.0;
------------------------------------------------------------------
--Declaration des Quantites
------------------------------------------------------------------
Quantity nib,ni,mun1,mup1,muni,mupi,muccs,xn,xp,mun_base,mup_base,dn,
dp,dambi,x,ut:real:=1.0;
Quantity capa0,capa1,capa2,capa3,capa4,capa5,capa6,capa7,capa8,capa9,
capa10,capa11,capa12,capa13:real;
Quantity i0,i1,i2,i3,i4,i5,i6,i7,i8,i9,i10,i11,i12,i13,in1,ip2,ipair,
iimpair,imul,igen:real;
Quantity r0,r1,r2,r3,r4,r5,r6,r7,r8,r9,r10,r11,r12,r13,rtotp,
rtoti,rbase,raddp,raddi:real;
Quantity v0,v1,v2,v3,v4,v5,v6,v7,v8,v9,v10,v11,v12,v13,p1,p2,vtot,vpl,
vaddp,vaddi,vx1,vx2,dvx1,dvx2,pbase,qstock:real;
Quantity ws,M,dv0,dv1,dv2,dv3,dv4,dv5,dv6,dv7,dv8,dv9,dv10,dv11,
dv12,dv13:real;
Quantity vbtotal Across i03 Through c to d;

Begin
```

```
ut==8.63e-5*Tj;
--concentration intrinseque
nib==3.1e16*exp((-0.603)/ut)*(Tj)**(1.5);
ni==nib*(1.0+(Nd/(6.9e18*(Tj/300.0)**(3.0)))**0.616);

--Mobilites des porteurs
mun1==mun10*(Tj/300.0)**(-alpha);
mup1==mup10*(Tj/300.0)**(-alpha);
--muni==An*(Tj)**(3.0/2.0)/(Nd)*(log(1.0+Bn*Tj**(2.0)/Nd)
-Bn*Tj**(2.0)/((Nd)**(2.0)+Bn*Tj**(2.0)))**(-1.0);
muni==An*(Tj)**(3.0/2.0)/Nd*1.0/
(13.4357-1.52e15*9000.0/(Nd**(2.0)+1.52e15*9000.0));
mupi==Ap*(Tj)**(3.0/2.0)/Nd*1.0/
(12.547002-6.25e14*9000.0/(Nd**(2.0)+6.25e14*9000.0));
muccs==2.8e17*Tj**(3.0/2.0)*(niv)**(-1.0/2.0)*
(log(1.0+5.2e8*Tj*(niv)**(-1.0/3.0)))**(-1.0);
xn==sqrt((6.0*mun1*(muni+muccs))/(muni*muccs));
xp==sqrt((6.0*mup1*(mupi+muccs))/(mupi*muccs));
mun_base==mun1*(1.025/(1.0+(xn/1.68)**1.43)-0.025);
mup_base==mup1*(1.025/(1.0+(xp/1.68)**1.43)-0.025);

--duree de vie des porteurs
--tau==1.0/(1.0/tau0+3.0e-13*Nr)*(Tj/300.0)**1.77;

--constant de diffusion ambipolaire
dn==mun_base*ut;
dp==mup_base*ut;
dambi==2.0*(dn*dp)/(dn+dp);

--longueur de diffusion
x==sqrt(abs(dambi*tau));

--vitesse limittes des porteurs
vpl==8.37e6*(rte)**(-0.52);
ws== realmax(1.0e-6,w-vx2-vx1);

--Continuit" de courant dans la base
in1==imin1+idep1+imul;
ip1==i03-in1;
in2==i03-ip2;
ip2==imin2+idep2;

--Capacites des lignes RC
capa0==ws;
capa1==a1*ws/2.0;
capa2==a2*ws/2.0;
capa3==a3*ws/2.0;
capa4==a4*ws/2.0;
capa5==a5*ws/2.0;
capa6==a6*ws/2.0;
capa7==a7*ws/2.0;
capa8==a8*ws/2.0;
capa9==a9*ws/2.0;
capa10==a10*ws/2.0;
capa11==a11*ws/2.0;
capa12==a12*ws/2.0;
capa13==a13*ws/2.0;

--resistances des lignes RC
r0==tau/ws;
r1==a1*ws*tau/(ws**2.0+(pi**2)*(x**2));
r2==a2*ws*tau/(ws**2.0+4.0*(pi**2)*(x**2.0));
```

```
r3==a3*ws*tau/(ws**2.0+9.0*(pi**2)*(x**2));
r4==a4*ws*tau/(ws**2.0+16.0*(pi**2)*(x**2));
r5==a5*ws*tau/(ws**2.0+25.0*(pi**2)*(x**2));
r6==a6*ws*tau/(ws**2.0+36.0*(pi**2)*(x**2));
r7==a7*ws*tau/(ws**2.0+49.0*(pi**2)*(x**2));
r8==a8*ws*tau/(ws**2.0+64.0*(pi**2)*(x**2));
r9==a9*ws*tau/(ws**2.0+81.0*(pi**2)*(x**2));
r10==a10*ws*tau/(ws**2.0+100.0*(pi**2)*(x**2));
r11==a11*ws*tau/(ws**2.0+121.0*(pi**2)*(x**2));
r12==a12*ws*tau/(ws**2.0+144.0*(pi**2)*(x**2));
r13==a13*ws*tau/(ws**2.0+169.0*(pi**2)*(x**2));

-- Resistances de trancatures
raddp==rtotp-r0-r2-r4-r6-r8-r10-r12;
raddi==rtoti-r1-r3-r5-r7-r9-r11-r13;
rtotp==(x/(2.0*dambi))*(1.0+cosh(ws/x))/sinh(ws/x);
rtoti==(x/(2.0*dambi))*(cosh(ws/x )-1.0)/sinh(ws/x);
rbase==ws/(qe*s*(mun_base*Nd+pbase*(mun_base+mup_base)));

--Solution de l'equation de diffusion ambipolaire
v0==r0*(ipair-i0)-dv0*capa0*r0;
v1==r1*(iimpair-i1)-dv1*capa1*r1;
v2==r2*(ipair-i2)-dv2*capa2*r2;
v3==r3*(iimpair-i3)-dv3*capa3*r3;
v4==r4*(ipair-i4)-dv4*capa4*r4;
v5==r5*(iimpair-i5)-dv5*capa5*r5;
v6==r6*(ipair-i6)-dv6*capa6*r6;
v7==r7*(iimpair-i7)-dv7*capa7*r7;
v8==r8*(ipair-i8)-dv8*capa8*r8;
v9==r9*(iimpair-i9)-dv9*capa9*r9;
v10==r10*(ipair-i10)-dv10*capa10*r10;
v11==r11*(iimpair-i11)-dv11*capa11*r11;
v12==r12*(ipair-i12)-dv12*capa12*r12;
v13==r13*(iimpair-i13)-dv13*capa13*r13;

i0==-(v0*(dvx1+dvx2));
i1==a1*((1.0/4.0*v1+9.0/8.0*v3+25.0/24.0*v5+49.0/48.0*v7+81.0/80.0*v9
+121.0/120.0*v11+169.0/168.0*v13)*(dvx1+dvx2)+(4.0/3.0*v2+16.0/15.0*v4
+36.0/35.0*v6+64.0/63.0*v8+100.0/99.0*v10+144.0/143.0*v12)*(dvx1-dvx2));
i2==a2*((1.0/4.0*v2+16.0/12.0*v4+36.0/32.0*v6+16.0/15.0*v8
+100.0/96.0*v10+144.0/140.0*v12)*(dvx1+dvx2)+(-1.0/3.0*v1+
9.0/5.0*v3+25.0/21.0*v5+49.0/45.0*v7+81.0/77.0*v9+121.0/117.0*v11
+169.0/165.0*v13)*(dvx1-dvx2));
i3==a3*((-1.0/8.0*v1+1.0/4.0*v3+25.0/16.0*v5+49.0/40.0*v7+81.0/72.0*v9
+121.0/112.0*v11+169.0/160.0*v13)*(dvx1+dvx2)+(-4.0/5.0*v2+16.0/7.0*v4
+4.0/3.0*v6+64.0/55.0*v8+100.0/91.0*v10+144.0/135.0*v12)*(dvx1-dvx2));
i4==a4*((-1.0/3.0*v2+1.0/4.0*v4+36.0/20.0*v6+64.0/48.0*v8+
100.0/84.0*v10+144.0/128.0*v12)*(dvx1+dvx2)+(-1.0/15.0*v1-
9.0/7.0*v3+25.0/9.0*v5+49.0/33.0*v7+81.0/65.0*v9+
121.0/105.0*v11+196.0/153.0*v13)*(dvx1-dvx2));
i5==a5*((-1.0/24.0*v1-9.0/16.0*v3+1.0/4.0*v5+49.0/24.0*v7+81.0/56.0*v9
+121.0/96.0*v11+169.0/144.0*v13)*(dvx1+dvx2)+(-4.0/21.0*v2-16.0/9.0*v4
+36.0/11.0*v6+64.0/39.0*v8+100.0/75.0*v10+144.0/119.0*v12)*(dvx1-dvx2));
i6==a6*((-4.0/32.0*v2-16.0/20.0*v4+1.0/4.0*v6+64.0/28.0*v8+
100.0/64.0*v10+144.0/108.0*v12)*(dvx1+dvx2)+(-1.0/35.0*v1-
9.0/27.0*v3-25.0/11.0*v5+49.0/13.0*v7+81.0/45.0*v9+
121.0/85.0*v11+169.0/132.0*v13)*(dvx1-dvx2));
i7==a7*((-1.0/48.0*v1-9.0/40.0*v3-(25.0/24.0)*v5+1.0/4.0*v7+
81.0/32.0*v9+121.0/72.0*v11+169.0/120.0*v13)*(dvx1+dvx2)+
(-4.0/45.0*v2-16.0/33.0*v4-(36.0/13.0)*v6+64.0/15.0*v8+
```

```
100.0/51.0*v10+144.0/95.0*v12)*(dvx1-dvx2));
i8==a8*((-1.0/15.0*v2-1.0/3.0*v4-9.0/7.0*v6+1.0/4.0*v8+100.0/36.0*v10
+144.0/80.0*v12)*(dvx1+dvx2)+(-1.0/63.0*v1-9.0/55.0*v3-25.0/39.0*v5-
49.0/15.0*v7+81.0/17.0*v9+121.0/57.0*v11+169.0/105.0*v13)*(dvx1-dvx2));
i9==a9*((-1.0/80.0*v1-1.0/8.0*v3-25.0/56.0*v5-49.0/32.0*v7+1.0/4.0*v9
+121.0/40.0*v11+169.0/88.0*v13)*(dvx1+dvx2)+(-4.0/77.0*v2-16.0/65.0*v4
-4.0/5.0*v6-64.0/17.0*v8+100.0/19.0*v10+144.0/63.0*v12)*(dvx1-dvx2));
i10==a10*((-1.0/24.0*v2-4.0/21.0*v4-9.0/16.0*v6-16.0/9.0*v8+
1.0/4.0*v10+144.0/44.0*v12)*(dvx1+dvx2)+(-1.0/99.0*v1
-9.0/91.0*v3-1.0/3.0*v5-49.0/51.0*v7-81.0/19.0*v9+
121.0/21.0*v11+169.0/69.0*v13)*(dvx1-dvx2));
i11==a11*((-1.0/120.0*v1-9.0/112.0*v3-25.0/96.0*v5-49.0/72.0*v7-
81.0/40.0*v9+1.0/4.0*v11+169.0/48.0*v13)*(dvx1+dvx2)+
(-4.0/177.0*v2-16.0/105.0*v4-36.0/85.0*v6-64.0/57.0*v8-
100.0/21.0*v10+144.0/23.0*v12)*(dvx1-dvx2));
i12==a12*((-4.0/140.0*v2-16.0/128.0*v4-36.0/108.0*v6-64.0/80.0*v8-
100.0/44.0*v10+1.0/4.0*v12)*(dvx1+dvx2)+(-1.0/143.0*v1-
9.0/135.0*v3-25.0/119.0*v5-49.0/95.0*v7-81.0/63.0*v9
-121.0/23.0*v11+169.0/25.0*v13)*(dvx1-dvx2));
i13==a13*((-1.0/168.0*v1-9.0/160.0*v3-25.0/144.0*v5-49.0/120.0*v7-
81.0/88.0*v9-121.0/48.0*v11+1.0/4.0*v13)*(dvx1+dvx2)+
(-4.0/165.0*v2-16.0/153.0*v4-36.0/133.0*v6-64.0/105.0*v8-
100.0/69.0*v10-144.0/25.0*v12)*(dvx1-dvx2));

dv0==v0'dot;
dv1==v1'dot;
dv2==v2'dot;
dv3==v3'dot;
dv4==v4'dot;
dv5==v5'dot;
dv6==v6'dot;
dv7==v7'dot;
dv8==v8'dot;
dv9==v9'dot;
dv10==v10'dot;
dv11==v11'dot;
dv12==v12'dot;
dv13==v13'dot;
dvx1==vx1'dot;
dvx2==vx2'dot;

--Calcule des courants(tensions) paires et impaires
ipair==(in2-in1)/s;
iimpair==(dn*(ip1+ip2)-dp*(in1+in2))/((dn+dp)*S);
vaddp==raddp*ipair;
vaddi==raddi*iimpair;

--Calcule des concentrations de porteurs aux frontieres
vp1==(v0+v1+v2+v3+v4+v5+v6+v7+v8+v9+v10+v11+v12+v13+vaddp+vaddi);
vp2==(v0+v2+v4+v6+v8+v10+v12+vaddp-v1-v3-v5-v7-v9-v11-v13-vaddi);
p1== realmax(ni,vp1/qe);
p2== realmax(ni,vp2/qe);

--Calcule des frontieres
vx1== is1*(exp(-vp1/c1)-1.0);
vx2==is2*(exp(-(vp2)/c2)-1.0);

--Calcule de la tension de base et la tension totale de la diode
vbtotal==i03*rbase+2.0*ut*(dn/(dn+dp))*log(p2/p1);
vtot==2.0*ut*log(p1/ni)-qe*(Nd+ abs(ip1)/(qe*vpl*s))*vx1*vx1/(2.0*eps)
+vbtotal+(in2*vx2)/(qe*s*Nd*mun_base)+2.0*ut*log(p2/ni);
```

```
256 --Calcule de facteur d'avalanche et de courant multiplicatif
    igen==qe*ni*s*sqrt(abs((2.0*eps*vtot)/(qe*Nd)))/tau;
258 imul==((M-1.0)*in1)+igen*M;
    M==1.0/(1.0-abs(vtot)/(bvf*5.34e12*Nd**(-0.75)));
260 pbase==qstock/ws;
    qstock==(capa0*v0)/qe;
262
    End Architecture model;
```

B.1.4 Modèle de zone de drift

```
    library IEEE;
2   library MGC_AMS;
    library disciplines;
4   library std;
    use IEEE.math_real.All;
6   use IEEE.electrical_systems.All;
    use IEEE.std_logic_1164.All;
8   use std.standard.All;
    use std.textio.All;
10  use work.All;

12  Entity zonededrift is
    Generic(constant frequence:real:=500.0;
14          is1,is2:real:= 1.0e-7;
            c1,c2:real:=1.0e-8;--Constant multiplicatif pour les bornes.
16          Nd:real:=2.0e13; --Concentration de base(cm-3)
            Ndj:real:=1.0e17;--Concentration de la jonction homotype(cm-3)
18          ndk:real:=2.0e18;--Dopage P+ face arriere(cm-3)
            Na:real:=1.5e19;--Dopage caisson N+(cm-3)
20          Nr:real:=9.7e12;--Concentration centre de recombinaison(cm-3)
            S:real:=1.08);--Surface active(cm2)
22
    Port (Terminal d,e:electrical;--deux noeuds externes electricals
24        Quantity idep2:out current;
          Quantity in2,vp2:in real);
26
    End entity zonededrift;
28
    Architecture model of zonededrift is
30  ------------------------------------------------------------------
    --Declaration des constants
32  ------------------------------------------------------------------
    constant qe:real:=1.6e-19;
34  Constant Ecrit:real:=20.0e3;
    constant mun10:real:=1430.0;
36  constant alpha:real:=2.20;
    Constant alphan:real:=-0.57;
38  Constant betan:real:=-2.33;
    Constant gamman:real:=2.546;
40  Constant ncn:real:=1.432e17;
    Constant mu2n:real:=1252.0;
42  constant An:real:=4.61e17;
    constant Bn:real:=1.52e15;
44  constant niv:real:=(2.0e13)**2;
    Constant Tj:real:=300.0;
46  Constant rte:real:=1.0;
    Constant cons:real:=0.00006;
48
```

```
50 ----------------------------------------------------------------------
--Declaration des Quantites
52 ----------------------------------------------------------------------
Quantity dopage_base_2,mun_base,mun1,muni,muccs,xn,vnl,vx2,dvx2,z2,
54 dvx2i,r0drift,mun_dopage_base_2:real;
Quantity vdrift Across i04 Through d to e;
56
Begin
58 --Mobilites des porteurs
mun1==mun10*(Tj/300.0)**(-alpha);
60 muni==An*(Tj)**(3.0/2.0)/(Nd)*(log(1.0+Bn*Tj**(2.0)/Nd)-
Bn*Tj**(2.0)/((Nd)**(2.0)+Bn*Tj**(2.0)))**(-1.0);
62 muccs==2.8e17*Tj**(3.0/2.0)*(niv)**(-1.0/2.0)*
(log(1.0+5.2e8*Tj*(niv)**(-1.0/3.0)))**(-1.0);--(13)
64 xn==sqrt((6.0*mun1*(muni+muccs))/(muni*muccs));
mun_base==mun1*(1.025/(1.0+(xn/1.68)**1.43)-0.025);
66 mun_dopage_base_2==mun1*(rte)**alphan+((mu2n*(rte**betan))/
(1.0+((realmax(Nd,r0drift))/(ncn*(rte**gamman)))));
68
--Dopage de la base
70 dopage_base_2==Nd+(Ndj-Nd)*exp(-vx2/cons);

72 --Vitesse limitte des porteurs(electrons)
vnl==1.0e7*(rte)**(-0.87);
74
--Frontiere mobile
76 vx2==is2*(exp(-(vp2)/c2)-1.0);
z2==(vx2*abs(in2)/vnl);
78 dvx2i==z2'dot;
dvx2==vx2'dot;
80
--Calcule du courant et tension de la zone de drift
82 idep2==-(qe*dopage_base_2*s)*dvx2;--dvx2i);
r0drift==dopage_base_2-abs(in2)/(qe*s*vnl);
84 --vdrift==(in2*vx2)/(qe*s*Nd*mun_base);
vdrift==(in2*vx2)/(qe*s*r0drift*mun_dopage_base_2);
86
End Architecture model;
```

B.1.5 Modèle de l'émetteur N^+

```
1 library IEEE;
library MGC_AMS;
3 library disciplines;
library std;
5 use IEEE.math_real.All;
use IEEE.electrical_systems.All;
7 use IEEE.std_logic_1164.All;
use std.standard.All;
9 use std.textio.All;
use work.All;
11
Entity emetteurn is
13 Generic(constant frequence:real:=500.0;
          Nd:real:=2.0e13;--concentration de la base (cm-3)
15        S:real:=1.08;--surface active(cm2)
          ndk:real:=2.0e18;--dopage P+ face arriere(cm-3)
17        Ndj:real:=1.0e17;--concentration de la jonction homotype(cm-3)
          Na:real:=1.5e19;--dopage caisson N+(cm-3)
```

```
        tau0:real:=0.000002;--duree de vie des porteurs(s)
        Nr:real:=9.7e12;--concentration centre de recombinaison(cm-3)
        wn:real:=0.000050);--profondeur de la region N+(cm)

Port (Terminal e,k :electrical;--deux noeuds electricals
      Quantity imin2:out current;
      Quantity vp2:in real);

End Entity emetteurn;

Architecture model of emetteurn is
------------------------------------------------------------------------
--Declaration des constants
------------------------------------------------------------------------
constant qe:real:=1.6e-19;
constant mun10:real:=1430.0;
constant mup10:real:=495.0;
constant beta_n:real:=6.9e18;
constant alpha:real:=2.20;
constant alpha_n:real:=0.616;
constant Aan:real:=0.67e-31;
constant Ban:real:=8.1e-34;
constant Can:real:=-2.44e-37;
constant H_n:real:=3.47;
constant N0n:real:=1.0e18;
constant n0:real:=2.0e18;
constant Tj_0:real:=27.0;
constant Tj0:real:=300.0;--changement 400 au lie de 300
constant Tj:real:=300.0;--ajouter
constant An:real:=4.61e17;
constant Ap:real:=1.0e17;
constant Bn:real:=1.52e15;
constant Bp:real:=6.25e14;
constant niv:real:=(2.0e13)**2;
Constant hn:real:=14.478229544e-15;

------------------------------------------------------------------------
--Declaration des Quantites
------------------------------------------------------------------------
Quantity p2,ut0,ut,nib,ni,ni_emetteur_n,ni_base,mun1,mup1,muni,mupi,
muccs,xn,xp,mun_base,mup_base,dn,dp,cn_auger0,tau_p,deltaEgn:real;
Quantity vj2 Across i05 Through e to k;

Begin
--unite thermodynamique
--Tj==Tj_0+273.0;
ut0==8.63e-5*Tj0;
ut==8.63e-5*Tj;

--concentration effective intrinseque
nib==3.1e16*exp((-0.603)/ut)*(Tj)**(1.5);
ni==nib*(1.0+(Nd/(6.9e18*(Tj/300.0)**(3.0)))**0.616);
ni_emetteur_n==nib*(1.0+(Na/(6.9e18*(300.0/300.0)**(3.0)))**0.616);
ni_base==nib*(1.0+(Nd/(6.9e18*(300.0/300.0)**(3.0)))**0.616);

--Mobilites des porteurs
mun1==mun10*(Tj/300.0)**(-alpha);
mup1==mup10*(Tj/300.0)**(-alpha);
muni==An*(Tj)**(3.0/2.0)/Nd*1.0/(13.43571466-1.52e15*9000.0/
(Nd**(2.0)+1.52e15*9000.0));
mupi==Ap*(Tj)**(3.0/2.0)/Nd*1.0/(12.547002-6.25e14*9000.0/
(Nd**(2.0)+6.25e14*9000.0));
muccs==(2.8e17*Tj**(1.5)/2.0e13)*5.35999;
```

```
xn==sqrt((6.0*mun1*(muni+muccs))/(muni*muccs));
xp==sqrt((6.0*mup1*(mupi+muccs))/(mupi*muccs));
mun_base==mun1*(1.025/(1.0+(xn/1.68)**1.43)-0.025);
mup_base==mup1*(1.025/(1.0+(xp/1.68)**1.43)-0.025);

--Constante de diffusion ambipolaire
dp==mup_base*ut;
dn==mun_base*ut;

--Duree de vie des porteurs
cn_auger0==(Aan+Ban*(Tj0/300.0)+Can*(Tj0/300.0)**(2.0))*
(1.0+H_n*exp(-n0/N0n));
tau_p==1.0/(cn_auger0*ndk**(2.0));

--Coefficient de recombinaison
deltaEgn==ut*log(1.0+(Na/(beta_n*(Tj/300.0)))**(alpha_n))**(2.0);
--hn0==(dn/Na)*(ni_emetteur_n**(2.0)/ni_base**(2.0))*
--((1.0/sqrt(dp*tau_p))*(1.0/tanh(wn/sqrt(dp*tau_p))));
--hn==hn0*exp(deltaEgn*(1.0/ut-1.0/ut0));

--Courant des poryeurs minoritaires(Trous)
imin2==qe*s*hn*(p2*p2-ni*ni);
p2==realmax(ni,vp2/qe);
vj2==2.0*ut*log(p2/ni);

end;
```

B.1.6 Modèle de la diode PIN

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

Entity diode is
        port (Terminal a,k :electrical);--deux noeuds externes
End Entity diode;

Architecture model of diode is
------------------------------------------------------------------
--Declaration des noeuds internes et des quantites communes
------------------------------------------------------------------
Terminal b, c, d, e: Electrical;
Quantity imin1, idep1, ip1, idep2, imin2, in2: current;
Quantity vp1, vp2: real;


Begin
------------------------------------------------------------------
--Instantiation des sous modeles pour creer le modele de diode
------------------------------------------------------------------
EmettP: Entity emetteurp
        Generic map (500.0,2.0e13,1.08,2.0e18,1.0e17,1.5e19,2.0e-6,
                     41.0e-9,9.7e12,570.0e-6)
```

```
        Port map(a,b,imin1,vp1);

zone_espace: Entity zespace
             Generic map (500.0, 1.0e-7, 1.0e-8, 2.0e13, 1.08)
             Port map (b,c,idep1,ip1,vp1);

zintdp: Entity basedp
        Generic map (500.0,1.0e-7,1.0e-8,1.0e-8,2.0e13,1.0e17,
                     2.0e18,1.5e19,2.0e-6,41.0e-9,9.7e12,1.08,0.0365,
                     50.0e-6,570.0e-6)
        Port map (c,d,in2,ip1,vp1,vp2,idep1,idep2,imin1,imin2);

drift: Entity zonededrift
       Generic map (500.0,1.0e-7,1.0e-7,1.0e-8,1.0e-8,2.0e13,1.0e17,
                    2.0e18,1.5e19,9.7e12,1.08)
       Port map (d,e,idep2,in2,vp2);

EmettN: Entity emetteurn
        Generic map (500.0,2.0e13,1.08,2.0e18,1.0e17,1.5e19,41.0e-9,
                     9.7e12,50.0e-6)
        Port map (e,k,imin2,vp2);
End Architecture model;
```

B.1.7 Modèle du générateur pulse

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

entity v_pulse is
generic (initial: voltage := 0.0; -- initial value [Volts]
         pulse: voltage;          -- pulsed value [Volts]
         ti2p: time:= 1ns;        -- initial to pulse [Sec]
         tp2i: time:= 1ns;        -- pulse to initial [Sec]
         delay: time:= 0ms;       -- delay time [Sec]
         width: time;             -- duration of pulse [Sec]
         period: time;            -- period [Sec]
         ac_mag: voltage:= 0.0;   -- AC magnitude [Volts]
         ac_phase: real:= 0.0);   -- AC phase [Degrees]

port (terminal pos, neg : electrical);

end entity v_pulse;

architecture ideal of v_pulse is
--------------------------------------------------------------------
--Declaration des quantites
--------------------------------------------------------------------
quantity v across i through pos to neg;
quantity ac_spec: real spectrum ac_mag, math_2_pi*ac_phase/360.0;
signal pulse_signal: voltage:= initial;
function time2real(tt : time) return real is

```

```
Begin
 return time'pos(tt) * 1.0e-15;
 end time2real;
-- Convert ti2p and tp2i generics to type REAL
 constant ri2p          : real    := time2real(ti2p);
 constant rp2i          : real    := time2real(tp2i);

begin
if domain = quiescent_domain or domain = time_domain use
v == pulse_signal'ramp(ri2p, rp2i);-- create rise and fall transitions
 else
   v   == ac_spec;-- used for Frequency (AC) analysis
 end use;

-- purpose: Create events to define pulse shape
-- type   : combinational
-- inputs :-- outputs: pulse_signal
CreateEvent : process
begin
wait until domain = time_domain;-- Run process in Time Domain only
wait for delay;
loop
   pulse_signal <= pulse;
   wait for (width + ti2p);
   pulse_signal <= initial;
   wait for (period - width - ti2p);
end loop;
end process CreateEvent;

end architecture ideal;
```

B.1.8 Modèle de l'interrupteur *(Switch)*

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

entity switch_dig is
generic (r_open: resistance:= 1.0e6;
         r_closed: resistance:= 0.001;
         trans_time: real:= 1.0e-9);

port (sw_state:in std_logic;
      terminal p1, p2:electrical);

end entity switch_dig;

architecture ideal of switch_dig is
------------------------------------------------------------------
--Declaration des quantites
------------------------------------------------------------------
signal r_sig: resistance:= r_open;
quantity v across i through p1 to p2;
```

```
quantity r: resistance;

begin
-- purpose: Detect Switch state and assign resistance value to r_sig
-- type   : combinational
-- inputs : sw_state
-- outputs: r_sig
DetectState: process (sw_state)
begin  -- process DetectState
 if (sw_state'event and sw_state = '0') then
    r_sig <= r_open;
 elsif (sw_state'event and sw_state = '1') then
    r_sig <= r_closed;
 end if;
end process DetectState;

r == r_sig'ramp(trans_time, trans_time);
v == r*i;

end architecture ideal;
```

B.1.9 Modèle du signal *Clock*

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

entity clock_pulse is
generic (initial_delay: time; -- Delay Time [Sec]
          width: time;   -- pulse width
          period: time); -- Period [Sec]

port (out_state: out std_logic);

end entity clock_pulse;

architecture ideal of clock_pulse is
--------------------------------------------------------------------------------
--Declaration du signal
--------------------------------------------------------------------------------
signal out_signal: std_logic;
constant off_time: time := period - width;

begin
-- purpose: Creates events on signal "out_signal"
-- type   : combinational
-- inputs : -- outputs: out_signal    CreateEvent : process
begin
out_signal <= '0';
   wait for initial_delay;
 loop
   out_signal <= '1';
  wait for width;
   out_signal <= '0';
```

```
39    wait for off_time;
      end loop;
41  end process CreateEvent;
    out_state <= out_signal;
43
    end architecture ideal;
```

B.1.10 Modèle du diode idéale

```
1   library IEEE;
    library MGC_AMS;
3   library disciplines;
    library std;
5   use IEEE.math_real.All;
    use IEEE.electrical_systems.All;
7   use IEEE.std_logic_1164.All;
    use std.standard.All;
9   use std.textio.All;
    use work.All;
11
    Entity dioideal is
13  Generic(constant Isat:current:=1.0e-14);

15  port (Terminal p,n: electrical);

17  End Entity dioideal;

19  Architecture model of dioideal is
    ------------------------------------------------------------------
21  --Declaration des constants
    ------------------------------------------------------------------
23  Constant TempC:real:=27.0;--Ambient temperature
    Constant TempK:real:=273.0+TempC;--Temperature
25  Constant vt:real:= PHYS_K*TempK/PHYS_Q;-- thermal voltage
    ------------------------------------------------------------------
27  --Declaration des quantites
    ------------------------------------------------------------------
29  Quantity v across i through p to n;

31  function limit_exp(x:real) return real is
    variable abs_x:real:=abs(x);
33  variable result:real;
    begin
35    if abs_x< 100.0 then
        result:=exp(abs_x);
37    else
        result:=exp(100.0)*(abs_x - 99.0);
39    end if;
      if x<0.0 then
41      result:=1.0/result;
      end if;
43    return result;
    end function limit_exp;
45  begin
      i==Isat*(limit_exp(v/vt) - 1.0);
47  end;
```

B.1.11 Modèle du circuit de test (testbench) de la diode PIN

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

Entity test_diode6 is
End Entity test_diode6;

Architecture model of test_diode6 is
------------------------------------------------------------------
--Declaration des noeuds internes
------------------------------------------------------------------
Terminal n1n17,n1n15,n1n19,n1n25:electrical;
signal clck1:std_logic;

Begin
------------------------------------------------------------------
--Instantiation des sous modeles pour creer le modele de diode
------------------------------------------------------------------
gdtensionc: Entity genv generic map(30.0)
            port map(n1n17,electrical_ref);

Diode_PIN: Entity diode port map(n1n15, n1n17);

Bobine_L': Entity indu generic map(2.0e-6)
                  port map(n1n19,n1n15);

courantcons: Entity source_courant generic map (1.0)
                   port map (n1n17,n1n19);

Bobine_L: Entity indu generic map (300.0e-9)
                  port map (n1n25,n1n19);

intideal: Entity switch_dig generic map(10.0e6, 0.001, 1.0e-9)
                  port map(clck1, n1n25,electrical_ref);

clocksignal: Entity clock_pulse generic map(1us,10us,30us)
                  port map(clck1);

Diode_simple: Entity dideal generic map (1.0e-14)
                  port map (electrical_ref, n1n19);

end;
```

B.2 Le transistor IGBT-NPT

B.2.1 Calcul de l'équation de diffusion ambipolaire et des lignes RC

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

Entity sfourier is
Generic(constant nd:real:=2.0e13;--concentration de la base(cm-3)
        tau0:real:=0.0000015;--duree de vie des porteurs de la base(s)
        Nr:real:=9.7e12;--concentration centre de recombinaison(cm-3)
        W:real:=0.049);--profondeur de la region de base(cm)

port (Quantity vp1,vp2:out real;
      Quantity p1,p2:out real;
      Quantity dvx1,dvx2:out real;
      Quantity vx1,vx2,v0,ws:out real;
      Quantity ipair,iimpair:in real);

end Entity sfourier;

Architecture model of sfourier is
------------------------------------------------------------------------
--Declaration des constants
------------------------------------------------------------------------
 constant qe:real:=1.6e-19;
 constant pi:real:=3.141592653589793;
 constant Tj:real:=300.0;
 constant is1,is2:real:=1.0e-7;
 constant c1,c2:real:=1.0e-8;
 --MobilitÃ© dans la base avec le modele de bologna
 constant munl0:real:=1441.0;
 constant mupl0:real:=470.5;
 constant alpha_electron:real:=2.45;
 constant alpha_trou:real:=2.16;
 constant ccc:real:=0.07;
 constant Cs1n:real:=2.9e20;
 constant Cs2n:real:=7.0e20;
 constant Cs2p:real:=6.1e20;
--Reduction effective de gapp
 constant beta_n:real:=6.9e18;
 constant beta_p:real:=3.7e18;
 constant alpha_n:real:=0.616;
 constant alpha_p:real:=0.604;
 constant a0,a1,a2,a3,a4,a5,a6,a7,a8,a9:real:=1.0;
 constant T_n:real:=1.0;
 --constant mun_0d:real:=55.0;
 --constant mup_0d:real:=90.0;
 --constant mun_0a:real:=132.0;
 --constant mup_0a:real:=44.0;
 --constant mun_1d:real:=42.4;
 --constant mup_1d:real:=28.2;
 --constant mun_1a:real:=73.5;
 --constant mup_1a:real:=28.2;
 --constant Cr1n:real:=8.9e16;
 --constant Cr1p:real:=1.3e18;
 --constant Cr2n:real:=1.22e17;
 --constant Cr2p:real:=2.45e17;
 --constant Cs1p:real:=1.1e18;
```

```
--constant munl_0:real:=1441.0;
--constant mupl_0:real:=470.5;

-----------------------------------------------------------------------
--Declaration des quantites
-----------------------------------------------------------------------
Quantity ut:real:=1.0;
Quantity nib:real:=1.0;
Quantity ni:real:=1.0;
Quantity tau:real:=1.0;
Quantity N_d:real;
Quantity N_a:real;
Quantity mun_0d:real;
Quantity mup_0d:real;
Quantity mun_0a:real;
Quantity mup_0a:real;
Quantity mun_1d:real;
Quantity mup_1d:real;
Quantity mun_1a:real;
Quantity mup_1a:real;
Quantity Cr1n:real;
Quantity Cr1p:real;
Quantity Cr2n:real;
Quantity Cr2p:real;
Quantity Cs1p:real;
Quantity munl_0:real:=1.0;
Quantity mupl_0:real:=1.0;
Quantity munl:real:=1.0;
Quantity mupl:real:=1.0;
Quantity mun_0:real:=1.0;
Quantity mup_0:real:=1.0;
Quantity mun_1:real:=1.0;
Quantity mup_1:real:=1.0;
Quantity mun_dop:real:=1.0;
Quantity mup_dop:real:=1.0;
Quantity mun_base:real:=1.0;
Quantity mup_base:real:=1.0;
Quantity dn,dp,dambi:real:=1.0;
Quantity pi2ld2:real:=1.0;
Quantity ld:real:=1.0;
Quantity r0:real;
Quantity r1:real;
Quantity r2:real;
Quantity r3:real;
Quantity r4:real;
Quantity r5:real;
Quantity r6:real;
Quantity r7:real;
Quantity r8:real;
Quantity r9:real;
Quantity raddp:real;
Quantity raddi:real;
Quantity rtotp:real;
Quantity rtoti:real;
Quantity capa0:real;
Quantity capa1:real;
Quantity capa2:real;
Quantity capa3:real;
Quantity capa4:real;
Quantity capa5:real;
Quantity capa6:real;
Quantity capa7:real;
Quantity capa8:real;
Quantity capa9:real;
```

```
Quantity i0:real;
Quantity i1:real;
Quantity i2:real;
Quantity i3:real;
Quantity i4:real;
Quantity i5:real;
Quantity i6:real;
Quantity i7:real;
Quantity i8:real;
Quantity i9:real;
Quantity v1:real;
Quantity v2:real;
Quantity v3:real;
Quantity v4:real;
Quantity v5:real;
Quantity v6:real;
Quantity v7:real;
Quantity v8:real;
Quantity v9:real;
Quantity dv0:real;
Quantity dv1:real;
Quantity dv2:real;
Quantity dv3:real;
Quantity dv4:real;
Quantity dv5:real;
Quantity dv6:real;
Quantity dv7:real;
Quantity dv8:real;
Quantity dv9:real;
Quantity vaddp:real;
Quantity vaddi:real;

Begin
--T_n==Tj/300.0;
ut==8.63e-5*Tj;
nib==3.1e16*exp(-0.603/(ut))*(Tj)**1.5;
ni==nib*(1.0+(nd/(6.9e18*(Tj/300.0)**3.0))**0.616);

--DurÃ©e de vie des porteurs
tau==1.0/(1.0/tau0+3.0e-13*Nr)*(Tj/300.0)**1.77;

--Mobilite des porteurs
N_d==nd;
N_a==ni**2.0/N_d;
mun_0d==55.0*T_n**(-0.6);
mup_0d==90.0*T_n**(-1.3);
mun_0a==132.0*T_n**(-1.3);
mup_0a==44.0*T_n**(-0.7);
mun_1d==42.4*T_n**(-0.5);
mup_1d==28.2*T_n**(-2.0);
mun_1a==73.5*T_n**(-1.25);
mup_1a==28.2*T_n**(-0.8);
Cr1n==8.9e16*T_n**(3.65);
Cr1p==1.3e18*T_n**(2.2);
Cr2n==1.22e17*T_n**(2.65);
Cr2p==2.45e17*T_n**(3.1);
Cs1p==1.1e18*T_n**(6.2);
munl_0==munl0;
mupl_0==mupl0;
munl==munl0*(Tj/300.0)**(-alpha_electron+ccc*(Tj/300.0));
mupl==mupl0*(Tj/300.0)**(-alpha_trou);

```

```
--Mobilite de Bulk
mun_0==(mun_0d*N_d+mun_0a*N_a)/(N_d+N_a);
mup_0==(mup_0d*N_d+mup_0a*N_a)/(N_d+N_a);
mun_1==(mun_1d*N_d+mun_1a*N_a)/(N_d+N_a);
mup_1==(mup_1d*N_d+mup_1a*N_a)/(N_d+N_a);
--mun_0==(55.0*N_d+132.0*N_a)/(N_d+N_a);
--mup_0==(90.0*N_d+44.0*N_a)/(N_d+N_a);
--mun_1==(42.4*N_d+73.5*N_a)/(N_d+N_a);
--mup_1==(28.2*N_d+28.2*N_a)/(N_d+N_a);
mun_dop==mun_0+((munl-mun_0)/(1.0+(N_d/Cr1n)**alpha_n+
(N_a/Cr2n)**beta_n))
-(mun_1/(1.0+(N_d/Cs1n+N_a/Cs2n)**(-2.0)));
mup_dop==mup_0+((mupl-mup_0)/(1.0+(N_d/Cr1p)**alpha_p+
(N_a/Cr2p)**beta_p))
-(mup_1/(1.0+(N_d/Cs1p+N_a/Cs2p)**(-2.0)));
mun_base==mun_dop;
mup_base==mup_dop;

--Constante de diffusion ambipolaire Dn et Dp
dn==mun_base*ut;
dp==mup_base*ut;
dambi==2.0*(dn*dp)/(dn+dp);

--Facteur
pi2ld2==(pi**(2.0))*(ld**(2.0));

--Longueur de diffusion
ld==sqrt(abs(dambi*tau));

--resistances des lignes RC
r0==tau/ws;
r1==a1*ws*tau/(ws**2.0+(pi**2.0)*(ld**2.0));
r2==a2*ws*tau/(ws**2.0+4.0*(pi**2.0)*(ld**2.0));
r3==a3*ws*tau/(ws**2.0+9.0*(pi**2.0)*(ld**2.0));
r4==a4*ws*tau/(ws**2.0+16.0*(pi**2.0)*(ld**2.0));
r5==a5*ws*tau/(ws**2.0+25.0*(pi**2.0)*(ld**2.0));
r6==a6*ws*tau/(ws**2.0+36.0*(pi**2.0)*(ld**2.0));
r7==a7*ws*tau/(ws**2.0+49.0*(pi**2.0)*(ld**2.0));
r8==a8*ws*tau/(ws**2.0+64.0*(pi**2.0)*(ld**2.0));
r9==a9*ws*tau/(ws**2.0+81.0*(pi**2.0)*(ld**2.0));

raddp==rtotp-r0-r2-r4-r6-r8;
raddi==rtoti-r1-r3-r5-r7-r9;
rtotp==(ld/(2.0*dambi))*(1.0+cosh(ws/ld))/sinh(ws/ld);
rtoti==(ld/(2.0*dambi))*(cosh(ws/ld)-1.0)/sinh(ws/ld);
--rtotp==(ld/(2.0*dambi))*(1.0+cosh(1.0e-6/ld))/sinh(1.0e-6/ld);
--rtoti==(ld/(2.0*dambi))*(cosh(1.0e-6/ld)-1.0)/sinh(1.0e-6/ld);

--Capacites des lignes RC
capa0==ws;
capa1==a1*ws/2.0;
capa2==a2*ws/2.0;
capa3==a3*ws/2.0;
capa4==a4*ws/2.0;
capa5==a5*ws/2.0;
capa6==a6*ws/2.0;
capa7==a7*ws/2.0;
capa8==a8*ws/2.0;
capa9==a9*ws/2.0;

--Calcule de curant de diffusion des cellules RC
```

```
i0==-(v0*(dvx1+dvx2));
i1==a1*((1.0/4.0*v1+9.0/8.0*v3+25.0/24.0*v5+49.0/48.0*v7+81.0/80.0*v9)
*(dvx1+dvx2)+(4.0/3.0*v2+16.0/15.0*v4+36.0/35.0*v6+64.0/63.0*v8)
*(dvx1-dvx2));
i2==a2*((1.0/4.0*v2+16.0/12.0*v4+36.0/32.0*v6+16.0/15.0*v8)*(dvx1+dvx2)
+(-1.0/3.0*v1+9.0/5.0*v3+25.0/21.0*v5+49.0/45.0*v7+81.0/77.0*v9)
*(dvx1-dvx2));
i3==a3*((-1.0/8.0*v1+1.0/4.0*v3+25.0/16.0*v5+49.0/40.0*v7+81.0/72.0*v9)
*(dvx1+dvx2)+(-4.0/5.0*v2+16.0/7.0*v4+4.0/3.0*v6+64.0/55.0*v8)
*(dvx1-dvx2));
i4==a4*((-1.0/3.0*v2+1.0/4.0*v4+36.0/20.0*v6+64.0/48.0*v8)*(dvx1+dvx2)
+(-1.0/15.0*v1-9.0/7.0*v3+25.0/9.0*v5+49.0/33.0*v7+81.0/65.0*v9)
*(dvx1-dvx2));
i5==a5*((-1.0/24.0*v1-9.0/16.0*v3+1.0/4.0*v5+49.0/24.0*v7+81.0/56.0*v9)
*(dvx1+dvx2)+(-4.0/21.0*v2-16.0/9.0*v4+36.0/11.0*v6+64.0/39.0*v8)
*(dvx1-dvx2));
i6==a6*((-4.0/32.0*v2-16.0/20.0*v4+1.0/4.0*v6+64.0/28.0*v8)*(dvx1+dvx2)
+(-1.0/35.0*v1-9.0/27.0*v3-25.0/11.0*v5+49.0/13.0*v7+81.0/45.0*v9)
*(dvx1-dvx2));
i7==a7*((-1.0/48.0*v1-9.0/40.0*v3-(25.0/24.0)*v5+1.0/4.0*v7+81.0/32.0*v9)
*(dvx1+dvx2)+(-4.0/45.0*v2-16.0/33.0*v4-(36.0/13.0)*v6+64.0/15.0*v8)
*(dvx1-dvx2));
i8==a8*((-1.0/15.0*v2-1.0/3.0*v4-9.0/7.0*v6+1.0/4.0*v8)*(dvx1+dvx2)
+(-1.0/63.0*v1-9.0/55.0*v3-25.0/39.0*v5-49.0/15.0*v7+81.0/17.0*v9)
*(dvx1-dvx2));
i9==a9*((-1.0/80.0*v1-1.0/8.0*v3-25.0/56.0*v5-49.0/32.0*v7+1.0/4.0*v9)
*(dvx1+dvx2)+(-4.0/77.0*v2-16.0/65.0*v4-4.0/5.0*v6-64.0/17.0*v8)
*(dvx1-dvx2));

--Solution de l'equation de diffusion ambipolaire (Vk et Ik)
v0==r0*(ipair-i0)-dv0*capa0*r0;
v1==r1*(iimpair-i1)-dv1*capa1*r1;
v2==r2*(ipair-i2)-dv2*capa2*r2;
v3==r3*(iimpair-i3)-dv3*capa3*r3;
v4==r4*(ipair-i4)-dv4*capa4*r4;
v5==r5*(iimpair-i5)-dv5*capa5*r5;
v6==r6*(ipair-i6)-dv6*capa6*r6;
v7==r7*(iimpair-i7)-dv7*capa7*r7;
v8==r8*(ipair-i8)-dv8*capa8*r8;
v9==r9*(iimpair-i9)-dv9*capa9*r9;

dv0==v0'dot;
dv1==v1'dot;
dv2==v2'dot;
dv3==v3'dot;
dv4==v4'dot;
dv5==v5'dot;
dv6==v6'dot;
dv7==v7'dot;
dv8==v8'dot;
dv9==v9'dot;
dvx1==vx1'dot;
dvx2==vx2'dot;

--Calcule des concentrations de porteurs aux frontieres
vp1==(v0+v1+v2+v3+v4+v5+v6+v7+v8+v9+vaddp+vaddi);
vp2==(v0+v2+v4+v6+v8+vaddp-v1-v3-v5-v7-v9-vaddi);
vaddp==raddp*ipair;
vaddi==raddi*iimpair;

--Calcule des frontieres
```

```
vx1== is1*(exp(-vp1/c1)-1.0);
vx2==is2*(exp(-(vp2)/c2)-1.0);
ws==realmax(1.0e-6,W-vx2-vx1);
p1==realmax(ni,vp1/qe);
p2==realmax(ni,vp2/qe);

end;
```

B.2.2 Calcul des paramètres de l'IGBT-NPT

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

Entity paraIGBT is
Generic(constant
dopage_emetteur_N:real:=1.5e19;--Dopage emetteur N+ (cm-3).
dopage_caisson_P:real:=110.0e15;--Concentration du caisson P(cm-3).
dopage_caisson_Pplus:real:=4.0e17;--Concentration du caisson P+(cm-3).
dopage_emetteur_P:real:=1.8e19;--Dopage P+ face arriere(cm-3).
nd:real:=2.0e13;--Concentration de la base (cm-3).
long_anode:real:=0.0019;--longeur de la cellule de base (cm).
larg_anode:real:=0.0019;--Largeur de la cellule de base (cm).
long_caissonP:real:=4.8e-4;--Longueur du caisson P (cm).
long_caissonPplus:real:=4.8e-4;--Longueur du caisson P+ (cm).
long_cathode:real:=2.5e-4;--Longueur de la cathode (cm).
W:real:=0.049;--profondeur de la region de base(cm).
W_emetteur_N:real:=0.000050;--profondeur emetteur N(cm).
W_emetteur_P:real:=0.000040;--profondeur emetteur P(cm).
W_caisson_P:real:=0.00068;--Profondeur de la caissonP (cm).
W_caisson_Pplus:real:=0.00068;--Profondeur de la caisson P+(cm).
Long_canal:real:=0.00045);--Longueur de canal (cm).

port (Quantity ni:in real;
      Quantity ni_emetteur_p0,ni_emetteur_n0:in real;
      Quantity ni_base_n0:in real;
      Quantity tau_n_auger0,tau_p_auger0:in real;
      Quantity ni_caisson_p0,nbr_cellules:in real;
    --Quantity nbr_cellules:in real;
      Quantity dambi,dn,dp,hn,hp:out real;
    --Quantity dambi,dn,dp:out real;
      Quantity dn_caisson,mun_base,mup_base,munacc:out real;
      Quantity rcaisson_vert,resistance_caisson:out real);

end Entity paraIGBT;

Architecture Model of paraIGBT is
------------------------------------------------------------------
--Declaration des constants
------------------------------------------------------------------
constant qe:real:=1.6e-19;
constant Tj:real:=300.0;
```

```
constant tj0:real:=300.0;
--Mobilite dans la base avec le modele de bologna
constant munl0:real:=1441.0;
constant mupl0:real:=470.5;
constant alpha_electron:real:=2.45;
constant alpha_trou:real:=2.16;
constant ccc:real:=0.07;
constant mun_0d0:real:=55.0;
constant mup_0d0:real:=90.0;
constant mun_0a0:real:=132.0;
constant mup_0a0:real:=44.0;
constant mun_1d0:real:=42.4;
constant mup_1d0:real:=28.2;
constant mun_1a0:real:=73.5;
constant mup_1a0:real:=28.2;
constant Cr1n0:real:=8.9e16;
constant Cr1p0:real:=1.3e18;
constant Cr2n0:real:=1.22e17;
constant Cr2p0:real:=2.45e17;
constant Cs1n:real:=2.9e20;
constant Cs1p0:real:=1.1e18;
constant Cs2n:real:=7.0e20;
constant Cs2p:real:=6.1e20;
constant alph_n:real:=0.68;
constant alph_p:real:=0.77;
constant bet_n:real:=0.72;
constant bet_p:real:=0.719;
--Reduction effective de gapp
constant beta_n:real:=6.9e18;
constant beta_p:real:=3.7e18;
constant alpha_n:real:=0.616;
constant alpha_p:real:=0.604;
constant T_n:real:=1.0;

--constant mun_0d:real:=55.0;
--constant mup_0d:real:=90.0;
--constant mun_0a:real:=132.0;
--constant mup_0a:real:=44.0;
--constant mun_1d:real:=42.4;
--constant mup_1d:real:=28.2;
--constant mun_1a:real:=73.5;
--constant mup_1a:real:=28.2;
--constant Cr1n:real:=8.9e16;
--constant Cr1p:real:=1.3e18;
--constant Cr2n:real:=1.22e17;
--constant Cr2p:real:=2.45e17;
--constant Cs1p:real:=1.1e18;
--constant munl_0:real:=1441.0;
--constant mupl_0:real:=470.5;
--constant tau_n_auger0:real:=4.2866e-9;
--constant tau_p_auger0:real:=6.555e-8;
--constant deltaEgn:real:=5.897e-4;
--constant deltaEgp:real:=9.60199e-5;
--constant hp0:real:=2.53609e-12;
--constant hn0:real:=1.46578e-12;
--constant hp:real:=2.53609e-12;
--constant hn:real:=1.46578e-12;
--constant ni_emetteur_p0:real:=4.101958e10;
--constant ni_emetteur_n0:real:=2.977704e10;
--constant ni_base_n0:real:=1.1394e10;
--constant ni_caisson_p0:real:=1.27569e10;
--constant ni:real:=1.13984e10;
-------------------------------------------------------------------------------
--Declaration des quantites
```

```
115 Quantity ut,ut0:real:=1.0;
    Quantity N_d,N_a:real;
117 Quantity mun_0d,mup_0d,mun_0a,mup_0a:real;
    Quantity mun_1d,mup_1d,mun_1a,mup_1a:real;
119 Quantity Cr1n,Cr1p,Cr2n,Cr2p,Cs1p:real;
    Quantity munl,mupl:real:=1.0;
121 Quantity mun_0,mup_0,mun_1,mup_1,mun_dop,mup_dop:real:=1.0;
    Quantity N_d_caisson,N_a_caisson:real:=1.0;
123 Quantity mun_0_caisson,mup_0_caisson:real:=1.0;
    Quantity mun_1_caisson,mup_1_caisson:real:=1.0;
125 Quantity mun_dop_caisson,mup_dop_caisson:real:=1.0;
    Quantity N_d_emetteur_N,N_a_emetteur_N:real:=1.0;
127 Quantity N_a_emetteur_N0:real:=1.0;
    Quantity mup_0_emetteur_N0,mun_0_emetteur_N,mup_0_emetteur_N:real:=1.0;
129 Quantity mup_1_emetteur_N0,mun_1_emetteur_N,mup_1_emetteur_N:real:=1.0;
    Quantity mup_dop_emetteur_N0,mun_dop_emetteur_N:real:=1.0;
131 Quantity mup_dop_emetteur_N:real:=1.0;
    Quantity N_d_emetteur_P,N_a_emetteur_P,N_d_emetteur_P0:real:=1.0;
133 Quantity mun_0_emetteur_P0,mun_0_emetteur_P,mup_0_emetteur_P:real:=1.0;
    Quantity mun_1_emetteur_P0,mun_1_emetteur_P,mup_1_emetteur_P:real:=1.0;
135 Quantity mun_dop_emetteur_P0,mun_dop_emetteur_P:real:=1.0;
    Quantity mup_dop_emetteur_P,mun_caisson,mup_caisson:real:=1.0;
137 Quantity mup_emetteur_N0,mun_emetteur_N,mup_emetteur_N:real:=1.0;
    Quantity mun_emetteur_P0,mun_emetteur_P,mup_emetteur_P:real:=1.0;
139 Quantity dp_caisson:real:=1.0;
    Quantity dn_emetteur_P0,dp_emetteur_N0,dn_emetteur_N:real:=1.0
141 Quantity dn_emetteur_P,dp_emetteur_P,dp_emetteur_N:real:=1.0;
    Quantity deltaEgp,deltaEgn:real:=1.0;
143 Quantity hp0,hn0:real:=1.0;
    Quantity rlcp,rlcpe,rlcpep,rlcpp:real:=1.0;
145 Quantity rvcp,rvcpp:real:=1.0;
    --Quantity T_n:real;
147 Quantity munl_0, mupl_0:real;

149 Begin
    --T_n==Tj/300.0;
151 --Unite thermodynamique
    ut0==8.63e-5*Tj0;
153 ut==8.63e-5*Tj;

155 --Mobilite des porteurs
    munacc==757.0*(Tj/300.0)**(-0.81);
157 N_d==nd;
    N_a==ni**2.0/N_d;
159 mun_0d==55.0*T_n**(-0.6);
    mup_0d==90.0*T_n**(-1.3);
161 mun_0a==132.0*T_n**(-1.3);
    mup_0a==44.0*T_n**(-0.7);
163 mun_1d==42.4*T_n**(-0.5);
    mup_1d==28.2*T_n**(-2.0);
165 mun_1a==73.5*T_n**(-1.25);
    mup_1a==28.2*T_n**(-0.8);
167 Cr1n==8.9e16*T_n**(3.65);
    Cr1p==1.3e18*T_n**(2.2);
169 Cr2n==1.22e17*T_n**(2.65);
    Cr2p==2.45e17*T_n**(3.1);
171 Cs1p==1.1e18*T_n**(6.2);
    munl_0==munl0;
173 mupl_0==mupl0;
    munl==1441.0*(Tj/300.0)**(-2.45+0.07*(Tj/300.0));
175 mupl==470.5*(Tj/300.0)**(-2.16);
```

```
177 --MobilitÃ© de Bulk
    mun_0==(mun_0d*N_d+mun_0a*N_a)/(N_d+N_a);
179 mup_0==(mup_0d*N_d+mup_0a*N_a)/(N_d+N_a);
    mun_1==(mun_1d*N_d+mun_1a*N_a)/(N_d+N_a);
181 mup_1==(mup_1d*N_d+mup_1a*N_a)/(N_d+N_a);
    mun_dop==mun_0+((munl-mun_0)/(1.0+(N_d/Cr1n)**alpha_n+
183 (N_a/Cr2n)**beta_n))-(mun_1/(1.0+(N_d/Cs1n+N_a/Cs2n)**(-2.0)));
    mup_dop==mup_0+((mupl-mup_0)/(1.0+(N_d/Cr1p)**alpha_p+
185 (N_a/Cr2p)**beta_p))-(mup_1/(1.0+(N_d/Cs1p+N_a/Cs2p)**(-2.0)));

187 --Caisson
    N_d_caisson==(ni**2.0)/N_a_caisson;
189 N_a_caisson==dopage_caisson_P;
    mun_0_caisson==(mun_0d*N_d_caisson+mun_0a*N_a_caisson)/
191 (N_d_caisson+N_a_caisson);
    mup_0_caisson==(mup_0d*N_d_caisson+mup_0a*N_a_caisson)/
193 (N_d_caisson+N_a_caisson);
    mun_1_caisson==(mun_1d*N_d_caisson+mun_1a*N_a_caisson)/
195 (N_d_caisson+N_a_caisson);
    mup_1_caisson==(mup_1d*N_d_caisson+mup_1a*N_a_caisson)/
197 (N_d_caisson+N_a_caisson);
    mun_dop_caisson==mun_0_caisson+((munl-mun_0_caisson)/
199 (1.0+(N_d_caisson/Cr1n)**alpha_n+(N_a/Cr2n)**beta_n))-
    (mun_1_caisson/(1.0+(N_d_caisson/Cs1n+N_a_caisson/Cs2n)**(-2.0)));
201 mup_dop_caisson==mup_0_caisson+((mupl-mup_0_caisson)/
    (1.0+(N_d_caisson/Cr1p)**alpha_p+(N_a/Cr2p)**beta_p))
203 -(mup_1_caisson/(1.0+(N_d_caisson/Cs1p+N_a_caisson/Cs2p)**(-2.0)));

205 --Emetteur N
    N_d_emetteur_N==dopage_emetteur_N;
207 N_a_emetteur_N==(ni**2.0)/N_d_emetteur_N;
    N_a_emetteur_N0==(ni_emetteur_n0**2.0)/N_d_emetteur_N;
209 mup_0_emetteur_N0==(mup_0d0*N_d_emetteur_N+mup_0a0*N_a_emetteur_N0)/
    (N_d_emetteur_N+N_a_emetteur_N0);
211 mun_0_emetteur_N==(mun_0d*N_d_emetteur_N+mun_0a*N_a_emetteur_N)/
    (N_d_emetteur_N+N_a_emetteur_N);
213 mup_0_emetteur_N==(mup_0d*N_d_emetteur_N+mup_0a*N_a_emetteur_N)/
    (N_d_emetteur_N+N_a_emetteur_N);
215 mup_1_emetteur_N0==(mup_1d0*N_d_emetteur_N+mup_1a0*N_a_emetteur_N0)/
    (N_d_emetteur_N+N_a_emetteur_N0);
217 mun_1_emetteur_N==(mun_1d*N_d_emetteur_N+mun_1a*N_a_emetteur_N)/
    (N_d_emetteur_N+N_a_emetteur_N);
219 mup_1_emetteur_N==(mup_1d*N_d_emetteur_N+mup_1a*N_a_emetteur_N)/
    (N_d_emetteur_N+N_a_emetteur_N);
221 mup_dop_emetteur_N0==mup_0_emetteur_N0+((mupl_0-mup_0_emetteur_N0)/
    (1.0+(N_d_emetteur_N/Cr1p0)**alph_p+(N_a_emetteur_N0/Cr2p0)**bet_p))-
223 (mup_1_emetteur_N0/(1.0+(N_d_emetteur_N/Cs1p0+N_a_emetteur_N0/Cs2p)
    **(-2.0)));
225 mun_dop_emetteur_N==mun_0_emetteur_N+((munl_0-mun_0_emetteur_N)/
    (1.0+(N_d_emetteur_N/Cr1n)**alph_n+(N_a_emetteur_N/Cr2n)**bet_n))-
227 (mun_1_emetteur_N/(1.0+(N_d_emetteur_N/Cs1n+N_a_emetteur_N/Cs2n)
    **(-2.0)));
229 mup_dop_emetteur_N==mup_0_emetteur_N+((mupl_0-mup_0_emetteur_N)/
    (1.0+(N_d_emetteur_N/Cr1p)**alph_p+(N_a_emetteur_N/Cr2p)**bet_p))-
231 (mup_1_emetteur_N/(1.0+(N_d_emetteur_N/Cs1p+N_a_emetteur_N/Cs2p)
    **(-2.0)));
233
    --Emetteur P
235 N_d_emetteur_P==(ni**2.0)/N_a_emetteur_P;
    N_a_emetteur_P==dopage_emetteur_P;
237 N_d_emetteur_P0==ni_emetteur_p0**2.0/N_a_emetteur_P;
```

```
mun_0_emetteur_P0==(mun_0d0*N_d_emetteur_P0+mun_0a0*N_a_emetteur_P)/
(N_d_emetteur_P0+N_a_emetteur_P);
mun_0_emetteur_P==(mun_0d*N_d_emetteur_P+mun_0a*N_a_emetteur_P)/
(N_d_emetteur_P+N_a_emetteur_P);
mup_0_emetteur_P==(mup_0d*N_d_emetteur_P+mup_0a*N_a_emetteur_P)/
(N_d_emetteur_P+N_a_emetteur_P);
mun_1_emetteur_P0==(mun_1d0*N_d_emetteur_P0+mun_1a0*N_a_emetteur_P)/
(N_d_emetteur_P0+N_a_emetteur_P);
mun_1_emetteur_P==(mun_1d*N_d_emetteur_P+mun_1a*N_a_emetteur_P)/
(N_d_emetteur_P+N_a_emetteur_P);
mup_1_emetteur_P==(mup_1d*N_d_emetteur_P+mup_1a*N_a_emetteur_P)/
(N_d_emetteur_P+N_a_emetteur_P);
mun_dop_emetteur_P0==mun_0_emetteur_P0+((munl_0-mun_0_emetteur_P0)/
(1.0+(N_d_emetteur_P0/Cr1n0)**alph_n+(N_a_emetteur_P/Cr2n0)**bet_n))-
(mun_1_emetteur_P0/(1.0+(N_d_emetteur_P0/Cs1n+N_a_emetteur_P/Cs2n)
**(-2.0)));
mun_dop_emetteur_P==mun_0_emetteur_P+((munl-mun_0_emetteur_P)/
(1.0+(N_d_emetteur_P/Cr1n)**alph_n+(N_a_emetteur_P/Cr2n)**bet_n))-
(mun_1_emetteur_P/(1.0+(N_d_emetteur_P/Cs1n+N_a_emetteur_P/Cs2n)
**(-2.0)));
mup_dop_emetteur_P==mup_0_emetteur_P+((mupl-mup_0_emetteur_P)/
(1.0+(N_d_emetteur_P/Cr1p)**alph_p+(N_a_emetteur_P/Cr2p)**bet_p))-
(mup_1_emetteur_P/(1.0+(N_d_emetteur_P/Cs1p+N_a_emetteur_P/Cs2p)
**(-2.0)));

--Mobilite totale
--dans la base
mun_base==mun_dop;
mup_base==mup_dop;
--mun_base==1433.203;
--mup_base==470.029;
--dans le caisson
mun_caisson==mun_dop_caisson;
mup_caisson==mup_dop_caisson;
--dans l'emetteur N
mup_emetteur_N0==mup_dop_emetteur_N0;
mun_emetteur_N==mun_dop_emetteur_N;
mup_emetteur_N==mup_dop_emetteur_N;
--dans l'emetteur P
mun_emetteur_P0==mun_dop_emetteur_P0;
mun_emetteur_P==mun_dop_emetteur_P;
mup_emetteur_P==mup_dop_emetteur_P;
--Constante de diffusion ambipolaire Dn et Dp
dn==mun_base*ut;
dp==mup_base*ut;
--dn==36.97663;
--dp==12.12674;
dn_caisson==mun_caisson*ut;
--dn_caisson==3.40434;
dp_caisson==mup_caisson*ut;
dn_emetteur_P0==mun_emetteur_P0*ut0;
dp_emetteur_N0==mup_emetteur_N0*ut0;
dn_emetteur_N==mun_emetteur_N*ut;
dp_emetteur_N==mup_emetteur_N*ut;
dn_emetteur_P==mun_emetteur_P*ut;
dp_emetteur_P==mun_emetteur_P*ut;
dambi==2.0*dn*dp/(dn+dp);

--Reduction effective de la largeur de bande interdite
deltaEgp==ut*log(1.0+(dopage_emetteur_P/(beta_p*(Tj/300.0)))
**(alpha_p))**2.0;
deltaEgn==ut*log(1.0+(dopage_emetteur_N/(beta_n*(Tj/300.0)))
```

```
**(alpha_n))**2.0;

--Coefficient de recombinaison
hp0==(dn_emetteur_P0/dopage_emetteur_P)*
(ni_emetteur_p0**2.0/ni_base_n0**2.0)*
((1.0/(sqrt(dn_emetteur_P0*tau_n_auger0)))
*1.0/tanh(W_emetteur_p/(sqrt(dn_emetteur_P0*tau_n_auger0))));
hn0==(dp_emetteur_N0/dopage_emetteur_N)*
(ni_emetteur_n0**2.0/ni_caisson_p0**2.0)*
((1.0/(sqrt(dp_emetteur_N0*tau_p_auger0)))*
1.0/tanh(W_emetteur_N/(sqrt(dp_emetteur_N0*tau_p_auger0))));
hp==hp0*exp(deltaEgp*(1.0/ut-1.0/ut0));
hn==hn0*exp(deltaEgn*(1.0/ut-1.0/ut0));

--Resistance du caisson
rlcp==long_canal/(qe*mup_caisson*dopage_caisson_P*long_anode*
(W_caisson_P-W_emetteur_N)*nbr_cellules*4.0);
rlcpe==(long_caissonP-long_canal)/(qe*mup_caisson*dopage_caisson_P*
long_anode*(W_caisson_P-W_emetteur_N)*nbr_cellules*4.0);
rlcpep==(long_caissonP+long_cathode+long_canal)/(qe*mup_caisson*
dopage_caisson_Pplus*long_anode*(W_caisson_Pplus-W_emetteur_N)
*nbr_cellules*4.0);
rlcpp==W_caisson_Pplus/(qe*mup_caisson*dopage_caisson_Pplus*
(long_caissonPplus+long_caissonP-long_cathode-long_canal)*
long_anode*nbr_cellules*4.0);
resistance_caisson==rlcp+rlcpe+rlcpep+rlcpp;

--resistance du caisson verical
rvcp==(W_caisson_P-W_emetteur_N)/(qe*mup_caisson*dopage_caisson_P*
long_anode*nbr_cellules*4.0*(long_caissonP-long_canal));
rvcpp==(W_caisson_Pplus-W_emetteur_N)/(qe*mup_caisson*
dopage_caisson_Pplus*long_anode*nbr_cellules*4.0*
(-long_caissonP+long_cathode+long_canal));
rcaisson_vert==rvcp*rvcpp/(rvcp+rvcpp);

end;
```

B.2.3 Modèle de l'IGBT-NPT

```
library IEEE;
library MGC_AMS;
library disciplines;
library std;
use IEEE.math_real.All;
use IEEE.electrical_systems.All;
use IEEE.std_logic_1164.All;
use std.standard.All;
use std.textio.All;
use work.All;

Entity inptrav is
Generic(constant
dopage_emetteur_N:real:=1.5e19;--Dopage emetteur N+(cm-3).
dopage_caisson_P:real:=110.0e15;--Concentration du caisson P(cm-3).
dopage_caisson_Pplus:real:=4.0e17;--Concentration du caisson P+(cm-3).
dopage_emetteur_P:real:=1.8e19;--Dopage P+ face arriere(cm-3).
L_d:real:=1.0e-4;-- Decrement de la repartition a la jonction homotype
nd:real:=2.0e13;--Concentration de la base (cm-3).
tau0:real:=0.0000015;--Duree de vie des porteurs de la base (s).
```

```
Nr:real:=9.7e12;--Concentration centre de recombinaison(cm-3).
Surface_active:real:=1.02;--Surface active de la puce(cm2).
long_plot_grille:real:=1460.0e-4;
--Longueur de contact de plot de grille en dessous duquel 0 cellules
larg_plot_grille:real:=990.0e-4;
--Largeur de contact de plot de grille en dessous duquel 0 cellules
ouverture_cellule:real:=8.0e-4;--ouverture de la cellule (cm).
long_anode:real:=0.0019;--longeur de la cellule de base (cm).
larg_anode:real:=0.0019;--Largeur de la cellule de base (cm).
long_caissonP:real:=4.8e-4;--Longueur du caisson P (cm).
long_caissonPplus:real:=4.8e-4;--Longueur du caisson P+ (cm).
long_cathode:real:=2.5e-4;--Longueur de la cathode (cm).
W:real:=0.049;--profondeur de la region de base(cm).
W_emetteur_N:real:=0.000050;--profondeur emetteur N(cm).
W_emetteur_P:real:=0.000040;--profondeur emetteur P(cm).
W_caisson_P:real:=0.00068;--Profondeur de la caissonP (cm).
W_caisson_Pplus:real:=0.00068;--Profondeur de la caisson P+ (cm).
cgs_0:real:=7.84e-9;--Capacite grille/source (F).
cds_0:real:=0.42761e-9;--Capacite drain/source (F).
cgd_0:real:=19.873e-9;--Capacite grille/source (F).
eox:real:=130.0e-7;--epaisseur d'oxyde (cm).
eox_sup_poly:real:=1500.0e-7;--epaisseur entre source et polysil (cm).
Long_canal:real:=0.00045;--Longueur de canal (cm).
Npoly:real:=2.0e20;--Densite de dopant du polysilisium (cm-3).
Nox:real:=4.0e10;--Densite de la charge fixee oxyde/interface (cm-2).
muns0:real:=356.0;
--Mobilite surfacique a faible champ dans le canal du MOS (cm/V.S).
mgd0:real:=0.6;--exposant pour le calcul de phi_gd.
mds0:real:=0.5;--exposant pour le calcul de cgd.
Vsb:real:=0.0;--Tension source/bulk.
ctTau:real:=0.05;--dependance de la duree de vie/temperature.
vt1:real:=0.00158;--dependance du parametre Vt/themperature.
ctTheta:real:=0.2;--dependance du parametre Theta=1/psiyref/temperature.
ctmgd:real:=0.28317;--dependance du parametre mgd  de la temperature.
x:real:=0.0;-- x evolution de la repartion des porteurs dans la base
bvn:real:=2.0;--facteur d'avalanche.
bvf:real:=1.0);--facteur d'avalanche.

port (Terminal a, k, g:electrical;--Noeuds externes
      Quantity vp1,vp2:in real;
      Quantity p1,p2:in real;
      Quantity dvx1,dvx2:in real;
      Quantity vx1,vx2,v0,ws:in real;
      Quantity ipair,iimpair:out real;
      Quantity ni:out real;
      Quantity ni_emetteur_p0,ni_emetteur_n0:out real;
      Quantity ni_base_n0:out real;
      Quantity tau_n_auger0,tau_p_auger0:out real;
      Quantity ni_caisson_p0,nbr_cellules:out real;
    --Quantity nbr_cellules:out real;
      Quantity dambi,dn,dp,hn,hp:in real;
    --Quantity dambi,dn,dp:in real;
      Quantity dn_caisson,mun_base,mup_base,munacc:in real;
      Quantity rcaisson_vert,resistance_caisson:in real);

end Entity inptrav;

 Architecture Model of inptrav is
--------------------------------------------------------------------------------
--Declaration des noeuds internes
--------------------------------------------------------------------------------
 Terminal ge,zx1,zx2,j2,ch:electrical;
```

```
84 --Declaration des noeuds internes
86 constant qe:real:=1.6e-19;
   constant eps:real:=1.0443e-12;
88 constant epsox:real:=3.45e-13;
   constant pi:real:=3.141592653589793;
90 constant Tj0:real:=300.0;
   constant Tj_0:real:=27.0;
92 constant rg:real:=1.94;
   constant Tj:real:=Tj_0+273.0;
94 constant xbulk0:real:=0.0;
   constant xbulk1:real:=0.034/10.0;
96 constant xbulk2:real:=0.034*1.5/10.0;
   constant xbulk3:real:=0.034*2.0/10.0;
98 constant xbulk4:real:=0.034*2.5/10.0;
   constant xbulk5:real:=0.034*3.0/10.0;
100 constant xbulk6:real:=0.034*3.5/10.0;
   constant xbulk7:real:=0.034*4.0/10.0;
102 constant xbulk8:real:=0.034*4.5/10.0;
   constant xbulk9:real:=0.034*5.0/10.0;
104 constant xbulk10:real:=0.034*5.5/10.0;
   constant xbulk11:real:=0.034*6.0/10.0;
106 constant xbulk12:real:=0.034*7.0/10.0;
   constant xbulk13:real:=0.034*8.0/10.0;
108 constant xbulk14:real:=0.034*9.0/10.0;
   constant xbulk15:real:=0.034*10.0/10.0;
110 constant norm:real:=1.0;
   constant is1,is2:real:=1.0e-7;
112 constant c1,c2:real:=1.0e-8;
   --Mobilite dans la base avec le modele de bologna
114 constant munl0:real:=1441.0;
   constant mupl0:real:=470.5;
116 constant alpha_electron:real:=2.45;
   constant alpha_trou:real:=2.16;
118 constant ccc:real:=0.07;
   constant mun_0d0:real:=55.0;
120 constant mup_0d0:real:=90.0;
   constant mun_0a0:real:=132.0;
122 constant mup_0a0:real:=44.0;
   constant mun_1d0:real:=42.4;
124 constant mup_1d0:real:=28.2;
   constant mun_1a0:real:=73.5;
126 constant mup_1a0:real:=28.2;
   constant Cr1n0:real:=8.9e16;
128 constant Cr1p0:real:=1.3e18;
   constant Cr2n0:real:=1.22e17;
130 constant Cr2p0:real:=2.45e17;
   constant Cs1n:real:=2.9e20;
132 constant Cs1p0:real:=1.1e18;
   constant Cs2n:real:=7.0e20;
134 constant Cs2p:real:=6.1e20;
   constant alph_n:real:=0.68;
136 constant alph_p:real:=0.77;
   constant bet_n:real:=0.72;
138 constant bet_p:real:=0.719;
   --Reduction effective de gapp
140 constant beta_n:real:=6.9e18;
   constant beta_p:real:=3.7e18;
142 constant alpha_n:real:=0.616;
   constant alpha_p:real:=0.604;
144 --Modele auger
   constant Aan:real:=0.67e-31;
```

```
146 constant Ban:real:=8.16e-34;
    constant Can:real:=-2.44e-37;
148 constant H_n:real:=3.47;
    constant N0n:real:=1.0e18;
150 constant Aap:real:=0.72e-31;
    constant Bap:real:=0.15e-34;
152 constant Cap:real:=2.92e-37;
    constant H_p:real:=8.25;
154 Constant N0p:real:=1.0e18;
    constant a1,a2,a3,a4,a5,a6,a7,a8,a9:real:=1.0;
156 --Constante IGBT
    constant an:real:=4.6e17;
158 constant ap:real:=1.0e17;
    constant bn:real:=1.52e15;
160 constant bp:real:=6.25e14;
    constant niv:real:=(2.0e13)**2;
162 --constant M:real:=1.0;
    constant T_n:real:=1.0;
164 --constant phi_ds:real:=0.6076598;
    --constant hp:real:=2.53609e-12;
166 --constant hn:real:=1.46578e-12;
    --constant ni_emetteur_p0:real:=4.101958e10;
168 --constant ni_emetteur_n0:real:=2.977704e10;
    --constant ni_base_n0:real:=1.1394e10;
170 --constant ni_caisson_p0:real:=1.27569e10;
    --constant ni:real:=1.13984e10;
172 --constant dambi:real:=18.26357;
    --constant dn:real:=36.97663;
174 --constant dp:real:=12.12674;
    --constant dn_caisson:real:=3.40434;
176 --constant mun_base:real:=1433.203;
    --constant mup_base:real:=470.029;
178 --constant munacc:real:=757.0;
    --constant rcaisson_vert:real:=1.914905e-3;
180 --constant resistance_caisson:real:=9.45411e-3;
    --constant nbr_cellules:real:=6.96314e4;
182 --constant suan:real:=1.005546;
    --constant Surface_cell:real:=1.444e-5;
184 --constant Surf_Nplus:real:=0.072444;
    --constant Surf_Pplus:real:=0.01882;
186 --constant suca:real:=0.053615;
    --constant Surf_P:real:=0.256689;
188 --constant Surface_debordement:real:=3.22840e-3;
    --constant Surface_grille:real:=0.9363304;
190 --constant Surface_inter_caisson:real:=0.748857;
    --constant Surface_inter:real:=0.9363304;
192 --constant distance_intercaisson:real:=0.03608;
    ------------------------------------------------------------------------
194 --Declaration des quantites
    ------------------------------------------------------------------------
196 --Quantity nbr_cellules:real;
    Quantity suan:real:=1.0;
198 Quantity suca:real:=1.0;
    Quantity Surface_cell:real:=1.0;
200 Quantity Surface_inter:real:=1.0;
    Quantity Surf_Nplus:real:=1.0;
202 Quantity Surf_Pplus:real:=1.0;
    Quantity Surf_P:real:=1.0;
204 Quantity Cgd0:real:=1.0;
    Quantity Cgs0:real:=1.0;
206 Quantity Cds0:real:=1.0;
    Quantity phi_ds:real;--:=1.0;
208 Quantity Cox:real:=1.0;
    Quantity vninvsat:real:=1.0;
```

```
Quantity psiyref:real:=1.0;
Quantity vplim:real:=1.0;
Quantity vnlim:real:=1.0;
Quantity vt:real:=1.0;
Quantity ut:real:=1.0;
Quantity eox_cox:real:=1.0;
Quantity muns:real:=1.0;
Quantity Surface_debordement:real:=1.0;
Quantity Surface_grille:real:=1.0;
Quantity Surface_inter_caisson:real:=1.0;
Quantity distance_intercaisson:real:=1.0;
Quantity mgd:real:=1.0;
Quantity nib0:real:=1.0;
Quantity Cgs1:real:=1.0;
Quantity Cgs2:real:=1.0;
Quantity Cgs3:real:=1.0;
Quantity vt0:real:=1.0;
Quantity Vge_th0:real:=1.0;
Quantity ut0:real:=1.0;
Quantity Cn_auger0:real:=1.0;
Quantity Cp_auger0:real:=1.0;
Quantity p0:real:=1.0;
Quantity n0:real:=1.0;
Quantity ni_emetteur_p:real:=1.0;
Quantity ni_emetteur_N:real:=1.0;
Quantity ni_caisson_p:real:=1.0;
Quantity nib:real:=1.0;
Quantity phi_Bb:real:=1.0;
Quantity tension_pincement:real:=1.0;
--Quantity T_n:real;
Quantity psiyref0:real:=1.0;
Quantity eox_calcul:real:=1.0;
Quantity phi_Fsub:real:=1.0;
Quantity phi_Fgate:real:=1.0;
Quantity phi_GC:real:=1.0;
Quantity Body_effect:real:=1.0;
Quantity Qox:real:=1.0;
Quantity Qb0:real:=1.0;
Quantity ld:real:=1.0;
Quantity z:real:=1.0;
Quantity vsc:real:=1.0;
Quantity vp:real:=1.0;
Quantity bvcb0:real:=1.0;
Quantity M:real:=1.0;
Quantity munseff:real:=1.0;
Quantity kp:real:=1.0;
Quantity tau:real:=1.0;
Quantity pi2ld2:real:=1.0;
Quantity vj1:real:=1.0;
Quantity vj2:real:=1.0;
Quantity vj3:real:=1.0;
Quantity vzce1:real:=1.0;
Quantity vzce2:real:=1.0;
Quantity vdember:real:=1.0;
Quantity vcp_laterale:real:=1.0;
Quantity vohmique:real:=1.0;
Quantity phi_gd:real:=1.0;
Quantity vgd:real:=1.0;
Quantity psixref:real:=1.0;
Quantity jtot:real:=1.0;
Quantity iminep:real:=1.0;
Quantity idep1:real:=1.0;
Quantity in2:real:=1.0;
Quantity ip2:real:=1.0;
```

```
Quantity ideplatchup:real:=1.0;
Quantity inj3:real:=1.0;
Quantity ipj3:real:=1.0;
Quantity iminen:real:=1.0;
Quantity imos:real:=1.0;
Quantity igen:real:=1.0;
Quantity imul:real:=1.0;
Quantity isource:real:=1.0;
QUantity ilat:real:=1.0;
Quantity incp:real:=1.0;
Quantity ipcp:real:=1.0;
Quantity ip1:real:=1.0;
Quantity in1:real:=1.0;
Quantity ip2mos:real:=1.0;
Quantity in2mos:real:=1.0;
Quantity ip2latchup:real:=1.0;
Quantity in2latchup:real:=1.0;
Quantity dt_cgd_cds_vds:real:=1.0;
Quantity dt_cgd_vgs:real:=1.0;
Quantity dt_vgs_cgs:real:=1.0;
Quantity dt_vgd_cgd:real:=1.0;
Quantity dt_vds_cds:real:=1.0;
Quantity idepmos:real:=1.0;
Quantity cds:real:=1.0;
Quantity cgs:real:=1.0;
Quantity cgd:real:=1.0;
Quantity cgd2:real:=1.0;
Quantity n3:real:=1.0;
Quantity pbase:real:=1.0;
Quantity qstock:real:=1.0;
Quantity rbase:real:=1.0;
Quantity racc:real:=1.0;
Quantity dvix1,dvinx2,dvipx2:real:=1.0;
Quantity dt_vx1_ip1:real:=1.0;
Quantity dt_vx2_incp:real:=1.0;
Quantity dt_vx2_ip2:real:=1.0;
Quantity nj3:real:=1.0;
--Quantity tau_n_auger0,tau_p_auger0:real:=1.0;
-------------------------------------------------------------------
  --Declaration des differentes courants/tensions de l'IGBT-NPT
-------------------------------------------------------------------
Quantity Vazx1 across i01 through a to zx1;
Quantity Vzx1zx2 across ibase through zx1 to zx2;
Quantity Vzx2j2 across i02 through zx2 to j2;
Quantity vcp across i03 through j2 to k;
Quantity vgge across igrille through g to ge;
Quantity icgd through ge to zx2;
Quantity vds across icds through zx2 to k;
Quantity vgs across icgs through ge to k;
Quantity vzxce2 across i04 through zx2 to ch;
Quantity i05 through ch to k;
--Quantity vgk across igk through g to k;
--Quantity vak across iak through a to k;

Begin
--T_n==Tj/300.0;
--Calcul du nombres de cemmes et de surfaces
suan==Surface_active-(long_plot_grille*larg_plot_grille);
Surface_cell==larg_anode*long_anode*4.0;
nbr_cellules==suan/Surface_cell;
Surf_Nplus==(((long_caissonP+long_caissonPplus-long_canal)*2.0)**2.0)
*nbr_cellules;
Surf_Pplus==(((long_caissonP+long_caissonPplus-long_canal-long_cathode)
```

```
*2.0)**2.0)*nbr_cellules;
suca==Surf_Nplus-Surf_Pplus;
Surf_P==(((long_caissonP+long_caissonPplus)*2.0)**2.0)*nbr_cellules;
Surface_debordement==Surf_Nplus-(ouverture_cellule**2.0*nbr_cellules);
Surface_grille==suan-Surf_Nplus+Surface_debordement;
Surface_inter_caisson==suan-Surf_P;
Surface_inter==suan-Surf_Nplus+Surface_debordement;
distance_intercaisson==(larg_anode-(long_caissonP+long_caissonPplus))
*2.0;

--Unite thermodynamique
ut0==8.63e-5*Tj0;
ut==8.63e-5*Tj;

--Concentration effective intrinseque
nib0==3.1e16*exp(-0.603/ut0)*(Tj0)**1.5;
nib==3.1e16*exp(-0.603/ut)*(Tj)**1.5;
ni==nib*(1.0+(nd/(6.9e18*(Tj/300.0)**3.0))**0.616);
ni_caisson_p==nib*(1.0+(dopage_caisson_P/(3.7e18*(Tj/300.0)
**3.0))**0.604);
ni_emetteur_p==nib*(1.0+(dopage_emetteur_P/(3.7e18*(Tj/300.0)
**3.0))**0.604);
ni_emetteur_N==nib*(1.0+(dopage_emetteur_N/(6.9e18*(Tj/300.0)
**3.0))**0.616);
ni_emetteur_p0==nib0*(1.0+(dopage_emetteur_P/(3.7e18*(300.0/300.0)
**3.0))**0.604);
ni_emetteur_n0==nib0*(1.0+(dopage_emetteur_N/(6.9e18*(300.0/300.0)
**3.0))**0.616);
ni_caisson_p0==nib0*(1.0+(dopage_caisson_P/(3.7e18*(300.0/300.0)
**3.0))**0.604);
ni_base_n0==nib0*(1.0+(nd/(6.9e18*(300.0/300.0)**3.0))**0.616);

--Vitesse limite des porteurs
vnlim==1.0e7*(T_n)**(-0.87);
vplim==8.37e6*(T_n)**(0.52);
vninvsat==8.67e6-2.68e3*Tj;

--Duree des porteurs dans les emetteurs
n0==dopage_emetteur_N;
p0==dopage_emetteur_P;
Cn_auger0==(Aan+Ban*(Tj0/300.0)+Can*(Tj0/300.0)**2.0)*
(1.0+H_n*exp(-n0/N0n));
Cp_auger0==(Aap+Bap*(Tj0/300.0)+Cap*(Tj0/300.0)**2.0)*
(1.0+H_p*exp(-p0/N0p));
tau_n_auger0==1.0/(Cp_auger0*dopage_emetteur_P**2.0);
tau_p_auger0==1.0/(Cn_auger0*dopage_emetteur_N**2.0);

--Parametres MOS
mgd==mgd0*(Tj/300.0)**(ctmgd);
muns==357.0*(Tj/300.0)**(-1.26);
phi_ds==ut*log(dopage_caisson_P*nd/ni**2.0);
Cgd0==epsox*Surface_inter_caisson/(eox);
Cgs1==epsox*(Surf_P-Surf_Nplus)/(eox);
Cgs2==epsox*Surface_debordement/(eox);
Cgs3==epsox*Surface_grille/(eox_sup_poly);
Cgs0==Cgs1+Cgs2+Cgs3;
Cds0==Surf_P*sqrt(qe*nd*eps/(2.0*phi_ds));
eox_calcul==epsox*Surface_inter_caisson/cgd0;
psiyref0==eox*25.0e5;
eox_cox==eox;
psiyref==(1.0/psiyref0*(Tj/300.0)**(-ctTheta))**(-1.0);
phi_Fsub==ut0*log(ni_caisson_p0/dopage_caisson_P);
```

```
phi_Fgate==ut0*log(Npoly/ni_caisson_p0);
phi_GC==phi_Fsub-phi_Fgate;
phi_Bb==ut0*log(dopage_caisson_P/ni_caisson_p0);
Qb0==-(2.0*qe*dopage_caisson_P*eps*abs(2.0*phi_Bb))**(1.0/2.0);
Qox==qe*Nox;
Cox==epsox/eox_cox;
vt0==phi_GC-(Qox/Cox)+2.0*phi_Bb-(Qb0/Cox);
Body_effect==(sqrt(2.0*qe*dopage_caisson_P*eps))/Cox;
Vge_th0==vt0+Body_effect*(sqrt(abs(2.0*phi_Fsub-Vsb))
-sqrt(abs(2.0*phi_Fsub)));
vt==Vge_th0*(1.0-vt1*(Tj-300.0));

--Duree de vie des porteurs
tau==1.0/(1.0/tau0+3.0e-13*Nr)*(Tj/300.0)**1.77;

--Facteur
pi2ld2==pi*pi*dambi*tau;

--Longueur de diffusion
ld==sqrt(abs(dambi*tau));

--Tension de pincement
psixref==long_canal*vninvsat/muns;

break on vgs'above(vt);
if vgs'above(vt) use
tension_pincement==psixref*(sqrt(1.0+2.0*(vgs-vt)/psixref)-1.0);
else
tension_pincement==1.0e-9;
end use;

--Mobilite efficace dans le canal
break on vgs'above(vt),vds'above(tension_pincement);
if (vgs'above(vt) and vds'above(tension_pincement)) use
munseff==muns/((1.0+1.0/psiyref*(vgs-vt))+((muns+tension_pincement)/
(vninvsat*long_canal)));
elsif (vgs'above(vt) and not vds'above(tension_pincement)) use
munseff==muns/((1.0+1.0/psiyref*(vgs-vt))+((muns*vds)/
(vninvsat*long_canal)));
else
munseff==0.0;
end use;

--Facteur de pente
z==((long_caissonP+long_caissonPplus)-long_canal/2.0)*8.0*nbr_cellules;
kp==munseff*cox*z/long_canal;

--Avalanche
bvcb0==bvf*5.65*1.0e13*((nd)**(-0.57));
--M==1.0/(1.0-(abs(vds)/bvcb0)**bvn);
M==1.0/(1.0-abs(vds)/(bvcb0**bvn));

jtot==ibase/suan;
vgd==vgs-vds;
vsc==vx2;
cds==Cds0/((1.0+realmax(1.0e-15,vds)/phi_ds)**(mds0));
cgs==Cgs0;
phi_gd==(vds-vgs)*((Cgd0/Surface_inter*sqrt(2.0*(vds-vgs)/
(qe*nd*eps)))**(1.0/mgd)-1.0)**(-1.0);
cgd2==Cgd0/sqrt(1.0+(vds-vgs)/phi_gd);

--break on vds'above(vgs);
```

```
--if vds'above(vgs) use
--cgd==Cgd0*cgd2/(Cgd0+cgd2);
--else
cgd==Cgd0;
--end use;

break on vgs'above(vt);
if vgs'above(vt) use
vp==psixref*(sqrt(1.0+2.0*(vgs-vt)/psixref)-1.0);
else
vp==1.0e-9;
end use;

break on vgs'above(vt),vds'above(vp);
if (vgs'above(vt) and vds'above(vp)) use
imos==kp*((vgs-vt)*vp-(vp*vp/2.0));
elsif(vgs'above(vt) and not vds'above(vp)) use
imos==kp*((vgs-vt)*vds-(vds*vds/2.0));
else
imos==1.0e-12*(exp(-abs(vds)/ut)-1.0);
end use;

n3==realmax(ni*ni,nj3/(qe*qe));
vj1==2.0*ut*log(p1/ni);
vj2==-2.0*ut*log(p2/ni);
vj3==ut*log(n3/ni**2.0);
iminep==qe*suan*hp*(p1*p1-ni*ni);
iminen==qe*suan*hn*(p2*p2-ni*ni);
idep1==-(qe*nd*suan*dvx1+dvix1);
ideplatchup==qe*nd*suan*dvx2-dvinx2+dvipx2;
inj3==-2.0*qe*dn_caisson*suca/W_caisson_P*
(dopage_caisson_P-sqrt(dopage_caisson_P**2.0+
ni**2.0*(exp(vcp_laterale/ut)-exp(vj2/ut))));
ipj3==iminen;
igen==(qe*ni*suan*sqrt(2.0*eps*realmax(1.0e-15,vds)/(qe*nd)))/tau;
qstock==realmax(1.0e-9,ws*v0/qe);--maximum de 1n et capa0*v0/qe
pbase==qstock/ws;
rbase==ws/(qe*suan*(mun_base*nd+pbase*(mun_base+mup_base)));

break on vgs'above(vds);
if vgs'above(vds) use
racc==distance_intercaisson/(4.0*munacc*z*cox*(vgs-vds));
else
racc==0.0;
end use;

--pinst==vak*ibase;
ip2==ip2latchup+ip2mos;
in2==in2latchup+in2mos;
ilat==ip2mos+idepmos;
imul==(M-1.0)*(in2)+igen*M;
ipcp==ipj3;
incp==inj3;
isource==icgs+imos+icds+inj3+ipj3+ilat;
vzce1==-(qe*nd+abs(ip1)/(vplim*suan)-abs(in1/(vnlim*suan)))
*vx1*vx1/(2.0*eps);
vzce2==(qe*(nd+abs(ip2)/(vplim*suan)-abs(in2)/(vnlim*suca)))
*vx2*vx2/(2.0*eps);
vdember==2.0*ut*(dp/(dp+dn))*log(p2/p1);
vcp_laterale==ilat*resistance_caisson;
vohmique==ibase*rbase;
vcp==(incp+ipcp)*rcaisson_vert;
```

```
Vazx1==vzce1+vj1;
Vzx1zx2==ibase*rbase+2.0*ut*(dp/(dn+dp))*log(p2/p1);--vohmique+vdember
Vzx2j2==2.0*ut*log(p2/ni)+(qe*(nd+abs(ip2)/(vplim*suan)-abs(in2)
/(vnlim*suca)))*vx2*vx2/(2.0*eps);--vzce2+2.0*ut*log(p2/ni);
vzxce2==(qe*(nd+abs(ip2)/(vplim*suan)-abs(in2)/(vnlim*suca)))
*vx2*vx2/(2.0*eps);

--if rg<0.5 use
igrille==vgge/rg;
--else
--igrille==0.0;
--end use;

i05==imos+ilat;
nj3==p2*p2*qe**2.0+(inj3*W_caisson_P*qe**2.0/(2.0*qe*dn_caisson*suca))
**2.0+dopage_caisson_P*inj3*W_caisson_P*qe**2.0/(qe*dn_caisson*suca);
in1==iminep+idep1;
ip1==ibase-in1;
in2latchup==incp+ideplatchup+imul;
ip2latchup==ipcp;
in2mos==imos+idepmos;
ip2mos==ibase-in2-ip2latchup;
dt_cgd_cds_vds==(cgd+cds)*vds;
dt_cgd_vgs==cgd*vgs;
idepmos==dt_cgd_cds_vds'dot-dt_cgd_vgs'dot;
ipair==(ip1-ip2)/suan;
iimpair==((dn*(ip1+ip2)-dp*(in1+in2))/(dn+dp))/suan;

dt_vgs_cgs==vgs*cgs;
icgs==dt_vgs_cgs'dot;
dt_vgd_cgd==vgd*cgd;
icgd==dt_vgd_cgd'dot;
dt_vds_cds==vds*cds;
icds==dt_vds_cds'dot;
dt_vx1_ip1==vx1*abs(ip1)/vplim;
dvix1==dt_vx1_ip1'dot;
dt_vx2_incp==vx2*abs(incp)/vnlim;
dvinx2==dt_vx2_incp'dot;
dt_vx2_ip2==vx2*abs(ip2)/vplim;
dvipx2==dt_vx2_ip2'dot;

End Architecture model;
```

Listes des publications

Congrès internationaux

A. HNEINE, J.-L MASSOL, P. TOUNSI et P. AUSTIN. *Distributed modeling approach applied to the power PIN diode using VHDL-AMS*. Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE), 2011 12$^{\text{th}}$ International Conference on, pages 1–7, 2011.

Congrès nationaux

A. HNEINE, J.-L MASSOL, P. TOUNSI et P. AUSTIN. *Approche de la modélisation distribuée appliquée à la diode PIN de puissance utilisant le langage VHDL-AMS*. Paris, France, 23 au 25 mai 2011.

A. HNEINE, J.-L MASSOL, P. TOUNSI et P. AUSTIN. *Modélisation distribuée de la diode PIN de puissance en VHDL-AMS*. Toulouse, France, 2010.

Approche de modélisation distribuée appliquée aux composants semi-conducteurs bipolaires de puissance en VHDL-AMS. Application à la diode PIN et à l'IGBT

Résumé : L'approche de modélisation distribuée des composants bipolaires de puissance mise en œuvre de manière compacte par la résolution de l'équation de diffusion ambipolaire sous forme de décomposition en série de Fourier constitue un excellent compromis précision des résultats/temps de simulation.
La mise en œuvre du moteur de calcul sous forme de ligne RC à paramètres variables en langage de description VHDL-AMS (IEEE 1076-1999) est présentée. La description du mécanisme de transport de charges dans les zones larges et peu dopées des composants de puissance, complétée par des modèles plus classiques des autres zones utilisées (émetteurs, région de charge d'espace ou de drift, canal MOS, couche tampon, etc...) permet de bâtir les modèles complets de diode PIN et de transistor IGBT. Ces différents modèles/sous-modèles de composants forment une bibliothèque qui permet une réutilisation aisée dans d'autres contextes et par d'autres ingénieurs et ainsi une réduction du temps et du coût de conception des systèmes. Leur implantation en VHDL-AMS dans le logiciel Questa-ADMS permet de valider leur adaptation à la simulation des circuits de l'électronique de puissance et à leur prototypage virtuel.
La température, intégrée à l'heure actuelle comme paramètre pourra à court terme être gérée en tant que quantité renvoyée par des modèles thermiques compacts. La méthodologie présentée associée aux caractéristiques du langage de description choisi permet d'envisager la création de modèles de nouveaux composants, issus de l'Intégration Fonctionnelle, par simple assemblage de différents sous-modèles.
La possibilité de différents niveaux de description dans l'architecture de chaque sous-modèle autorise également une utilisation optimale à toutes les étapes du processus de conception des systèmes d'électronique de puissance

Mots clés : VHDL-AMS, modélisation physique, composants semi-conducteur de puissance, diode PIN de puissance, Transistor IGBT, Questa-ADMS

Distributed modeling approach applied to the semiconductor bipolar devices in VHDL-AMS. Application to the PIN power diode and IGBT

Abstract : The distributed modeling approach of power bipolar devices implemented compactly by solving the ambipolar diffusion equation in the form of a Fourier series decomposition achieve an excellent compromise between accuray of results/simulation time.

The implementation of the calculation engine as RC lines with variable parameters by a description language such as VHDL-AMS (IEEE 1076-1999) is presented. The description of the charge transport mechanism in low doped bases of power devices, complemented by other traditional models used in other areas (emitters, space charge layer or drift zone, MOS channel, buffer layer, etc...) is used to build complete models of power PIN diode and IGBT. These models/sub-models are stored in a library for reuse in other context by other engineers helping to reduce time and money during system design. Their implementation in Questa-ADMS software validates their suitability for circuits simulation of power electronics and their virtual prototyping.

The temperature, integrated as a parameter at the present, can be managed in the short term as the amount returned by the compact thermal models. The methodology presented associated with the characteristics of the chosen description language allows the creation of new devices models for functional integration by simple assembly of various sub-models.

The possibility of different levels of description in the main (architecture) of each sub-model also allows an optimal use at all stages of design process of power electronic systems.

Keywords : VHDL-AMS, Modeling approach, semiconductor devices, PIN power diode, IGBT transistor, Questa-ADMS