



Ordinateurs quantiques : ouvrons la boîte

Caroline Collange

► To cite this version:

Caroline Collange. Ordinateurs quantiques : ouvrons la boîte. COMPAS 2019 - Conférence d'informatique en Parallélisme, Architecture et Système, Jun 2019, Anglet, France. pp.1-9. hal-02318324

HAL Id: hal-02318324

<https://inria.hal.science/hal-02318324>

Submitted on 16 Oct 2019

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Ordinateurs quantiques : ouvrons la boîte

Caroline Collange

Inria, Irisa, Univ Rennes, CNRS
caroline.collange@inria.fr

Résumé

Après plusieurs décennies de développement, la première génération d'ordinateurs quantiques universels est désormais disponible. Au-delà des enjeux théoriques déjà étudiés depuis les années 1990, la disponibilité concrète d'ordinateurs quantiques ouvre des possibilités et des questions nouvelles pour les communautés architecture et compilation.

Nous présentons un aperçu de la principale technologie actuellement employée dans ces ordinateurs quantiques, les qubits supraconducteurs. Nous abordons quelques pistes de recherche liées aux enjeux posés par ces technologies.

Mots-clés : Calcul quantique, qubits supraconducteurs

1. Introduction

Le calcul quantique promet d'exploiter les phénomènes de la physique quantique pour effectuer des tâches de traitement de l'information. Cette direction est particulièrement intéressante d'un point de vue théorique. D'une part, elle constitue une rupture fondamentale dans l'histoire de l'informatique : tous les autres dispositifs de calcul proposés jusqu'ici, qu'ils soient numériques ou analogiques, mécaniques ou électroniques, sont basés sur les règles de la physique classique. D'autre part, le potentiel par rapport au calcul classique est établi : pour certains problèmes, on connaît un algorithme quantique de meilleure complexité asymptotique que les algorithmes classiques connus. En particulier, l'algorithme quantique de Shor remet en cause une grande partie de la cryptographie actuelle en promettant de factoriser des nombres en temps polynomial [24].

Si l'ordinateur quantique relève toujours de la science fiction dans l'inconscient collectif, les développements récents montrent que le concept est viable. Depuis 2016, IBM met un prototype en libre accès à disposition des programmeurs [7]. Google prévoyait en 2017 une rentabilité commerciale dans des domaines de niche dans les 5 ans [18]. En France, Atos construit des simulateurs d'ordinateurs quantiques [1]. Ces développements concrets promettent de mettre finalement en application les travaux théoriques menés depuis les années 1990 sur le calcul quantique.

Néanmoins, il existe un gouffre entre les capacités des architectures quantiques envisageables dans un futur proche et les prérequis des algorithmes quantiques. Pour le combler, il faudra non seulement des progrès dans les capacités du matériel, mais aussi réduire nos ambitions sur les applications et les couches logicielles dans un premier temps. On peut faire un parallèle avec l'histoire de l'informatique classique. Vers 1840, Charles Babbage et Ada Lovelace dessinaient les plans de *l'Analytical Engine*, vu aujourd'hui comme un ordinateur Turing-complet. Cette architecture était extrêmement ambitieuse : Babbage envisageait un entrepôt (banc de registres)

de 1000 nombres de 50 chiffres décimaux chacun¹ [2]. Il faudra attendre un siècle pour que les premiers ordinateurs, à base de relais électromécaniques et de tubes à vide, soient effectivement construits, et ceux-là avaient des capacités bien plus modestes. Même en 2019, employer une précision de 50 chiffres décimaux (environ 170 bits) pour l'unité arithmétique de base paraît toujours déraisonnable, et l'ingénieux mécanisme de propagation de retenues *anticipante* en temps constant de Babbage attend encore son heure de gloire [20].

L'enjeu actuel consiste donc non seulement à développer les capacités du matériel quantique, mais aussi à adapter les environnements logiciels pour les capacités modestes de la première génération d'ordinateurs quantiques. Ce domaine de recherche encore peu exploré mais en croissance rapide consiste à revisiter l'architecture des ordinateurs, des systèmes, et la compilation pour l'adapter au nouveau contexte du calcul quantique.

Cet article présente un aperçu des technologies et architectures quantiques, avec pour objectif d'en tirer les enjeux pour les communautés de recherche en circuits, architectures et compilation.

2. Modèle de programmation : circuits quantiques

Nous nous concentrons ici sur la programmation bas niveau, qui correspondrait au niveau du langage assembleur ou de la représentation intermédiaire du compilateur dans une architecture classique. Nous n'aborderons pas les langages de programmation haut niveau [23, 13] ni les algorithmes quantiques [19].

2.1. Circuits

Le modèle de programmation quantique le plus utilisé repose sur l'abstraction des circuits quantiques. Un circuit quantique est constitué de portes quantiques opérant sur des qubits, par analogie à un circuit classique opérant des portes logiques sur des bits. En revanche, il n'est pas possible de dupliquer la valeur d'un qubit : on ne peut pas brancher plusieurs entrées sur la même sortie.

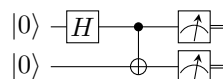


FIGURE 1 – Exemple de circuit quantique

Un exemple de circuit est illustré sur la figure 1. Il comporte des initialisations, des portes quantiques sur un ou plusieurs qubits, ainsi que des mesures.

2.2. Un qubit

Le type de donnée de base est le *qubit*. Tandis qu'un bit classique peut prendre la valeur 0 ou la valeur 1, un qubit représente une superposition de 0 et 1, pondérée par deux coefficients complexes. On peut représenter un qubit noté $|q\rangle$ par son vecteur d'état, dans une base de vecteurs traditionnellement dénotés $|0\rangle$ et $|1\rangle$.

$$|q\rangle = \alpha|0\rangle + \beta|1\rangle = \alpha \begin{pmatrix} 1 \\ 0 \end{pmatrix} + \beta \begin{pmatrix} 0 \\ 1 \end{pmatrix} = \begin{pmatrix} \alpha \\ \beta \end{pmatrix}$$

1. Lovelace, plus pragmatique, en prévoyait « au moins deux cent » [17].

avec $|\alpha|^2 + |\beta|^2 = 1$.

En particulier, $|q\rangle$ peut prendre les états purs $|0\rangle$ et $|1\rangle$ qui correspondent aux états classiques. L'état d'un qubit se visualise traditionnellement par un point sur la surface de la *Sphère de Bloch* représentée Figure 2. Les états $|0\rangle$ et $|1\rangle$ sont représentés aux pôles sur l'axe Z. L'équateur contient les états en superposition maximale, tandis que le plan XZ contient les états à coefficients réels. La longitude représente la phase complexe².

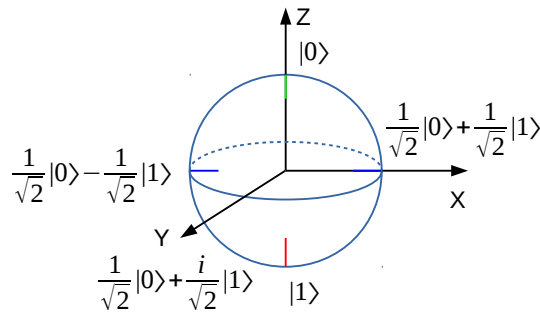


FIGURE 2 – Représentation de l'état d'un qubit sur la Sphère de Bloch

2.3. Plusieurs qubits

La puissance offerte par le calcul quantique provient de la combinaison de plusieurs qubits. En informatique classique, un vecteur de n bits représente un état parmi 2^n états possibles, c'est-à-dire un élément de l'ensemble $\{0, 1\}^n$. En informatique quantique, un groupe de n qubits code une *superposition* de ces 2^n états, pondérée par 2^n coefficients. Le vecteur d'états associé au groupe de qubits est un élément de l'ensemble $\mathbb{C}^{2^n}$. Autrement dit, le nombre de dimensions du système augmente exponentiellement avec le nombre de qubits.

L'état correspondant à deux qubits indépendants est le produit tensoriel de leurs états individuels :

$$(a|0\rangle + b|1\rangle) \otimes (c|0\rangle + d|1\rangle) = ac|00\rangle + ad|01\rangle + bc|10\rangle + bd|11\rangle.$$

Cependant, tous les états de plusieurs qubits ne sont pas séparables ainsi. Par exemple, l'état $1/\sqrt{2}|00\rangle + 1/\sqrt{2}|11\rangle$ ne peut pas être exprimé comme le produit tensoriel de deux qubits. De tels états sont dits *intriqués*.

2.4. Portes quantiques

Appliquer une porte quantique sur un qubit revient à multiplier son vecteur d'état par une matrice unitaire 2×2 . Cela correspond à des rotations et symétries dans la sphère de Bloch. Par exemple, la porte X généralise la porte NOT, envoyant l'état $|0\rangle$ en $|1\rangle$ et vice-versa. Elle correspond à une rotation de π selon l'axe X, et à une multiplication du vecteur d'état par la matrice $\begin{pmatrix} 0 & 1 \\ 1 & 0 \end{pmatrix}$.

De même, la porte de Hadamard-Walsh notée H envoie l'état $|0\rangle$ sur $1/\sqrt{2}|0\rangle + 1/\sqrt{2}|1\rangle$ et l'état $|1\rangle$ sur $1/\sqrt{2}|0\rangle - 1/\sqrt{2}|1\rangle$. Ainsi, la porte H de la figure 1 construit un état superposé $1/\sqrt{2}|0\rangle + 1/\sqrt{2}|1\rangle$ sur le premier qubit.

2. Notons que cette représentation suppose par convention que le coefficient associé à $|0\rangle$ est réel positif. En effet, seule la phase relative entre les deux coefficients importe, et l'état $-|0\rangle$ est indistinguable de $|0\rangle$.

Des transformations s'appliquant à plusieurs qubits simultanément sont également nécessaires pour permettre la communication d'information et l'intrication entre qubits. Le NON contrôlé, ou CNOT, applique la transformation :

$$a|00\rangle + b|01\rangle + c|10\rangle + d|11\rangle \rightarrow a|00\rangle + b|01\rangle + d|10\rangle + c|11\rangle.$$

L'interprétation classique du CNOT est qu'il inverse la valeur du second bit lorsque le premier bit vaut 1, et il est représenté à l'aide d'un symbole $\oplus$ (XOR) comme sur la figure 1. Dans notre exemple, l'utilisation d'un état superposé comme contrôle permet de construire l'état intriqué $\frac{1}{\sqrt{2}}|00\rangle + \frac{1}{\sqrt{2}}|11\rangle$.

On montre que la seule porte à deux qubits CNOT combinée avec les portes à un qubit est suffisante pour réaliser une transformation unitaire arbitraire [3].

Appliquer des portes quantiques en parallèle à des qubits différents revient à multiplier le vecteur d'état collectif par le produit tensoriel des matrices de ces portes. Ainsi, un circuit quantique arbitraire sur n qubits représente une matrice $2^n \times 2^n$ qui se décompose horizontalement en produits de matrices et verticalement en produits tensoriels. Par exemple, la partie située entre l'initialisation et la mesure du circuit illustré Figure 1 représente la combinaison suivante, lue de droite à gauche : $M = \text{CNOT} \times (H \otimes I_2)$, où CNOT et H sont les matrices de leurs portes respectives, et I_2 est la matrice identité 2×2 qui correspond à une absence de porte (c'est-à-dire un fil) dans le circuit. La matrice résultante M est de dimension 4×4 .

2.5. Mesure

Pour récupérer un état classique en sortie, on opère une mesure, c'est-à-dire une porte prenant un qubit en entrée et produisant un bit classique en sortie. La mesure est destructrice, au sens où elle fait perdre la superposition pour ne renvoyer qu'une valeur 0 ou 1. Elle est probabiliste. La mesure d'un qubit $a|0\rangle + b|1\rangle$ dans la base standard renvoie 0 avec probabilité $|a|^2$ et 1 avec probabilité $|b|^2$. On peut voir cette mesure comme une projection sur l'axe Z de la sphère de Bloch. Dans l'exemple de la figure 1, la mesure des deux qubits renverra le vecteur 00 avec probabilité $\frac{1}{2}$ et 11 avec probabilité $\frac{1}{2}$. Autrement dit, il suffirait de mesurer un seul des deux qubits pour « fixer » l'état du second à l'état pur $|0\rangle$ ou $|1\rangle$ correspondant à la valeur mesurée du premier qubit.

3. Technologie : qubits supraconducteurs

Pour construire un ordinateur quantique, il faut un dispositif physique permettant de réaliser l'ensemble des fonctionnalités évoquées dans la section 2. Plus précisément, ce dispositif doit obéir au cinq *critères de DiVincenzo* [11] : 1. l'existence de qubits, 2. leur initialisation, 3. le maintien de leur cohérence, 4. la réalisation de portes quantiques, et 5. la mesure.

De nombreuses technologies basées sur une grande variété de supports ont été proposées pour la réalisation d'ordinateurs quantiques, tels que les pièges à ions, les qubits supraconducteurs, ou les spins silicium. À l'heure actuelle, la technologie la plus populaire est basée sur des dérivés de qubit supraconducteur de charge [6] notamment le Transmon [9, 12].

L'idée de construire des circuits intégrés basés sur des jonctions Josephson dans des matériaux supraconducteurs n'est pas nouvelle [16], et précède même l'idée d'ordinateur quantique [4]. Néanmoins, il a fallu attendre les années 2000 pour pouvoir employer ces composants dans un régime quantique permettant d'exploiter la superposition et l'intrication [10].

Un avantage décisif des qubits supraconducteurs est que leurs caractéristiques peuvent être choisies lors de la conception, par opposition aux réalisations employant des atomes individuels comme qubits, dont les caractéristiques sont fixées par leurs propriétés intrinsèques [9].

Dans le cas des qubits supraconducteurs, l'analogie du circuit quantique est trompeuse : le *circuit* présenté dans la section 2 n'est pas déployé tel quel en matériel comme il le serait sur FPGA, mais il est réalisé en opérant successivement l'action de chaque porte logique sur un ensemble de qubits fixes. Il faut donc comprendre les qubits comme des registres, les portes logiques comme des instructions agissant sur ces registres, et le circuit quantique comme un programme qu'on exécute.

Du point de vue matériel, un qubit est l'analogie quantique d'une bascule ou cellule RAM. Un qubit supraconducteur est réalisé par un oscillateur dont le niveau d'énergie maintient une information. Sans entrer dans les modèles physiques, nous considérons maintenant les idées de base des oscillateurs harmoniques, puis non-linéaires, et comment agir sur ces oscillateurs pour produire le comportement des portes quantiques. Pour aller au-delà de cet aperçu, nous recommandons les enregistrements des cours respectifs de Michel Devoret [8] et Serge Haroche [14] au Collège de France.

3.1. Oscillateur harmonique

Les supraconducteurs permettent de construire des circuits dont la résistance est négligeable. En particulier, une boucle formée d'une inductance et d'une capacité constitue un oscillateur LC, sans résistance, dont l'énergie est conservée.

En régime quantique, l'énergie du système est quantifiée et prend des valeurs discrètes qu'on notera $|0\rangle, |1\rangle, |2\rangle \dots$. Par ailleurs, le système peut être dans une superposition d'états $a|0\rangle + b|1\rangle + c|2\rangle + \dots$. On peut apporter ou retrancher un quantum d'énergie à un tel système en lui appliquant un signal alternatif à une fréquence correspondant au quantum d'énergie.

Deux niveaux d'énergie d'un oscillateur LC peuvent donc constituer un qubit. Cependant, un tel système ne serait pas contrôlable facilement. En effet, les niveaux d'énergie étant équidistants et répondant aux mêmes fréquences, on ne sait pas provoquer la transition $|0\rangle \rightarrow |1\rangle$ indépendamment des transitions $|1\rangle \rightarrow |2\rangle, |2\rangle \rightarrow |3\rangle$, etc. Pour contrôler les niveaux d'énergie indépendamment, un composant non linéaire est nécessaire.

3.2. Jonction Josephson

Une jonction Josephson est un composant électronique spécifique aux circuits supraconducteurs. Elle est fabriquée en intercalant une fine couche d'isolant entre deux plaques d'un matériau supraconducteur. La jonction Josephson se comporte comme une inductance non linéaire en parallèle avec une capacité. Elle permet de construire des oscillateurs non-linéaires, dont les intervalles entre niveaux d'énergie successifs sont suffisamment éloignés pour permettre un contrôle sélectif, et restreindre le système à deux niveaux d'énergie tels que $|0\rangle$ et $|1\rangle$.

Il existe de nombreuses manières de construire un qubit à partir de jonctions Josephson, inductances et capacités, de la même façon qu'il y a de nombreuses manières de construire une porte logique avec des transistors, diodes et résistances. L'industrie n'a pas encore adopté de technologie quantique standard qui serait le « CMOS du supraconducteur » et la recherche est encore très active dans ce domaine. Les constructions de qubits se classent dans trois grandes catégories : les qubits de charge, les qubits de phase, et les qubits de flux [10]. Les solutions actuellement en vogue comme le Transmon sont des évolutions du qubit de charge [12].

Un qubit est configurable par des paramètres statiques (dimensions physiques des composants), mais aussi dynamiques (tension, intensité ou champ magnétique appliqué). On peut construire en particulier des qubits accordables, dont la fréquence propre est ajustable dynamiquement.

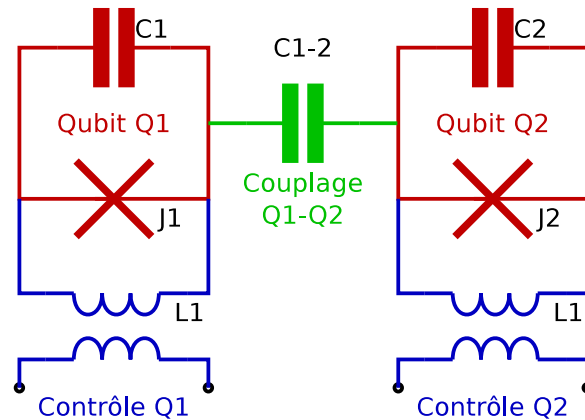


FIGURE 3 – Exemple de deux qubits accordables par le flux couplés par une capacitance

3.2.1. Contrôle

Une porte quantique sur un qubit unique peut se réaliser en appliquant au qubit un signal sinusoïdal de fréquence, phase et durée bien choisies. Par exemple, la figure 3 illustre deux qubits accordables par le flux. Les composants J_1 et J_2 notés par des croix représentent les inductances non-linéaires associées aux jonctions Josephson, tandis que les capacités C_1 et C_2 représentent leurs composantes capacitives respectives. En appliquant un courant alternatif induit par l'inductance L_1 , il est possible d'opérer une « porte quantique » telle qu'une rotation autour de l'axe X sur le qubit Q_1 .

Les portes à deux qubits demandent de réaliser un couplage entre deux qubits. On peut connecter certains qubits de manière permanente par des inductances ou des capacités, comme illustré sur la figure 3 avec la capacité C_{1-2} entre Q_1 et Q_2 . En temps normal, on maintient les fréquences propres des deux qubits suffisamment éloignées pour que le terme de couplage reste négligeable. Lorsqu'on souhaite effectuer un couplage, on amène les deux qubits à la même fréquence au moyen de leurs circuits de contrôle respectifs pour les faire entrer en résonance. On peut ainsi construire un « bus quantique » qui connecte plusieurs qubits, en pratique de deux à quatre [12].

3.3. Construction

Les circuits supraconducteurs sont généralement fabriqués en déposant des couches de niobium et d'aluminium sur un substrat de silicium, et en oxydant localement l'aluminium pour créer les fines couches d'isolant des jonctions Josephson [27]. Ce procédé tire parti des technologies de fabrication matures employées pour les couches métalliques des circuits intégrés semiconducteurs.

Pour fonctionner et préserver la cohérence, le circuit supraconducteur doit être refroidi à une température de l'ordre de 15 mK, et être isolé de toute perturbation électromagnétique. Pour le refroidissement, on emploie un réfrigérateur à dilution à plusieurs étages, dont l'étage le plus froid emploie de l'hélium liquide. Le réfrigérateur est enfermé dans une cuve faisant cage de Faraday.

Enfin, une partie électronique classique réalise le contrôle et la lecture des qubits : il s'agit de générateurs de fréquences et de convertisseurs analogique-numérique.

4. Du travail pour les architectes

La conception des ordinateurs quantiques supraconducteurs soulève des questions intéressantes du point de vue de l'architecture des ordinateurs et de la compilation. Nous abordons quelques problématiques sans prétention d'exhaustivité.

4.1. Topologie et allocation de fréquences

La définition de l'architecture d'un circuit intégré quantique consiste à définir l'emplacement des qubits et leurs connexions, c'est-à-dire les possibilités de couplage entre paire de qubits. Les qubits sont connectés de proche en proche, suivant un réseau d'interconnexion. Les topologies actuellement employées sont souvent des variantes de grilles [5, 12].

Nous avons vu que chaque qubit dispose d'une fréquence propre, et que l'intrication est obtenue par couplage en accordant la fréquence d'une paire de qubits. Il faut donc assigner une fréquence à chaque qubit. Des fréquences trop proches entre des qubits adjacents vont provoquer des interférences, ou couplages indésirables. À l'inverse, des fréquences trop éloignées vont rendre plus difficile le couplage entre qubits [5].

La recherche sur les topologies et organisations de qubits est encore active. Par exemple, Rigetti propose d'alterner des qubits à fréquence fixe et des qubits accordables le long d'un anneau [21]. Les qubits à fréquence fixe ont l'avantage d'être plus fiables, mais ne peuvent être couplés qu'avec des qubits accordables.

4.2. Gestion du bruit et parallélisme

En l'absence de mécanisme de correction d'erreur, le temps d'exécution d'un programme quantique est limité par le bruit et le phénomène de décohérence. Les temps de décohérence typiques actuels vont de 20 à 100 μ s [9, 12]. Notons que si le temps de décohérence est de l'ordre de 1000 fois le délai d'une porte quantique dans un ordinateur à 50 qubits, il n'est possible d'opérer que 20 portes par qubit en moyenne si celles-ci sont effectuées de manière séquentielle. Il est donc important de permettre l'exécution en parallèle de portes quantiques pour permettre le passage à l'échelle.

L'application de chaque porte quantique applique également un bruit. Les taux d'erreurs typiques des portes à un qubit vont de 5×10^{-4} à 1%. En revanche, le taux d'erreur des portes à deux qubits est supérieur d'un ordre de grandeur, de 1% à 5%. On observe que la fidélité peut également différer d'un ordre de grandeur entre différents qubits du même ordinateur quantique [22]. Le placement, ou allocation de qubits [25] doit donc tenir compte de l'hétérogénéité des caractéristiques des qubits.

4.3. Logique de contrôle et entrées-sorties

Les premiers prototypes connectent chaque qubit à une électronique de contrôle externe à température ambiante. Cette approche ne passe naturellement pas à l'échelle pour des puces à centaines voire milliers de qubits. Une direction actuellement étudiée consiste à amener la logique de contrôle au plus près du circuit supraconducteur pour limiter le surcoût des entrées-sorties. Par exemple, des propositions considèrent de la logique CMOS à basse température [15] ou des circuits supraconducteurs « classiques » à base de jonctions Josephson [26] placés à l'étage immédiatement supérieur du réfrigérateur à dilution, à une température de l'ordre de 4K.

5. Conclusion

La disponibilité d'une première génération d'ordinateurs quantiques soulève de nombreuses problématiques en architecture et en compilation. L'industrie vise une rentabilité à court terme

des ordinateurs quantiques sur des applications de niche. En cas de succès, cela permettra de justifier des investissements importants qui permettront d'envisager des applications plus ambitieuses. À l'inverse, un échec de la première génération d'ordinateurs quantiques pourrait provoquer un désintérêt et un « hiver quantique ». La période actuelle est donc particulièrement intéressante pour la recherche en architecture sur les ordinateurs quantiques.

Bibliographie

1. Atos. – *Quantum Learning Machine*, 2018.
2. Babbage (C.). – Passages from the life of a philosopher, 1864.
3. Barenco (A.), Bennett (C. H.), Cleve (R.), DiVincenzo (D. P.), Margolus (N.), Shor (P.), Sleator (T.), Smolin (J. A.) et Weinfurter (H.). – Elementary gates for quantum computation. *Physical review A*, vol. 52, n5, 1995, p. 3457.
4. Benioff (P.). – The computer as a physical system : A microscopic quantum mechanical hamiltonian model of computers as represented by turing machines. *Journal of Statistical Physics*, vol. 22, n5, 1980, pp. 563–591.
5. Chow (J.), M. Gambetta (J.), Magesan (E.), J. Srinivasan (S.), Cross (A.), Abraham (D.), A. Masluk (N.), R. Johnson (B.), A. Ryan (C.) et Steffen (M.). – Implementing a strand of a scalable fault-tolerant quantum computing fabric. *Nature communications*, vol. 5, 11 2013.
6. Clarke (J.) et K Wilhelm (F.). – Superconducting quantum bits. *Nature*, vol. 453, 07 2008, pp. 1031–42.
7. Devitt (S. J.). – Performing quantum computing experiments in the cloud. *Phys. Rev. A*, vol. 94, n3, 2016, p. 032329.
8. Devoret (M.). – Circuits et signaux quantiques. – Collège de France, 2008. <https://www.college-de-france.fr/site/michel-devoret/course-2007-2008.htm>.
9. Devoret (M. H.) et Schoelkopf (R. J.). – Superconducting circuits for quantum information : An outlook. *Science*, vol. 339, n6124, 2013, pp. 1169–1174.
10. Devoret (M. H.), Wallraff (A.) et Martinis (J. M.). – Superconducting qubits : A short review. *arXiv*, vol. 0411174, 2004, pp. 1–41.
11. DiVincenzo (D. P.). – The physical implementation of quantum computation. *Fortschritte der Physik*, vol. 48, n9-11, 2000, pp. 771–783.
12. Gambetta (J. M.), Chow (J. M.) et Steffen (M.). – Building logical qubits in a superconducting quantum computing system. *NPJ Quantum Mechanics*, vol. 3, 2017.
13. Gay (S. J.). – Quantum programming languages : Survey and bibliography. *Mathematical Structures in Computer Science*, vol. 16, n4, 2006, pp. 581–600.
14. Haroche (S.). – Synthèse, contrôle et protection d'états quantiques. – Collège de France, 2010. <https://www.college-de-france.fr/site/serge-haroche/course-2010-2011.htm>.
15. Homulle (H.), Visser (S.), Patra (B.), Ferrari (G.), Prati (E.), Almudéver (C. G.), Bertels (K.), Sebastiano (F.) et Charbon (E.). – Cryocmos hardware technology a classical infrastructure for a scalable quantum computer. – In *Proceedings of the ACM International Conference on Computing Frontiers, CF '16, CF '16*, pp. 282–287, New York, NY, USA, 2016. ACM.
16. Mead (C.) et Conway (L.). – *Introduction to VLSI systems*. – Addison-Wesley, 1980.
17. Menabrea (L. F.) et Lovelace (A. A.). – Sketch of the analytical engine invented by Charles Babbage, 1842.
18. Mohseni (M.), Read (P.), Neven (H.), Boixo (S.), Denchev (V.), Babbush (R.), Fowler (A.), Smelyanskiy (V.) et Martinis (J.). – Commercialize early quantum technologies. *Nature*, vol. 543, n7644, 2017, p. 171.

19. Nielsen (M. A.) et Chuang (I.). – *Quantum computation and quantum information*. – Cambridge University Press, 2000.
20. Padua (S.). – *The thrilling adventures of Lovelace and Babbage*. – Penguin Books, 2016.
21. Reagor (M.), B. Osborn (C.), Tezak (N.), Staley (A.), Prawiroatmodjo (G.), Scheer (M.), Ali-doust (N.), A. Sete (E.), Didier (N.), P. da Silva (M.), Acala (E.), Angeles (J.), Bestwick (A.), Block (M.), Bloom (B.), Bradley (A.), Bui (C.), Caldwell (S.), Capelluto (L.) et T. Rigetti (C.). – Demonstration of universal parametric entangling gates on a multi-qubit lattice. *Science Advances*, vol. 4, 06 2017.
22. S. Tannu (S.) et Qureshi (M.). – A case for variability-aware policies for nisq-era quantum computers. – In *ASPLOS*, 2019.
23. Selinger (P.). – A brief survey of quantum programming languages. – In *Functional and Logic Programming*, pp. 61–69, Heidelberg, Germany, 2004. Springer.
24. Shor (P. W.). – Polynomial-time algorithms for prime factorization and discrete logarithms on a quantum computer. *Journal on Computing*, vol. 26, n5, 1997, p. 1484–1509.
25. Siraichi (M. Y.), Santos (V. F. d.), Collange (S.) et Pereira (F. M. Q.). – Qubit allocation. – In *CGO*, pp. 113–125, NY, USA, 2018. ACM.
26. Tannu (S. S.), Myers (Z. A.), Nair (P. J.), Carmean (D. M.) et Qureshi (M. K.). – Taming the instruction bandwidth of quantum computers via hardware-managed error correction. – In *Proceedings of the 50th Annual IEEE/ACM International Symposium on Microarchitecture*, pp. 679–691. ACM, 2017.
27. Tolpygo (S. K.). – Superconductor digital electronics : Scalability and energy efficiency issues. *Low Temperature Physics*, vol. 42, n5, 2016, pp. 361–379.