

Évolution de la contribution française à l'upgrade de LHCb

L. Beaucourt, S. Cap, M. Chefdeville, D. Decamp, N. Déléage, C. Drancourt, L. Fournier, Ph. Ghez, J.-P. Lees, B. Lieunard, et al.

▶ **To cite this version:**

L. Beaucourt, S. Cap, M. Chefdeville, D. Decamp, N. Déléage, et al.. Évolution de la contribution française à l'upgrade de LHCb. 2014. in2p3-00943386

HAL Id: in2p3-00943386
https://hal.in2p3.fr/in2p3-00943386

Preprint submitted on 7 Feb 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Évolution de la contribution française à l'upgrade de LHCb

L. Beaucourt, S. Cap, M. Chefdeville, D. Decamp, N. Déléage, C. Drancourt, L. Fournier, Ph. Ghez, J.-P. Lees, B. Lieunard, J.-F. Marchand, M.-N. Minard, B. Pietrzyk, W. Qian, S. T'Jampens, V. Tisserand, E. Tournefier, G. Vouters
LAPP, Université de Savoie, CNRS/IN2P3, Annecy-Le-Vieux, France

Z. Ajaltouni, M. Baalouch, J. Bonnard H. Chanal, E. Cogneras, C. Crozatier, O. Deschamps, I. El Rifaî, C. Gasq, M. Grabalosa, P. Henrard, M. Hoballah, C. Insa, R. Lefèvre, M. Magne, J.-M. Maratas, M.-L. Mercier, S. Monteil, V. Niess, P. Perret, N. Pillet, R. Vandaele, F. Yengui
Clermont Université, Université Blaise Pascal, CNRS/IN2P3, LPC, Clermont-Ferrand, France

S. Akar, E. Aslanides, J.-P. Cachemiche, J. Cogan, P.-Y. Duval, F. Hachon, M. Jevaud, W. Kanso, R. Le Gac, O. Leroy, G. Mancinelli, A. Mordà, F. Rethore, J. Serrano, A. Tsaregorodtsev
CPPM, Aix-Marseille Université, CNRS/IN2P3, Marseille, France

Y. Amhis, S. Barsuk, C. Beigbeder-Beau, M. Borsato, T. Cacérès, D. Charlet, O. Duarte, O. Kochebina, J. Lefrançois, F. Machefert, C. Pailler, P. Robbe, M.-H. Schune, M. Taurigna, M. Teklishyn, A. Vallier, B. Viaud, G. Wormser
LAL, Université Paris-Sud, CNRS/IN2P3, Orsay, France

E. Ben-Haim, M. Charles, S. Coquereau, L. Del Buono, L. Henry, O. Le Dortz, D. Milanes, F. Polci
LPNHE, Université Pierre et Marie Curie, Université Paris Diderot, CNRS/IN2P3, Paris, France

Résumé

Ce document décrit l'évolution de la contribution française à l'upgrade de LHCb. Il s'inscrit dans le prolongement de la Lettre d'Intention [1], du *Framework TDR* [2], du document soumis au Conseil scientifique de l'IN2P3 le 21 juin 2012 [3], et des *Technical Design Reports* soumis au LHCC en novembre 2013 [4, 5]. Ces derniers concernent le détecteur de vertex et les détecteurs utilisés dans l'identification des particules. La contribution française s'est cristallisée autour de quatre grands projets : l'électronique front-end des calorimètres et du trajectographe à fibres scintillantes, le système de déclenchement de premier niveau et la carte de lecture à 40 MHz commune à l'ensemble des sous-systèmes. Dans ce document nous décrivons les contributions envisagées et les ressources nécessaires pour mener à bien ces projets.

1 Évolution de l'upgrade de LHCb

LHCb est l'une des quatre expériences du LHC qui est dédiée à l'étude de la physique des saveurs lourdes, essentielle à la recherche de nouvelle physique au-delà du Modèle Standard. L'upgrade de LHCb vise à améliorer les précisions expérimentales du Run 1 (2010-2012), par au moins un ordre de grandeur, pour les principales observables de ce domaine de physique. Il permettra aussi une recherche approfondie de processus au-delà du Modèle Standard notamment à travers la mesure de précision d'observables qui ont des incertitudes théoriques très faibles. Les plus importants sont l'angle γ, les observables liées à la violation de la symétrie CP dans les mésons charmés et beaux neutres ainsi que les désintégrations très rares des mésons beaux, notamment celles du $B_{d,s} \to \mu\mu$.

La proposition de l'upgrade de LHCb [1, 2] a été approuvée par le *CERN Research Board* en novembre 2012 et fait partie du programme d'exploitation du LHC à long terme. Ce programme de physique est aussi un des axes prioritaires de la Stratégie européenne pour la Physique des Particules [6].

Pour effectuer ces mesures de haute précision en minimisant les incertitudes systématiques, l'ensemble du détecteur sera lu à la fréquence de croisement des faisceaux de 40 MHz, et les collisions seront triés par un système de déclenchement purement logiciel (HLT), déployé sur une ferme de processeurs. Le détecteur fonctionnera à une luminosité constante de 1 puis $2 \times 10^{33}\,\mathrm{cm}^{-2}\mathrm{s}^{-1}$, avec une séparation entre deux croisements des faisceaux de 25 ns. Il sera installé et mis au point pendant l'arrêt prévu en 2018 et 2019 (LS2) [1].

Durant le Run 1, nous avons accumulé une luminosité intégrée de 3 fb^{-1} à $\sqrt{s} =$ 7, 8 TeV. LHCb accumulera au moins 5 fb^{-1} à $\sqrt{s} = 14$ TeV entre les arrêts LS1 et LS2. Après LS2, LHCb upgrade collectera au moins 5 fb^{-1} par an pour intégrer 50 fb^{-1} en moins de 10 années.

La phase de R&D pour l'étude des sous-systèmes se termine et plusieurs revues ont été organisées afin de choisir parmi les différentes options technologiques. En novembre 2013, les deux premiers *Technical Design Reports* (TDR) ont été soumis au LHCC. Ils concernent le détecteur de vertex [4] et les détecteurs utilisés pour l'identification des particules [5]. Les TDRs pour les détecteurs de la trajectographie seront prêts en février 2014 et le dernier qui couvrira le système de déclenchement et le système d'acquisition des données sera prêt en juin 2014.

Le détecteur de vertex sera un détecteur à pixels. Il sera composé de 26 plans de mesure contenant 41×10^6 pixels ayant une taille de $55 \times 55\,\mu m^2$. Il sera refroidi en utilisant du CO_2 qui s'évapore en circulant dans des micro-canaux. La partie la plus interne sera à $3,5$ mm des faisceaux, plus proche que le détecteur actuel, et intégrera une fluence de $8,5 \times 10^{15}\,\mathrm{n_{eq}cm}^2$. Les caractéristiques de ce détecteur améliorent l'efficacité de la reconstruction des traces, la résolution en paramètres d'impact et réduisent considérablement le nombre de fausses traces. Par ailleurs ces performances sont peu sensibles au nombre d'événements d'empilement.

Le choix le plus important pour l'identification des particules concerne les *Ring Imaging Cherenkov* (RICH). La structure des deux RICHs est conservée mais les détecteurs de photons seront remplacés par des photomultiplicateurs multi-anodes (MaPMT). Le

1. Dans le nouveau calendrier du LHC, présenté au LHCC en décembre 2013, l'arrêt LS2 est prévu de juin 2018 à décembre 2019 et l'arrêt LS3 de décembre 2022 à mai 2025.

RICH1 est aussi modifié pour intégrer un miroir sphérique avec un rayon de courbure plus grand afin d'élargir la taille des anneaux Cerenkov dans le plan focal, réduisant ainsi le taux d'occupation des MaPMTs. Avec cette nouvelle géométrie les performances pour l'identification des kaons et des pions seront similaires à celles que nous avons aujourd'hui mais à une luminosité instantanée de $2 \times 10^{33}\,\mathrm{cm}^{-2}\mathrm{s}^{-1}$.

Le trajectographe de LHCb est au cœur de l'upgrade. Il comprend le détecteur de vertex entourant le point d'interaction et un ensemble de stations de mesure situées avant (UT) et après l'aimant (T). Dans le détecteur actuel, ces dernières sont composées de deux parties. La partie interne, IT, est un détecteur au silicium micro-pistes et la partie externe, OT, est un détecteur de tubes à paille. Ces stations seront modifiées car le taux d'occupation sera trop élevé, notamment pour la partie de OT la plus proche des faisceaux. Dans le *Framework TDR* (FTDR), une des options envisagées était basée sur un *Central Tracker*. C'est un détecteur à fibres scintillantes qui remplacerait le tandem IT et OT dans la région centrale des stations. Seuls les modules OT à la périphérie seraient conservés. Aujourd'hui, l'option préférée de la collaboration a évolué vers un trajectographe dans lequel les stations seraient équipées avec une seule technologie, des fibres scintillantes.

Un trajectographe à fibres scintillantes couplé à un détecteur de vertex à pixels permet de reconstruire les traces en un temps record. C'est un atout pour le trigger HLT à une luminosité instantanée de $2 \times 10^{33}\,\mathrm{cm}^{-2}\mathrm{s}^{-1}$. En effet pour une ferme de processeurs qui aurait la taille de la ferme actuelle mais équipée avec des CPUs dix fois plus rapides[2], il serait possible d'effectuer la reconstruction de l'ensemble des traces ayant un $p_\mathrm{T} > 500\,\mathrm{MeV}$. Le temps de calcul pour la reconstruction des traces est estimé à 11 ms alors que le temps total par événement est de 16 ms laissant 5 ms pour la prise de décision.

L'assemblage des événements à 40 MHz est effectué par un ensemble de CPUs et d'un réseau informatique de grande bande passante. Le défi est de trouver une solution économique qui peut traiter 32 Tbits/s. L'approche préconisée dans le FTDR est très similaire à celle utilisée dans le détecteur actuel, mais avec une bande passante beaucoup plus importante. Elle s'appuie sur des cartes de lecture au format AMC regroupées dans des cartes ATCA, le protocole 10 gigabits Ethernet et sur des routeurs de grande capacité ayant beaucoup de mémoire interne pour éviter l'engorgement du trafic.
La construction d'un nouveau bâtiment en surface pour accueillir le système d'acquisition et la ferme de calcul permet une approche alternative très intéressante d'un point de vue technique et financier. Les cartes de lecture et la CPU qui exécutent l'assemblage des événements pourraient être regroupées au sein d'une même entité, un serveur. Les serveurs seraient interconnectés par un routeur bi-directionnel ayant des entrées et des sorties à 100 Gbits/s. La carte de lecture, très similaire à la version AMC, serait au format PCI express. Une revue détaillée de ces deux approches est prévue fin février 2014.

Le coût total de l'upgrade de LHCb estimé dans le FTDR est de 57 MCHF, incluant une partie de 30% affectée au financement des projets communs, sorte de *common fund*. Depuis, d'importants choix technologiques ont été faits et plusieurs composants sont en cours d'optimisation. Avec l'expérience acquise ces derniers mois, la collaboration LHCb estime que l'upgrade de LHCb incluant un trajectographe à fibres scintillantes, un système d'acquisition à 40 MHz et un système de déclenchement très flexible et très efficace, peut être construit et installé dans l'enveloppe budgétaire donnée dans le FTDR. Les coûts détaillés ainsi que le partage des responsabilités sont affinés et seront décrits dans les

2. facteur attendu en utilisant la loi de Moore pour la période de 2012 à 2020.

TDRs. L'ensemble du plan de financement sera finalisé pour le RRB d'avril 2014.

L'organisation de la collaboration pour mettre en œuvre l'upgrade de LHCb va évoluer. Elle s'inscrit dans la structure actuelle de la collaboration et s'appuiera sur un Coordonnateur de l'upgrade, le *Technical Coordinator* de LHCb et les responsables de projet. Ces derniers seront nommés après l'approbation des TDRs. L'organisation précise sera mise en place par le prochain porte-parole de LHCb qui prendra ses fonctions en juin 2014.

2 Les sensibilités attendues

L'upgrade du détecteur LHCb va permettre d'augmenter très significativement les précisions des mesures en rendant possible une prise de données à plus grande luminosité, avec une efficacité de déclenchement largement accrue pour de nombreux canaux notamment pour les désintégrations purement hadroniques. Depuis la présentation faite au Conseil scientifique du 21 juin 2012 [3] qui était basée sur le FTDR, les sensibilités attendues ont été réévaluées [7] en intégrant les informations les plus récentes, obtenues grâce à des productions Monte-Carlo tenant compte des choix technologiques pour les sous-détecteurs et des conditions de prises de données envisagées notamment en terme d'empilement. La Table 1 présente les sensibilités attendues pour un certain nombre d'observables choisies car représentatives des capacités de LHCb.

Lors de la préparation d'un atelier dans le cadre de l'ECFA, en octobre 2013 à Aix les Bains, un groupe de travail réunissant les expériences ATLAS, CMS et LHCb, a été mis en place pour la physique des saveurs. Les conclusions, ainsi que des comparaisons partielles entre les expériences ATLAS, CMS, LHCb et Belle-II sont rapportées dans le document [8] et résumées sur la Figure 2.1.

Tab. 1: Statistical sensitivities of the LHCb upgrade to key observables. For each observable the expected sensitivity is given for the integrated luminosity accumulated by the end of LHC Run 1, by 2018 (assuming $5\,\text{fb}^{-1}$ recorded during Run 2) and for the LHCb Upgrade ($50\,\text{fb}^{-1}$).

Type	Observable	LHC Run 1	LHCb 2018	**LHCb upgrade**	Theory
B_s^0 mixing	$\phi_s(B_s^0 \to J/\psi\,\phi)$ (rad)	0.05	0.025	**0.009**	~ 0.003
	$\phi_s(B_s^0 \to J/\psi\; f_0(980))$ (rad)	0.09	0.05	**0.016**	~ 0.01
	$A_{\text{sl}}(B_s^0)$ (10^{-3})	2.8	1.4	**0.5**	0.03
Gluonic	$\phi_s^{\text{eff}}(B_s^0 \to \phi\phi)$ (rad)	0.18	0.12	**0.026**	0.02
penguin	$\phi_s^{\text{eff}}(B_s^0 \to K^{*0}\bar{K}^{*0})$ (rad)	0.19	0.13	**0.029**	< 0.02
	$2\beta^{\text{eff}}(B^0 \to \phi K_S^0)$ (rad)	0.30	0.20	**0.04**	0.02
Right-handed	$\phi_s^{\text{eff}}(B_s^0 \to \phi\gamma)$	0.20	0.13	**0.030**	< 0.01
currents	$\tau^{\text{eff}}(B_s^0 \to \phi\gamma)/\tau_{B_s^0}$	5%	3.2%	**0.8%**	0.2 %
Electroweak	$S_3(B^0 \to K^{*0}\mu^+\mu^-; 1 < q^2 < 6\,\text{GeV}^2/c^4)$	0.04	0.020	**0.007**	0.02
penguin	$q_0^2\, A_{\text{FB}}(B^0 \to K^{*0}\mu^+\mu^-)$	10%	5%	**1.9%**	$\sim 7\%$
	$A_{\text{I}}(K\mu^+\mu^-; 1 < q^2 < 6\,\text{GeV}^2/c^4)$	0.14	0.07	**0.024**	~ 0.02
	$\mathcal{B}(B^+ \to \pi^+\mu^+\mu^-)/\mathcal{B}(B^+ \to K^+\mu^+\mu^-)$	14%	7%	**2.4%**	$\sim 10\%$
Higgs	$\mathcal{B}(B_s^0 \to \mu^+\mu^-)$ (10^{-9})	1.0	0.5	**0.19**	0.3
penguin	$\mathcal{B}(B^0 \to \mu^+\mu^-)/\mathcal{B}(B_s^0 \to \mu^+\mu^-)$	220%	110%	**40%**	$\sim 5\,\%$
Unitarity	$\gamma(B \to D^{(*)}K^{(*)})$	7°	4°	**1.1°**	negligible
triangle	$\gamma(B_s^0 \to D_s^\mp K^\pm)$	17°	11°	**2.4°**	negligible
angles	$\beta(B^0 \to J/\psi\, K_S^0)$	1.7°	0.8°	**0.31°**	negligible
Charm	$A_\Gamma(D^0 \to K^+K^-)$ (10^{-4})	3.4	2.2	**0.5**	–
*CP*violation	ΔA_{CP} (10^{-3})	0.8	0.5	**0.12**	–

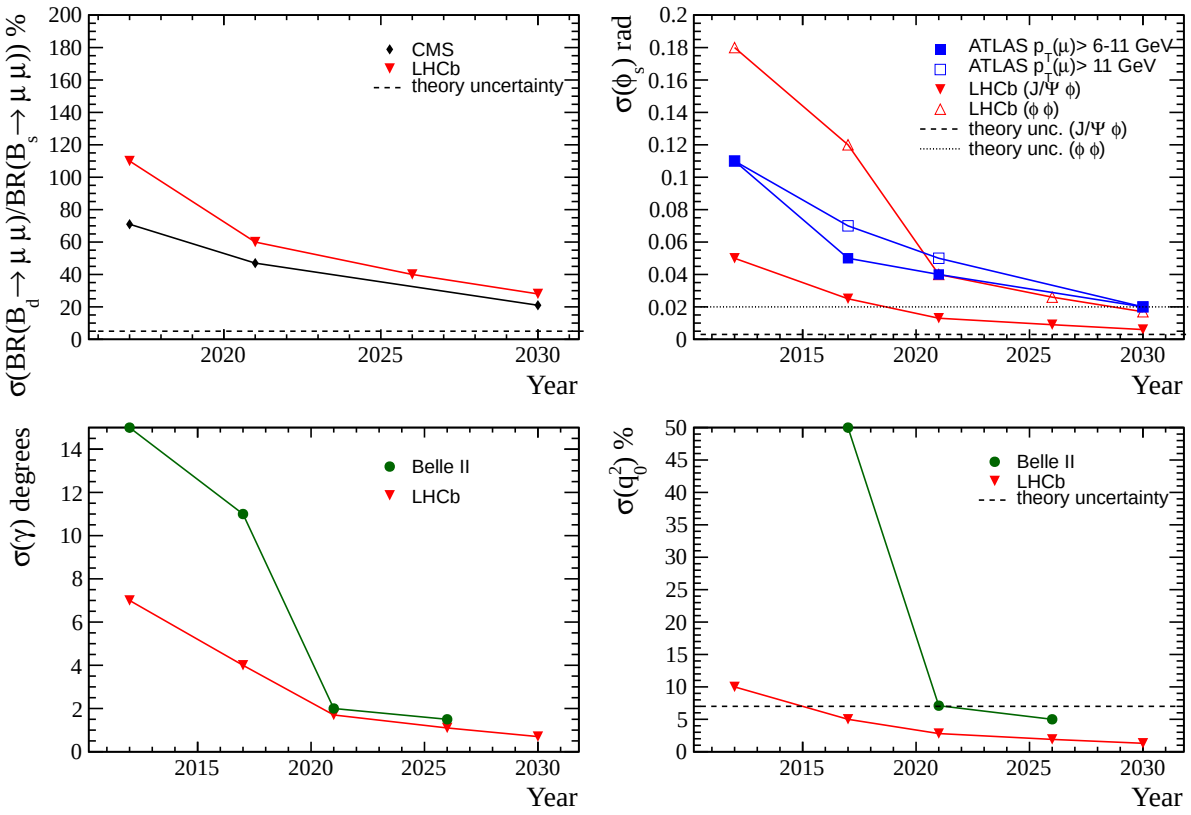


Fig. 2.1: Comparaison des précisions attendues pour les expériences ATLAS, CMS, LHCb et Belle-II pour $\mathcal{B}(B^0 \to \mu^+\mu^-)/\mathcal{B}(B_s^0 \to \mu^+\mu^-)$, $\phi_s(B_s^0 \to J/\psi\,\phi)$ et $\phi_s(B_s^0 \to \phi\phi)$, l'angle γ et $q_0^2\, A_{\rm FB}(B^0 \to K^{*0}\mu^+\mu^-)$. Une estimation des incertitudes théoriques est indiquée par les lignes pointillées. Les incertitudes théoriques dans le cas de l'angle γ sont négligeables.

3 Évolution de la contribution française

La contribution française s'articule autour de quatre pôles : la calorimétrie, le trajectographe à fibres scintillantes, le système de déclenchement de premier niveau et l'acquisition des données. Elle est résumée dans la Table 2 et les évolutions depuis le Conseil scientifique de juin 2012 sont détaillées dans les sous-sections de ce chapitre.

Tab. 2: Les contributions françaises à l'upgrade de LHCb.

Calorimètres		
	Cartes front-end	LAL
	Micro code carte de lecture	LAPP
Trajectographe		
	ASIC front-end	LPC
	Cartes front-end	LPC
	Acquisition	LPNHE
	Algorithme de tracking et simulation	LAL, LPC, LPNHE
Carte de lecture		
	Hardware	CPPM
	Dévelop. de micro-code générique	LAPP, CPPM
Low Level Trigger		
	micro-codes FPGA	CPPM, LAL, LAPP, LPC
Computing		
	DIRAC	CPPM

3.1 Les calorimètres

Le projet d'upgrade des calorimètres de l'expérience LHCb a beaucoup évolué depuis sa présentation au Conseil scientifique de l'IN2P3 en juin 2012. Un travail important a été réalisé sur l'ensemble de ses aspects, en France et dans les autres pays contributeurs. Néanmoins, les limites du projet n'ont pratiquement pas bougé par rapport au dernier Conseil scientifique.

Concernant l'électronique, des tests en faisceau d'électrons avec le premier prototype de carte de front-end (FEB) incluant les parties analogique et digitale ont été effectués à la fin 2012 et ont permis d'en valider le principe. Les performances obtenues répondent aux critères que le groupe s'était imposé. Le candidat FPGA a été testé avec un important flux de données et à haute fréquence et aucune erreur n'a été observée. L'architecture globale de l'électronique, depuis les photomultiplicateurs, jusqu'aux cartes génériques d'acquisition en salle de comptage, a été revue par un groupe d'experts en juin 2013, groupe qui a rendu un avis très favorable [9].

La répartition du travail entre le LAL et le LAPP a été modifiée et reprend l'organisation utilisée lors de la réalisation de l'électronique du détecteur actuel. La carte de contrôle, qui fournit certains signaux essentiels aux châssis doit être développée au LAL, tout comme la partie digitale de la carte FEB. Deux nouveaux prototypes de ces cartes

sont à l'étude pour 2014. Le micro-code, chargé dans les cartes d'acquisition génériques situées en salle de comptage, sera réalisé au LAPP.

Les tests d'irradiation des modules du calorimètre électromagnétique avaient été poursuivis en faisceau au CERN ou bien directement dans le tunnel du LHC. Les résultats indiquent que les modules les plus internes peuvent être utilisées jusqu'à l'arrêt de la machine prévu de 2023 à 2025 (LS3) en préservant les performances du détecteur. Ce n'est qu'a ce moment là que les modules les plus internes seront remplacés.

Les modules de remplacement viennent d'être testés avec succès en utilisant une source radioactive au CERN. L'intervention sur le calorimètre a été évaluée et le temps nécessaire estimé à 3 mois. Le LAPP a la responsabilité de cette intervention et de la mécanique à prévoir.

Les études sur les performances des calorimètres dans un nouvel environnement, lié notamment à un empilement supérieur à celui prévu à l'origine, sont effectuées par un groupe de physiciens dans différents laboratoires. La France y contribue de manière importante dans le cadre de la reconstruction des amas et de l'identification des photons. Les nouveaux algorithmes développés pourraient d'ailleurs être utilisés dès la prise de données de 2015.

Les groupes français du LAL et du LAPP impliqués dans l'upgrade des calorimètres de LHCb ont présenté leur projet devant leurs conseils scientifiques respectifs en 2013 et ont reçu un avis positif de leurs laboratoires.

Le projet est maintenant mature et se renforce régulièrement notamment avec l'arrivée de nouveaux physiciens participant aux études de performance. Le LAL est en charge de la réalisation de 270 cartes et les physiciens du groupe LHCb au LAL se sont engagés à participer aux tests des cartes produites, comme cela avait été le cas pour l'électronique actuelle des calorimètres. Le niveau d'avancement du projet a permis de soumettre le TDR pour l'identification des particules [5] qui a été présenté lors de la session du LHCC en décembre 2013 et très favorablement reçu par les instances d'évaluation du CERN.

La production des cartes est prévue en 2016 et 2017.

3.2 Trajectographe à fibres scintillantes

Le projet de refonte du trajectographe a beaucoup évolué depuis sa présentation au Conseil scientifique de juin 2012. Il s'agit désormais de construire un trajectographe complet à base de fibres scintillantes. Ceci a été rendu possible par la venue de nouveaux collaborateurs, en particulier : les Universités d'Heidelberg et d'Aachen en Allemagne, L'Université de Valence en Espagne, NIKHEF Amsterdam au Pays-Bas, le CBPF (Centro Brasileiro de Pesquisas Fisicas) de Rio de Janeiro au Brésil ainsi que le LAL et le LPNHE en France. Ils ont rejoint les laboratoires déjà impliqués : l'Université Technique de Dortmund et l'Université de Rostock en Allemagne ; l'ICC Barcelone en Espagne ; le LPC Clermont en France ; l'Imperial College de Londres au Royaume-Uni ; l'INR et l'ITEP Moscou ainsi que l'IHEP Protvino en Russie ; le CERN et l'EPF Lausanne en Suisse. La contribution française a ainsi pu être revue et renforcée par la participation du LAL et du LPNHE. Elle s'articule principalement autour de trois axes : la simulation, l'électronique et l'infrastructure.

La simulation

Olivier Callot du LAL avait initié les études de simulations du trajectographe et son apport dans l'upgrade de LHCb. Dans un premier temps il avait été rejoint par Eric Cognéras du LPC Clermont qui a la charge de la digitisation des signaux, puis par Diego Milanes et Francesco Polci du LPNHE, ainsi que par Yasmine Amhis du LAL qui coordonne aujourd'hui les activités du groupe simulation du trajectographe à fibres. Ceci a permis de pérenniser et de développer la contribution française à cette tâche après le départ à la retraite d'Olivier.

La simulation du trajectographe à fibres scintillantes est un outil fondamental qui permet d'optimiser le design du détecteur en fonction de ses performances et, à plus long terme, de reproduire fidèlement sa réponse pour les analyses de physique.

Une nouvelle description de la géométrie du détecteur a été déployée. Elle prend en compte les zones mortes, correspondant aux supports des modules du détecteur, et décrit précisément la jonction entre les fibres et les SiPM.

La digitisation simule la propagation de la lumière dans les fibres scintillantes, en incluant notamment les effets des radiations et les principales étapes de la chaîne de lecture.

Finalement, les algorithmes de reconstruction sont optimisés pour être utilisés à la fois dans le système de déclenchement de haut niveau et pour la reconstruction finale. Le *forward tracking* est l'algorithme principal qui assure la reconstruction des traces produites au point d'interaction. Le *seeding* lui a pour but de reconstruire les traces issues de vertex très déplacés comme ceux produits par des K^0_{S}.

Les performances du trajectographe ont été estimées grâce à la simulation de plusieurs canaux de physique comme $B^0_s \to \phi\phi$. Ces premières études, déjà très satisfaisantes, montrent que l'efficacité des traces reconstruites par le forward tracking est 94(89)% pour une luminosité instantanée de $1(2) \times 10^{33}\,\mathrm{cm}^{-2}\mathrm{s}^{-1}$.

L'électronique front-end

Le schéma général de l'architecture de l'électronique est le suivant : tous les signaux issus des SiPM (Silicon PhotoMultiplier) sont amplifiés, mis en forme et digitalisés dans un circuit intégré appelé PACIFIC (low-Power ASIC for the sCIntillating FIbres traCker). Les données sont envoyées à un premier FPGA qui exécute un algorithme rapide de clusterisation afin de réduire le volume de données. Les clusters issus de plusieurs SiPM sont ensuite recueillis dans un FPGA *concentrateur* qui met les données en forme et les transfère à un algorithme de sérialisation rapide selon les spécifications du projet GBT, développé par le CERN. Les données séries sont ensuite transmises à la ferme de calcul par liaisons optiques via des cartes de lecture génériques conçues par le CPPM.

Une carte front-end reçoit les signaux de 8 SiPM, chacun ayant 128 voies. Elle contient 8 PACIFIC, 8 FPGA de clusterisation, 2 FPGA concentrateurs, jusqu'à 8 GBT pour l'envoi des données et un GBT-SCA pour le contrôle. Le nombre de GBT est ajusté suivant l'occupation du détecteur qui varie selon sa position perpendiculairement à l'axe du faisceau. La largeur de la carte est imposée par la dimension des SiPM et correspond à 261 mm. 576 cartes sont nécessaires pour lire 4608 SiPM correspondant à près de 590 000 voies de lecture instrumentées.

Le LPC Clermont a la responsabilité du circuit intégré PACIFIC. Sa conception se fait

en collaboration avec les laboratoires de l'ICC (Institut de Ciències del Cosmos) Barcelone et de l'Université de Valence. L'Université d'Heidelberg va participer à la conception de l'ASIC et à ses tests et prendra en charge la conception des cartes tests. La carte front-end est actuellement sous la responsabilité conjointe du LPC Clermont et de NIKHEF. Le CBPF prend à sa charge le système de tests des cartes front-end. Le LPNHE a la responsabilité du traitement back-end des données et s'occupe de l'adaptation du mico-code des cartes de lecture aux besoins du trajectographe. Ceci inclue la distribution du TFC et de l'ECS.

En 2013, les deux premières fonderies de l'ASIC ont été soumises afin de tester la conception des différents blocs élémentaires et une voie complète sans la digitisation. Deux autres fonderies sont prévues en 2014, une en mai, à 32 voies, permettra de tester des voies complètes en incluant la digitisation des signaux et une seconde en novembre qui comportera 128 voies. Si nécessaire, une seconde version à 128 voies sera soumise en 2015. Un premier prototype de la carte front-end sera réalisé en 2014. Il permettra d'abord d'étudier les liaisons entre le PACIFIC et le FPGA de clusterisation. Par la suite un second prototype, incluant toutes les fonctionnalités, sera réalisé. Une version finale devrait être élaborée fin 2015.

Le LPNHE prendrait en charge l'électronique de back-end, basée sur les cartes de lecture au format AMC. Idéalement les fonctions de concaténation des fragments d'événements, de suppression de l'information redondante et de compression devraient être implémentées dans un micro-code générique. Cependant, les spécificités de l'électronique front-end du trajectographe à fibres scintillantes nous amèneront à développer un micro-code dédié. L'activité du LPNHE est sous réserve d'une recommandation positive de son Conseil scientifique, prévu au premier semestre 2014.

L'architecture globale de la chaîne d'acquisition a été revue par un groupe d'experts en décembre 2013. Leurs conclusions seront connues en janvier 2014. La production de l'ASIC est prévue en 2016 et la production des cartes front-end en 2017-2018.

L'infrastructure

Conjointement à la conception de la carte front-end le LPC Clermont a commencé l'étude de son refroidissement à l'aide de simulations thermiques. Quand une estimation plus précise de la consommation des composants de la carte aura été obtenue, cette étude permettra de dimensionner le système nécessaire au refroidissement des cartes. Les études de simulation seront complétées par la réalisation de prototypes afin de les valider. L'intégration mécanique des cartes dans le détecteur, y compris leurs supports et protections ainsi que les éléments des échangeurs thermiques, sera étudiée en collaboration avec NIKHEF.

3.3 Carte de lecture 40 MHz commune à l'ensemble des sous-détecteurs

La carte de lecture à 40 MHz est commune à l'ensemble des sous détecteurs. Elle est développée au CPPM. Le LAPP a pris en charge les environnements logiciels pour le développement des micro-codes nécessaires à la programmation des FPGAs, ainsi que la coordination de leur développement.

La carte est composée d'une carte mère au format ATCA (ATCA40) et de quatre cartes filles, identiques, au format AMC (AMC40). L'ensemble est souvent appelé pour des raisons historiques *TELL40*. Chaque carte AMC40 contient un FPGA de grande capacité relié à 36 liaisons sérielles en entrée et 36 liaisons en sortie. Le débit de chaque liaison peut atteindre 10 Gbits/s en utilisant des protocoles variés comme le 10 gigabit Ethernet ou Infiniband.

Un premier prototype de la carte ATCA40 et de la carte AMC40 a été fabriqué et testé en 2012. Le FPGA utilisé dans la carte AMC40 est le Stratix V GX (ALTERA). En mars 2013, les résultats obtenus ont permis, lors d'une revue interne de la collaboration, de conclure que les technologies que nous voulons utiliser [3] sont maîtrisées et bien adaptées.

En 2013, des études ont été menées et des méthodes développées, pour augmenter la densité de composants sur la carte AMC40 afin d'embarquer une quantité de mémoire DDR3 beaucoup plus importante, permettant de stocker 108 Gbits/s. Cette bande passante correspond à celle de 24 liens d'entrée GBT fonctionnant à la vitesse maximum de 4,48 Gbits/s chacun. Cette approche est intéressante car elle permettrait de simplifier les problèmes de congestion du trafic au niveau du réseau. Les résultats de ces études montrent que nous maîtrisons l'arsenal des techniques pour réaliser une telle carte. Pour des raisons de coût et de consommation électrique, elle se baserait sur la nouvelle famille de FPGA, les Arria10.

En 2013, nous avons fourni à la collaboration sept *MiniDAQ*s. Il s'agit d'ensembles constitués d'une carte AMC40 enfichée sur une carte mère simplifiée qui contient essentiellement un PC au format d'une carte de crédit. Ces systèmes de test permettent de déployer des systèmes d'acquisition à 40 MHz à moindre coût dans les bancs de tests des détecteurs.

Dans le même temps, le LAPP a mis en place les environnements de développement et de simulation des micro-codes. Ils ont aussi défini l'architecture interne du FPGA quand il est programmé pour l'acquisition des données. Une collaboration très active entre le CPPM, le CERN et le LAPP a permis d'obtenir un MiniDAQ fonctionnel à la fin de l'année 2013.

En 2014, le CPPM développera un prototype de carte de lecture utilisant un FPGA de la famille Arria10. Il sera au format AMC ou PCI Express (PCie40), cela dépendra des conclusions de la revue sur l'assemblage des événements prévue fin février 2014.

L'année 2015 sera consacrée à la finalisation de la carte de lecture et à la production de la pré-série. Si les cartes de lecture sont au format ATCA, 14 cartes de lecture ATCA seront produites pour valider la chaîne de production des cartes et tester un châssis en pleine charge. Dans le cas contraire, 56 cartes PCIe40 seront fabriquées.

La majorité des 500 cartes AMC40 et des 125 cartes ATCA40 sera produite en 2016. Dans le cas de figure ou les cartes de lecture seraient au format PCI Express, seul les 500 cartes PCIe40 seraient fabriquées. Cette production est financée par la collaboration. Le CPPM sera épaulé par le groupe de Bologne qui prendra en charge une partie de la production et fournira les équipements de tests pour qualifier les cartes au moment de leur fabrication.

3. Liaison optique à 10 Gbits/s, mini pods, FPGA de grande capacité, liaison PCI Express et DDR3 à 666 MHz.

3.4 Système de déclenchement de premier niveau

Le *Low Level Trigger* (LLT) est le système de déclenchement hardware prévu pour l'upgrade. Bien que la philosophie de l'upgrade de LHCb soit de lire toutes les collisions du LHC et de les traiter avec un trigger purement software, le LLT permettra de limiter le taux à l'entrée de la ferme de calcul du HLT lors de la phase de démarrage et d'étaler dans le temps l'installation de la ferme au cas où les ressources initiales ne permettraient pas d'acquérir la totalité des processeurs.

Le principe du LLT est de reproduire le système de déclenchement hardware actuel de LHCb en l'adaptant à la nouvelle infrastructure de l'upgrade. Il sera basé sur les informations fournies par les calorimètres électromagnétique ECAL et hadronique HCAL ainsi que le détecteur de muons pour détecter la présence de particules de grand moment transverse. Il calculera également des quantités globales, comme la multiplicité de hits dans les calorimètres, pour permettre de rejeter très tôt les événements vides (10 MHz) ou bien les événements avec un trop grand nombre de traces qui sont impossibles à analyser dans un temps raisonnable par le HLT. Le LLT permettra ainsi d'atteindre un taux en sortie variable entre 10 et 40 MHz.

Les calculs finaux du LLT sont réalisés dans des FPGAs qui sont implémentés dans des cartes de lecture du détecteur. L'évolution du LLT est ainsi principalement liée au développement de ces cartes. Comme décrit précédemment, deux architectures sont envisagées : des cartes au format AMC/ATCA ou des cartes au format PCI Express logées dans des serveurs. Dans les deux cas, la contribution française consistera à développer le micro-code des FPGAs pour réaliser les calculs du LLT pour le calorimètre (LLT Calo), le muon (LLT Muon) et la décision finale (LLT-DU).

L'architecture utilisant des cartes PCIe40 permet également d'envisager de transférer une partie ou l'ensemble des calculs du LLT en software. En effet, cette solution permet d'assembler les fragments d'événements à 40 MHz et de les transférer aux CPUs des serveurs. Ces derniers disposeraient ainsi de ressources en calcul qui pourraient être utilisées pour le LLT. Les groupes français impliqués dans le LLT sont chargés d'étudier cette possibilité intéressante et de quantifier les performances qui peuvent être atteintes par un LLT software, dans l'optique de la préparation du TDR *Online & Trigger* prévu en juin 2014.

3.5 Computing DIRAC

Le CPPM contribue au *computing* de LHCb en assurant la coordination du projet DIRAC. C'est grâce à ce système que les données du Run 1 ont été traitées et analysées avec succès.

Le projet de calcul de LHCb, et le projet DIRAC en particulier, sont en évolution continue pour augmenter la capacité du système et pour satisfaire les exigences de l'upgrade où le volume de données enregistrées augmentera par un facteur ~ 5. Cela nécessitera la révision complète de tous les composants de DIRAC. L'introduction d'un nouveaux catalogue de données sera nécessaire pour passer à l'échelle. Elle est prévue en 2014. Un ordonnanceur des machines virtuelles pour l'utilisation de nouveaux types de ressources de calcul de type *cloud* est aussi en cours de développement.

4 Les ressources humaines et les responsabilités

Les ressources humaines allouées aux différents projets sont résumées dans la Table 3, et les responsabilités que la collaboration nous a confiées dans la préparation de l'upgrade dans la Table 4.

Tab. 3: Les ressources humaines en ETP allouées aux différents projets

		2014	2015	2016	2017	2018
Calorimètres						
	Conception carte FEB	2	2	1,5		
	Conception carte Contrôle	1,5	1,5	1		
	CAO des cartes	0,5	0,5			
	Validation des productions				2	2
	Installation et câblage					2
Trajectographe						
	Micro-électronique	3,5	2,5	2	1,3	
	Electronique	1,5	1,2	1,2	0,7	
	Mécanique	1,5	2	2	1,3	
	Acquisition	1	2	2	3	3,5
	Algo. tracking et simulation	2	2	2	2	2
LLT						
	Coordination LLT + LLT Calo	0,5	0,5	0,5	0,5	0,5
	Coord. LLT Muon + Performance	1	1	1	1	1
	Dévelop. micro-code LLT Calo		0,6	0,6		
	Dévelop. micro-code LLT Muon			0,5	2	2
	Dévelop. micro-code LLT DU				2	
Carte de lecture						
	Coordination du projet	0,6	0,6	0,6	0,6	0,6
	Conception, pré-serie, production, micro-codes proche du hardware	3,5	3,5	3	1,5	1,5
	Coordination micro-codes	0,5	0,5	0,5	0,5	0,5
	Dévelop. micro-code générique	2,5	2,5	2,5	2,5	2,5
Computing						
	DIRAC	0,5	0,5	0,5	0,5	0,5

Les besoins en ETP pour la conception des cartes FEB et de Contrôle des Calorimètres ne sont actuellement pas complètement courverts ; celà justifie la demande de CDD effectuée par le LAL et soutenue par le Conseil scientifique du laboratoire de février 2013. Enfin, pour les tests des cartes, les physiciens du groupe déclarent fournir leur aide au-delà des 2,0 ETP indiqués dans le tableau.

La contribution en ETP au système d'acquisition du trajectographe à fibres scintillantes est sous réserve d'une recommandation positive du Conseil scientifique du LPNHE.

Les besoins en ETP pour la coordination et le développement des micro-codes génériques et LLT Calo sont actés pour la période 2014-2015. La complétion de cet engagement

sera soumis à l'approbation du Conseil du laboratoire du LAPP. Ce projet est toutefois un des axes prioritaires de ce laboratoire pour les prochaines années, reconnu par son Conseil scientifique.

Tab. 4: Responsabilités françaises dans la préparation de l'upgrade de LHCb

Coordinateur de l'upgrade des calorimètres	F. Machefert
Coord. de l'électronique du trajectographe à fibres	H. Chanal
Coord. de la simulation du trajectographe à fibres	Y. Amhis
Coordinateur du LLT	P. Robbe
Coordination de la carte de lecture	J.-P. Cachemiche, R. Le Gac
Coordination des micro-codes pour la carte de lecture	S. T'Jampens, G. Vouters
Coordinateur du *Data processing*	R. Le Gac

5 Les ressources financières

Le coût de la contribution française à la construction de l'upgrade LHCb est estimé à 6 170 kCHF et détaillé dans la Table 5. Il comprend la contribution au détecteur, la contribution aux projets communs, ajusté au nombre d'*équivalent PhD* de la France dans LHCb en 2014 (9,7%), et le budget nécessaire pour finir la R&D.

Tab. 5: Coût total de la contribution française à l'upgrade de LHCb. Le facteur utilisé pour convertir les euros en francs suisse est de 1,25. Les nombres sont en accord avec les valeurs qui sont données dans les TDRs publiés et en préparation. Elles incluent les composants de rechange et une marge pour imprévu au niveau de 15%.

		Coût [kCHF]
Calorimètres		1 286
	Front-end	339
	Controlleurs	58
	Liens optiques	323
	Cartes de lecture	566
Trajectographe à fibres		2 198
	ASIC	1 185
	Front-end	547
	14 Cartes de lectures	466
Low Level Trigger		343
	LLT-Calo	203
	LLT-Muon	117
	LLT-DU	22
Pré-série cartes de lecture		580
Projets communs (9.7%)		1 514
Complément R&D		250
Total		6 170

L'IN2P3 nous propose un financement au niveau de 4 M€ (5 MCHF) pour la période 2014-2018 avec une possibilité d'accompagnement au-delà. La première tranche devra financer les composants essentiels à l'upgrade, les projets communs et le complément de R&D. Dans ce contexte, nous proposons la répartition des financements, résumée dans la Table 6 et la Figure 5.1, où :

- l'ensemble des cartes de lecture de rechange est financé à partir de 2019 ;
- les 14 cartes de lecture[4] de la pré-série sont utilisées pour le trajectographe et les 14 cartes du trajectographe sont financées à partir de 2019.

Il est important de noter que le niveau de financement proposé par l'IN2P3 pour la période 2014-2018, nous oblige à réduire les marges pour imprévus de 15% à 7% et de voir les risques augmenter en proportion.

4. Le nombre total de cartes de lecture pour le trajectographe à fibres scintillante est de 28 quand la luminosité instantanée est de 2×10^{33} cm^{-2}s^{-1}. Le financement envisagé permet de prendre en charge seulement la moitié des cartes, ce qui serait suffisant à 1×10^{33} cm^{-2}s^{-1}.

Tab. 6: Répartition des financements sur la période 2014-2018 et au-delà. Les marges pour imprévus ont été réduites à 7% (10% pour l'électronique front-end et 6% pour les cartes de lecture).

Coût [kCHF]	2014-2018	2019 - ...
Calorimètres	1 115	95
Trajectographe à fibres	1 657	425
Low Level Trigger	180	135
Pré-série cartes de lecture	485	
Projets commun	1 514	
Complément R&D	250	
Total	5 200	655

Dans l'hypothèse où la technologie PCI Express serait choisie pour l'acquisition des données, les coûts de la Table 6 resteraient inchangés. En effet, les marges ainsi dégagées seraient utilisées pour financer des cartes de lecture supplémentaires pour le trajectographe à fibres afin de le faire fonctionner à $2 \times 10^{33}\,\mathrm{cm}^{-2}\mathrm{s}^{-1}$. Par ailleurs, cette solution ouvre la voie à un LLT purement software. Si cette approche s'avère viable, nous serions en parfaite adéquation avec la proposition de financement de l'IN2P3 pour la période 2014-2018.

6 Conclusions

La France contribue à des systèmes essentiels de l'upgrade de LHCb. Cette contribution majeure s'organise de façon harmonieuse entre les différents groupes autour des calorimètres, du trajectographe à fibres scintillantes et du système d'acquisition à 40 MHz. Elle s'inscrit dans la continuité de ce que nous avons produit pour l'expérience actuelle, et, renforce la crédibilité et la grande visibilité que nous avons acquises ces dernières années au sein de cette collaboration internationale.

En augmentant la prise de risque, le plan de financement de l'IN2P3 envisagé pour la période 2014-18, nous permettra de financer l'ensemble des systèmes requis au démarrage en 2020 ainsi que notre contribution aux projets communs. Les optimisations en cours ainsi que l'évolution des technologies notamment dans le domaine des systèmes d'acquisition nous aideront à consolider cette approche. Cependant, un accompagnement important sera nécessaire au-delà de 2019, pour financer les composants de rechange.

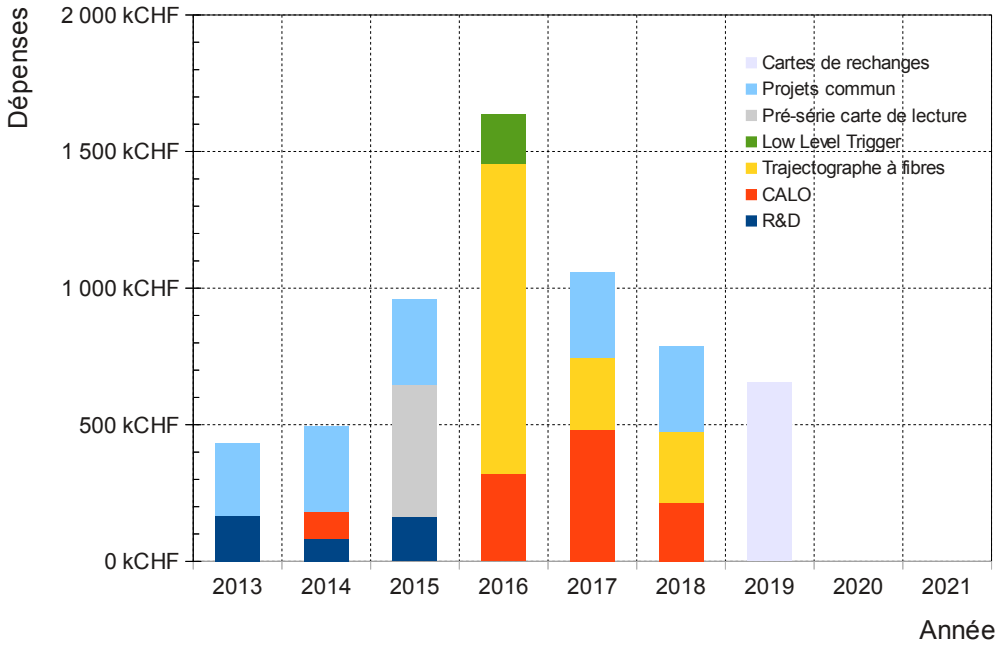


Fig. 5.1: Estimation du profil des dépenses correspondant à la répartition des financements de la Table 6. La production des cartes FEB pour les calorimètres est répartie sur les années 2016 et 2017. Il en va de même pour les cartes front-end du trajectographe mais en 2017 et 2018. Les cartes de lecture pour les calorimètres sont aussi financées en deux fois, 2016 et 2017. La contribution aux projets communs est distribuée uniformément à l'exception de 2016.

Références

[1] LHCb Collaboration, *Letter of Intent for the LHCb Upgrade*, CERN-LHCC-2011-001

[2] LHCb Collaboration, *Framework Technical Design Report for the LHCb Upgrade*, CERN-LHCC-2012-007

[3] I. De Bonis et al., *Contribution française à l'Upgrade de LHCb*, IN2P3-00925089

[4] LHCb Collaboration, LHCb VELO Upgrade Technical Design Report, CERN-LHCC-2013-21

[5] LHCb Collaboration, *LHCb PID Upgrade Technical Design Report*, CERN-LHCC-2013-022

[6] The European Strategy for Particles Physics Update 2013, CERN-Council-S/106

[7] LHCb Collaboration, *Updated sensitivity projections for the LHCb Upgrade*, LHCb-PUB-2013-015

[8] *Physics Goals and Performance Reach : Heavy Flavour*, https://twiki.cern.ch/twiki/bin/view/ECFA/PhysicsGoalsPerformanceReachHeavyFlavour

[9] Calorimeter Electronics Achitecture Review, http://indico.cern.ch/conferenceDisplay.py?confId=256798